TESE DE DOUTORADO Nº 022

SISTEMAS DE ENERGIA ININTERRUPTA *LINE INTERACTIVE* TRIFÁSICOS COM COMPENSAÇÃO ATIVA DE POTÊNCIA SÉRIE E PARALELA

Sérgio Augusto Oliveira da Silva

DATA DA DEFESA: 18.12.2001

Universidade Federal de Minas Gerais
Programa de Pós-Graduação em Engenharia Elétrica
Centro de Pesquisa e Desenvolvimento em Engenharia Elétrica

Sistemas de Energia Ininterrupta *Line interactive* Trifásicos com Compensação Ativa de Potência Série e Paralela

por

Sérgio Augusto Oliveira da Silva

Tese de Doutorado submetido à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais, como requisito para a obtenção do título de Doutor em Engenharia Elétrica

Orientador: Pedro Francisco Donoso Garcia, Dr.

Co-orientador: Porfírio Cabaleiro Cortizo, Dr.

Belo Horizonte, 18 de dezembro de 2001

"Sistemas de Energia Ininterrupta *Line interactive* Trifásicos com Compensação Ativa de Potência Série e Paralela"

Sérgio Augusto Oliveira da Silva

Tese de Doutorado submetida à banca examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais, como parte dos requisitos necessários à obtenção do grau de Doutor em Engenharia Elétrica.

Aprovada em 18 de dezembro de 2001.

Por:

Pedro Francisco Donoso Garcia – Dr.
Prof. DELT/UFMG – orientador

Porfírio Cabaleiro Cortizo – Dr.
Prof. DELT/UFMG – co-orientador

Maria Helena Murta Vale – Dra.
Profa. DEE/EEUFMG

Paulo Fernando Seixas – Dr.
Prof. DELT/UFMG

Maurício Aredes – Dr.
Prof. COPPE/UFRJ

Humberto Pinheiro – Ph.D.
Prof. DEE/UFSM

A DEUS

A MEUS PAIS

A MINHA ESPOSA WIVIANE

A MINHA FILHA LAÍS

AGRADECIMENTOS

- Ao Prof. Pedro Donoso Garcia pela orientação deste trabalho.
- Ao Prof. Porfírio Cabaleiro Cartizo pela co-orientação deste trabalho.
- Aos Prof.(s) Maurício Aredes, Humberto Pinheiro, Maria Helena Murta Vale e Paulo Fernando Seixas, por terem composto a banca examinadora.
- A todos os Prof.(s) do GEP-DELT que se empenharam na busca de recursos financeiros e de suporte, necessários para a realização deste trabalho.
- Aos meus amigos e colegas do CPDEE, em especial ao amigo Ernane Coelho, pela colaboração na realização deste trabalho.
- Aos Bolsistas Bruno, Lenin e Flávio pela realização dos projetos das placas de circuito impresso.
- A todos os professores e técnicos do CPDEE.
- A secretária do CPDEE , Rojane, pela pronta vontade em cooperar.
- Ao CEFET-PR/Unidade de Cornélio Procópio por ter concedido o meu afastamento para a realização deste doutorado.
- A CAPES pelo apoio financeiro.

Abstract

This work concerns the study of the series-parallel active power-line compensation algorithms, in three-phase *Line interactive UPS* (*Uninterruptible Power Supply*) systems. Under normal line conditions the *UPS* system works with universal filtering capabilities, such as compensating the input currents and the output voltages. Two three-phase *PWM* voltage source converters, called series and parallel active filters, are used to perform the series and parallel active power-line compensation. The study deals with the *UPS* working in two different ways. In the first one, the series active filter acts as a non-sinusoidal voltage source and the parallel active filter acts as a non-sinusoidal current source. In the second, the series active filter acts as a sinusoidal current source and the parallel active filter acts as a sinusoidal voltage source. The quantitative and qualitative analysis for three-phase, three-wire and four-wire systems are carried out. Digital simulations and experimental results are presented to confirm the theoretical studies.

Resumo

Este trabalho apresenta uma contribuição ao estudo de algoritmos de compensação ativa de potência série e paralela aplicados a *SEI* (Sistemas de Energia Ininterrupta) *Line interactive* trifásicos. Com a rede elétrica em condições normais, o *SEI* trabalha como um filtro ativo universal realizando a compensação das correntes de entrada bem como das tensões de saída. Para este fim dois conversores trifásicos *VSI-PWM* são empregados, sendo estes chamados de filtro ativo série (*FAS*) e o filtro ativo paralelo (*FAP*). O estudo visa o controle do *SEI* através de dois modos distintos. No primeiro deles, o *FAS* atua como uma fonte de tensão não senoidal e o *FAP* atua como uma fonte de corrente não senoidal. No outro o *FAS* funciona como uma fonte de corrente senoidal e o *FAP* funciona como uma fonte de tensão senoidal. São levados em consideração na análise qualitativa e quantitativa do *SEI* o sistema elétrico trifásico a três e a quatro fios. Visando demonstrar o funcionamento dos *SEI* propostos, são apresentados resultados de simulações digitais bem como resultados experimentais.

Sumário

Abstract i
Resumo ii
Nomenclatura vii

1. Introdução 1
1.1 Problema em engenharia elétrica a ser pesquisado 2
1.2 Objetivos da pesquisa 3
1.2.1 Objetivos gerais 3
1.2.2 Objetivos específicos 4
1.3 Metodologias empregadas no estudo 5
1.4 Contribuições e relevância do trabalho 6

2. Sistemas de Energia Ininterrupta (*SEI*) 8
2.1 Introdução 8
2.2 Termos e definições relacionados à qualidade da energia elétrica 9
2.3 Topologias dos sistemas de energia ininterrupta (*SEI*) 11
2.3.1 Tipos de sistemas de energia ininterrupta 11
2.3.2 Diagrama de blocos de um *SEI* estático 12
2.3.3 Categorias de *SEI* estáticos 13
2.3.3.1 Sistemas de dupla conversão de energia 13
2.3.3.2 Sistemas de simples conversão de energia 14
2.3.3.2.1 *SEI Off-line* (*Standby*) 14
2.3.3.2.2 *SEI Line interactive* convencionais 15
2.3.4 Outras topologias de *SEI* 18
2.3.4.1 *SEI* de simples conversão de energia com compensação ativa paralela .. 18
2.3.4.2 *SEI Line interactive* de dupla conversão de energia com compensação ativa série e paralela 19
2.3.5 Topologia de *SEI Line interactive* trifásica proposta 20
2.4 Conclusões 22

3. Condicionadores Ativos de Potência Série e Paralelo 23
3.1 Introdução 23
3.2 Algumas fontes geradoras de harmônicos 23

3.2.1 Retificador trifásico em ponte alimentando uma carga *RL* com transformador ligado em Y-Y 24
3.2.2 Retificador trifásico em ponte alimentando uma carga *RL* com transformador ligado em Δ-Y 26
3.2.3 Retificador trifásico em ponte de 12 pulsos 27
3.2.4 Retificador trifásico com filtro capacitivo 28
3.3 Normas para a limitação da geração de harmônicos nos sistemas elétricos 29
3.3.1 A norma *IEEE-519-1992* 29
3.3.2 A norma *IEC-1000-3-2 (IEC 555-2)* 32
3.4 Elementos de filtragem de correntes harmônicas 33
3.4.1 Filtro ativo de potência paralelo (*FAP*) 34
3.4.1.1 Circuito do filtro ativo de potência paralelo (*FAP*) 34
3.4.1.2 Topologias de inversores para implementação do *FAP* em sistemas trifásicos a quatro fios 36
3.4.2 Filtro ativo de potência série (*FAS*) 41
3.4.2.1 Circuito do filtro ativo de potência série (*FAS*) 41
3.4.2.2 Análise do filtro ativo série funcionando como isolador harmônico 43
3.5 Conclusões 46

4. Métodos de Compensação Ativa de Potência Série e Paralela 47
4.1 Introdução 47
4.2 Conceitos tradicionais de potência ativa e reativa 48
4.3 Compensação pela teoria generalizada da potência reativa instantânea - (método *p-q*) 52
4.3.1 Estratégia de compensação pelo método *p-q* 56
4.3.2 Controle de tensão no barramento *cc* pelo método *p-q* 58
4.4 Estratégia de compensação pela teoria de potência reativa instantânea estendida - (método *p-q-e*) 60
4.5 Estratégia de compensação baseada nos eixos de referência síncrona - (método *SRF*) 63
4.5.1 Escolha da freqüência de corte do filtro passa baixa (*FPB*) 65
4.5.2 Controle de tensão no barramento *cc* pelo método *SRF* 67
4.5.2.1 Modelo do sistema de controle da tensão do barramento *cc* 68
4.5.2.2 Dimensionamento do capacitor *cc* 71
4.5.3 Diagrama para a geração de sincronismo baseado no sistema *PLL* 73
4.6 Estratégia de compensação baseada no método das correntes instantâneas ativa e reativa - (método *id-iq*) 73
4.7 Compensação harmônica da tensão de entrada através do *FAS* usando os métodos *SRF* e componentes simétricas 74
4.7.1 Método para a compensação de tensão utilizando o controlador *SRF* 75
4.7.2 Método para a compensação de tensão utilizando componentes simétricas 76

4.8 Simulações digitais do filtro ativo paralelo na compensação dos harmônicos de corrente gerados por cargas não lineares 78
4.9 Simulações do filtro ativo paralelo considerando o método *SRF* para a compensação de reativos e supressão de harmônicos 86
4.10 Simulação do controle da tensão no barramento *cc* através do método *SRF* 88
4.11 Simulações do filtro ativo série-paralelo 89
4.12 Conclusões 90

5. Controle dos *SEI Line interactive* Trifásicos com Compensação Ativa de Potência Série e Paralela **92**

5.1 Introdução 92
5.2 Topologias propostas de *SEI Line interactive* 93
5.2.1 Características do *Sistema 1* 93
5.2.1.1 Compensadores e modelos do *Sistema 1* no modo de operação *Standby* 94
5.2.1.1.1 Compensadores do filtro ativo série - (*Sistema 1*) 94
5.2.1.1.2 Modelo do filtro ativo série (*FAS*) - (*Sistema 1*) 97
5.2.1.1.3 Compensador do filtro ativo paralelo - (*Sistema 1*) 98
5.2.1.1.4 Modelo do filtro ativo paralelo (*FAP*) - (*Sistema 1*)..... 99
5.2.1.2 Controladores do *Sistema 1* no modo de operação *Backup* 100
5.2.1.2.1 Modelo do filtro ativo paralelo - (*Sistema 1*)..... 100
5.2.2 Características do *Sistema 2* 103
5.2.2.1 Compensadores e modelos do *Sistema 2* no modo de operação *Standby* 105
5.2.2.1.1 Compensador do filtro ativo série - (*Sistema 2*) 105
5.2.2.1.2 Controle do barramento cc - (*Sistema 2*)..... 107
5.2.2.1.3 Modelo do filtro ativo série - (*Sistema 2*) 107
5.2.2.1.4 Modelo do filtro ativo paralelo - (*Sistema 2*) 111
5.2.2.2 Controladores do *Sistema 2* no modo de operação *Backup* 115
5.2.2.2.1 Modelo do filtro ativo paralelo - (*Sistema 2*) 115
5.3 Compensação de potência no modo de operação *Standby* dos *Sistemas 1* e *2* 115
5.3.1 Algoritmo alternativo de cálculo para a compensação de potência 115
5.3.2 Fluxo de potência nos conversores série e paralelo 119
5.3.2.1 Influência de k_b na potência manejada pelos conversores série e paralelo 122
5.3.2.1.1 - Determinação da potência manejada pelos conversores do *SEI* 123
5.3.3 Comparação do *SEI Line interactive* série-paralelo com o *SEI On-line* 125
5.4 Simulações digitais dos *Sistemas 1* e *2* 126
5.4.1 Simulações digitais do *Sistema 2* 126
5.4.2 Simulações digitais do *Sistema 1* 134
5.4.3 Simulações digitais do *SEI* considerando a falta de uma fase 143
5.4.4 Análise comparativa entre os *Sistemas 1* e *2* 144
5.5 Conclusões 146

6. Resultados Experimentais 147
6.1 Introdução ... 147
6.2 Descrição do protótipo ... 147
6.3 Ensaios experimentais realizados ... 149
6.3.1 Ensaios experimentais com um retificador trifásico a diodos (*Carga 1*) ... 150
6.3.2 Ensaios experimentais com três retificadores monofásicos a diodos alimentando cargas *RC* (*Carga 2*) ... 156
6.3.3 Espectros harmônicos de tensão e corrente do *SEI* ... 161
6.3.4 Estratégia de abertura e fechamento da chave estática *sw* do *SEI* ... 163
6.3.5 Eliminação da componente *cc* das tensões *ac* de saída do conversor paralelo ... 164
6.3.6 Regulação estática do *SEI* ... 165
6.4 Conclusões ... 165

7. Conclusão e Proposta de Continuidade 166
7.1 Estudos realizados e conclusões ... 166
7.1.1 Conclusões finais ... 168
7.1.2 Propostas de continuidade ... 168
7.2 Publicações ... 169

Bibliografia ... 170

Apêndice A.* Projeto dos Ganhos dos Controladores *PI 175
A. Características de projeto do controlador *PI* ... 175
A.1 Determinação dos ganhos K_p e K_i ... 176

***Apêndice B.* Sistema *PLL* (*Phase Locked Loop*) Trifásico** 178
B. Circuito *PLL* Trifásico ... 178
B.1 Modelo do sistema *PLL* trifásico ... 179

Apêndice C.* Circuitos de Controle do *SEI 183

Apêndice D.* *Software* de Controle do *SEI 187

***Apêndice E.* Fotografias do Protótipo do *SEI* Implementado** 203

Nomenclatura

$\cos\theta$, $\operatorname{sen}\theta$	Coordenadas do vetor unitário síncrono
$\cos\varphi$	Fator de potência total
$\cos\varphi_l$	Fator de potência fundamental ou fator de deslocamento
H	Potência harmônica monofásica
i_α	Corrente instantânea no eixo α
i_β	Corrente instantânea no eixo β
i_α^p	Corrente ativa instantânea no eixo α
i_α^q	Corrente reativa instantânea no eixo β
i_β^p	Corrente ativa instantânea no eixo β
i_β^q	Corrente reativa instantânea no eixo α
$i_{c\alpha}^*$, $i_{c\beta}^*$	Correntes de referência nos eixos αβ
$i_{ca}^*, i_{cb}^*, i_{cc}^*$	Correntes de referência de compensação dos filtros ativos das fases *abc*
i_{dc}	Corrente no barramento *cc*
i_{cc}	Corrente de saída do controlador do barramento *cc* (método *SRF*)
id^s	Corrente no eixo estacionário direto
id^e	Corrente no eixo síncrono direto
id_{dc}^e	Corrente filtrada no eixo síncrono direto
id_c^e	Corrente no eixo síncrono direto (somatória de id_{dc}^e e i_{cc})
id_h^e	Corrente harmônica no eixo síncrono direto
id_h^s	Corrente harmônica no eixo estacionário direto
id_f^s	Parcela fundamental da corrente no eixo estacionário direto
i_{La}, i_{Lb}, i_{Lc}	Correntes de saída do *SEI* das fases *abc* ou correntes de entrada não compensadas.
iq^s	Corrente no eixo estacionário em quadratura
iq^e	Corrente no eixo síncrono em quadratura
iq_{dc}^e	Corrente filtrada no eixo síncrono em quadratura

iq_h^e	Corrente harmônica no eixo síncrono em quadratura
iq_h^s	Corrente harmônica no eixo estacionário em quadratura
iq_f^s	Parcela fundamental da corrente no eixo estacionário em quadratura
i_o	Corrente instantânea de seqüência zero
i_{sa}, i_{sb}, i_{sc}	Correntes de entrada do *SEI* das fases *abc*
p	Potência ativa instantânea
p_α^p	Potência ativa instantânea no eixo α
p_α^q	Potência reativa instantânea no eixo β
p_β^p	Potência ativa instantânea no eixo β
p_β^q	Potência reativa instantânea no eixo α
p_m	Potência instantânea útil
p_h	Potência instantânea harmônica
p_o	Potência de seqüência zero
p_c	Potência instantânea de saída do controlador do barramento *cc*
p^*	Somatória das potências p_c e p_h
p_{in}	Potência ativa instantânea de entrada
p_{out}	Potência ativa instantânea de saída
p_{cm}	Potência ativa que flui da rede para o filtro ativo paralelo
p_{dc}	Potência ativa do barramento *cc* do filtro ativo paralelo
P	Potência ativa monofásica
q	Potência instantânea imaginária (método *p-q*)
q, q', q''	Componentes da potência instantânea imaginária (método *p-q-e*)
Q	Potência reativa monofásica
S	Potência aparente total
T_s	Tempo de amostragem do *PLL*
v_{sa}, v_{sb}, v_{sc}	Tensões de entrada do *SEI* das fases *abc*
v_{fa}, v_{fb}, v_{fc}	Tensões de saída do *SEI* das fases *abc*
vd^s	Tensão no eixo estacionário direto
vq^s	Tensão no eixo estacionário em quadratura
vd^e	Tensão no eixo síncrono direto
vq^e	Tensão no eixo síncrono em quadratura

vd_{dc}^{e}	Tensão filtrada no eixo síncrono direto
vq_{dc}^{e}	Tensão filtrada no eixo síncrono em quadratura
vd_{h}^{e}	Tensão harmônica no eixo síncrono direto
vq_{h}^{e}	Tensão harmônica no eixo síncrono em quadratura
vd_{h}^{s}	Tensão harmônica no eixo estacionário direto
vq_{h}^{s}	Tensão harmônica no eixo estacionário em quadratura
$v_{ca}^{*}, v_{cb}^{*}, v_{cc}^{*}$	Tensões de compensação do filtro ativo série das fases *abc*
v_{α}	Tensão instantânea no eixo α
v_{β}	Tensão instantânea no eixo β
v_{o}	Tensão instantânea de seqüência zero
v_{dc}	Tensão no barramento *cc*
ϖ	Energia transferida ao barramento *cc*
ω	Freqüência angular da rede elétrica
ω_{s}	Freqüência angular de chaveamento dos conversores *PWM*
ω_{c}	Freqüência angular de cruzamento
ω^{*}	Freqüência angular de referência do *PLL*
θ^{*}	Ângulo de referência do *PLL*

Capítulo 1

Introdução

Atualmente, existe uma crescente necessidade no fornecimento de energia elétrica de alta qualidade para cargas críticas, tais como, computadores, controle de processos industriais, sistemas de comunicação de dados, sistemas de controle de tráfego aéreo, equipamentos hospitalares, dentre outros.

Por mais esforços que as concessionárias de energia elétrica realizem, nem sempre é possível garantir o fornecimento de energia isenta de distúrbios ou perturbações, principalmente quando depara-se com fenômenos oriundos da natureza, como por exemplo as descargas atmosféricas. Problemas oriundos de manobras ou falhas humanas na operação e manutenção do sistema elétrico também, não podem ser ignorados.

Os sistemas *UPS* (*Uninterruptible Power Supply*), neste trabalho chamado de *SEI* (*Sistemas de Energia Ininterrupta*), são utilizados para o fornecimento de energia elétrica ininterrupta para os diversos tipos de cargas críticas [4-14, 72-76]. Não só no fornecimento de energia de emergência, os *SEI* atuam no condicionamento da energia elétrica oriunda dos sistemas de alimentação, protegendo a carga contra distúrbios da rede elétrica. Além disso, alguns *SEI Line interactive* vêm sendo propostos para atuar na função de filtros ativos de potência, seja na eliminação de harmônicos de corrente gerados por cargas não lineares [6-7], seja de forma mais abrangente, atuando no condicionamento tanto das correntes de entrada como das tensões de saída [8-11, 72-76].

Características ideais, para o fornecimento de energia elétrica às cargas críticas, motivam e incentivam os pesquisadores na área de engenharia elétrica, mais especificamente na área de eletrônica de potência, a procurarem alternativas para a realização de sistemas de energia ininterrupta cada vez mais atrativos. Neste contexto, esforços tem sido feitos, não apenas para solucionar os problemas relativos à qualidade da energia oriunda dos sistemas de alimentação, mas principalmente para não contribuir para a sua degradação, através da injeção de reativos e de elevado conteúdo harmônico de corrente na rede, tudo isto aliado a um rendimento satisfatório do equipamento e a baixos custos construtivos e operacionais.

1.1 – Problema em engenharia elétrica a ser pesquisado

Sob condições adversas do sistema elétrico de energia, um *SEI*, independente do tipo de carga a ser atendida, linear ou não, deverá possuir as seguintes características principais:

- *Correntes de entrada senoidais, equilibradas e com baixa taxa de distorção harmônica;*
- *Fator de potência próximo de um;*
- *Tensões de saída senoidais, equilibradas, reguladas e com baixa taxa de distorção harmônica;*
- *Tempo de transição imperceptível entre o modo de operação Standby (rede presente) e o modo Backup (rede ausente) e vice-versa.*

De forma geral, ao inserir um sistema de energia ininterrupta entre a rede elétrica e a carga, introduz-se mais um equipamento não linear no sistema, onde ao mesmo tempo que se tenta resolver os problemas da qualidade de energia vistos pela carga, acaba-se interferindo nas características do sistema elétrico.

Seja, por exemplo, um *SEI On-line* com dois estágios de potência em cascata, sendo eles um retificador convencional e um inversor. Pela presença do estágio retificador de entrada, observa-se que o fator de potência é baixo bem como a forma de onda da corrente de entrada possui um elevado conteúdo harmônico. Desse modo, existe a necessidade de serem utilizados pré-reguladores de corrente para a correção do fator de potência, de forma a tornar a corrente de entrada senoidal e em fase com a tensão. Corrigir o fator de potência, com o objetivo de torná-lo unitário, não implica somente a correção do ângulo de defasagem entre tensão e corrente de entrada mas também a eliminação das parcelas harmônicas da corrente.

Na literatura, algumas soluções têm sido propostas para melhorar as características de entrada e/ou saída de um *SEI* [4-14, 72-76].

1.2 – Objetivos da pesquisa

Os objetivos, que conduzem a pesquisa neste trabalho podem ser subdivididos em objetivos gerais e específicos como relatados nos itens subsequentes.

1.2.1 – Objetivos gerais

O objetivo principal deste trabalho, consiste no estudo e análise de sistemas de energia ininterrupta *Line interactive* trifásicos, através da proposição de novos algoritmos de compensação destinados ao condicionamento ativo das tensões de saída e das correntes de entrada. Portanto, especificamente no modo de operação *Standby*, o *SEI* trabalha como filtro ativo de potência série e paralelo com controles independentes de tensão e corrente.

No condicionamento das tensões, são considerados a eliminação de harmônicos, a compensação de desequilíbrios e a regulação das mesmas. Já no condicionamento das correntes, o estudo prevê que estas sejam senoidais, equilibradas e com baixo conteúdo harmônico.

Um *SEI* é estudado através da utilização de topologias de filtros ativos série e paralelo controlados de duas maneiras distintas. No modo de operação *Standby* o filtro ativo série (*FAS*) opera como fonte de tensão não senoidal (*Sistema 1*) ou como fonte de corrente senoidal (*Sistema 2*). Já o filtro ativo paralelo (*FAP*) opera como fonte de corrente não senoidal (*Sistema 1*) ou como fonte de tensão senoidal (*Sistema 2*).

1.2.2 - Objetivos específicos

- Discutir os principais problemas relacionados com a qualidade da energia elétrica presentes nos sistemas elétricos de energia;
- Realizar uma análise comparativa entre os métodos de compensação ativa aplicáveis aos filtros ativos de potência trifásicos;
- Verificar o desempenho dos métodos de compensação ativa através de simulações digitais, considerando o filtro ativo paralelo (*FAP*) na compensação de harmônicos da corrente de carga, sob condições de tensões de alimentação desequilibradas e distorcidas, aplicados em sistemas trifásicos a três e a quatro fios;
- Realizar estudos para a compensação ativa, aplicáveis ao filtro ativo série (*FAS*);
- Implementar formas de regular as tensões de saída do *FAS* utilizando os métodos de compensação ativa estudados;
- Estudar e desenvolver duas novas formas de implementação do *SEI* (*Sistemas 1* e *2*) operando como condicionador ativo de potência série e paralelo;
- Estudar as características e aplicabilidade do filtro ativo série no *SEI* atuando na compensação de desequilíbrios e harmônicos das tensões de entrada;

- Estudar as características e aplicabilidade do filtro ativo série no *SEI*, atuando como fonte de corrente senoidal para a compensação das correntes de entrada;
- Estudar as características e aplicabilidade do filtro ativo paralelo no *SEI*, atuando como fonte de corrente não senoidal para a compensação das corrente de entrada;
- Estudar as características e aplicabilidade do filtro ativo paralelo no *SEI*, atuando como fonte de tensão senoidal nos modos de operação *Standby* ou *Backup*;
- Simular digitalmente os dois sistemas de energia ininterrupta propostos (*Sistema 1* e *2*) com compensação ativa série e paralela;
- Estabelecer uma análise comparativa entre os *Sistemas 1* e *2* para determinar o mais indicado para ser testado experimentalmente;
- Realizar os testes experimentais do *SEI* trifásico *Line interactive* com compensação ativa série e paralela para sistemas a três e a quatro fios, através da implementação de um protótipo;
- Estabelecer uma análise comparativa entre um *SEI* trifásico *On-line* convencional com estágio de entrada para a correção de fator de potência, com o *SEI* trifásico *Line interactive* com compensação ativa série e paralela implementado;
- Estabelecer parâmetros de viabilidade econômica do *SEI* trifásico *Line interactive* com compensação ativa série e paralela proposto.

1.3 - Metodologias empregadas no estudo

Nas etapas a serem desenvolvidas no projeto de pesquisa, é usada a seguinte metodologia:

a) Estudo qualitativo dos sistemas de energia ininterrupta convencionais *On-line*, *Off-line* e *Line interactive* e propostas de soluções.

O objetivo principal do estudo qualitativo dos sistemas de energia ininterrupta convencionais reside em qualificá-los quanto às suas características principais, de forma que se possa apontar as suas vantagens e desvantagens, sempre focalizando o objetivo geral deste trabalho. Sistemas ininterruptos de energia com compensação ativa série e/ou paralela também devem ser discutidos e novas formas de compensação devem ser apresentadas. Este item é abordado no capítulo 2 deste trabalho.

b) Estudo de cargas geradoras de harmônicos de corrente e análise qualitativa/quantitativa dos filtros ativos série, paralelo e híbridos.

O estudo realizado no capítulo 3, avalia as principais fontes geradoras de harmônicos de corrente. Normas internacionais são citadas e comentadas com a intenção de justificar a compensação de tensão e corrente. Formas de filtragem envolvendo os filtros passivos, ativos e híbridos são apresentadas, bem como suas características principais são discutidas. As topologias de inversores utilizadas em sistemas trifásicos a quatro fios, destinadas para a compensação da corrente de neutro, são mostradas e discutidas.

c) Estudo quantitativo dos métodos de compensação de harmônicos de corrente e tensão.

No capítulo 4, são estudadas as características principais para a compensação de reativos e harmônicos da corrente de carga, através de uma análise comparativa dos métodos de compensação *p-q*, *p-q-e*, *SRF* e *id-iq*. O objetivo deste estudo concentra-se na necessidade de implementar um método adequado para a compensação de corrente mesmo quando a carga é alimentada por tensões desequilibradas e com harmônicos. Desse modo, são feitas avaliações no desempenho de cada método de compensação, considerando a existência de harmônicos e desequilíbrios nas tensões de entrada. Simulações são feitas para mostrar as características de desempenho de cada método de compensação, aplicadas aos filtros ativos série e paralelo operando isoladamente e em conjunto. A partir deste estudo, é feita a escolha do método a ser adotado no desenvolvimento dos algoritmos de compensação.

d) Simulação dos *SEI Line interactive* propostos (*Sistemas 1* e *2*).

No capítulo 5, simulações digitais dos *Sistemas 1* e *2* são realizadas, considerando a implementação de um dos métodos de compensação ativa apresentado no capítulo 4. Neste estudo, é usada a modulação por largura de pulsos *PWM*. Os modelos do *FAS* e do *FAP*, para os *Sistemas 1* e *2*, são apresentados. A regulação da tensão de saída do filtro ativo série para o *Sistema 1* é proposta através de dois métodos de geração das referências de compensação, utilizando os controladores baseados no eixo de referência síncrona (*SRF*).

As faixas de potência indicadas para a utilização do sistema em estudo considerando o fluxo de potência através dos conversores *PWM* série e paralelo são apresentados, além de ábacos e equações que permitem o dimensionamento em *VA* dos conversores, parametrizados em função da

potência em *VA* da carga. Também é feita uma análise comparativa entre os *Sistemas 1* e *2* e entre as principais características do *SEI Line interactive* trifásico, a ser implementado experimentalmente, e do *SEI On-line* trifásico.

e) Implementação de um protótipo do *SEI* trifásico *Line interactive*.

No capítulo 6, os resultados experimentais obtidos através da implementação prática do *SEI Line interactive* são apresentados e discutidos. O *SEI Line interactive* é testado utilizando-se dois tipos de cargas trifásicas não lineares. A primeira é formada por um retificador trifásico não controlado a seis pulsos com carga resistiva na saída, chamada de *Carga 1*, caracterizando um sistema trifásico a três fios. A segunda formada por três retificadores monofásicos com filtro capacitivo na saída, chamada de Carga 2, caracterizando um sistema trifásico a quatro fios. A análise harmônica das correntes compensadas de entrada do *SEI* são realizadas e os resultados comparados com a norma européia *IEC 1000-3-2*.

1.4 - Contribuições e relevância do trabalho

Uma das contribuições desta pesquisa reside no fato de não ter sido encontrado na literatura nenhum sistema de energia ininterrupta trifásico com condicionamento completo de energia, ou seja, com controle total e independente da tensão de saída e corrente de entrada como o proposto através do *Sistema 1* [10]. O controle das tensões de saída do *SEI* é realizado de maneira que estas sejam equilibradas e reguladas, bem como que seus harmônicos sejam suprimidos. Já as correntes de entrada são controladas de modo que as mesmas tornem-se senoidais, equilibradas e com baixos conteúdos harmônicos. Estas importantes características de entrada e saída do *SEI Line interactive*, trifásico proposto pelo *Sistema 1*, são conseguidas pela utilização de métodos adequados de geração das referências de compensação, que funcionam instantaneamente na compensação das grandezas de tensão e corrente, tanto em regime transitório como em regime permanente. Sendo assim, o *SEI Line interactive* chamado de *Sistema 1*, quando em operação no modo *Standby*, funciona como um condicionador de qualidade de potência unificado (*UPQC - Unified Power Quality Conditioner*) e no momento da falta de energia, este passa a funcionar como um *SEI* convencional.

Um *SEI Line interactive* trifásico com compensação paralela proposto em [7], utiliza o método *p-q* para realizar apenas o condicionamento das correntes de entrada, como é explanado com detalhes no capítulo 4. Já as tensões de saída não possuem qualquer tipo de compensação.

Outro *SEI Line interactive* trifásico, cuja topologia é similar ao *Sistema 1*, é proposto para sistemas trifásicos a três fios, onde o mesmo caracteriza-se pelo fato do *FAS* operar no condicionamento das correntes de entrada e o *FAP* opera na compensação das tensões de saída [9].

Neste trabalho, é proposto através do *Sistema 2* [72-76, 90], um modo de operação similar ao apresentado em [9], mas com o atrativo de poder ser aplicado em sistemas trifásicos a três e a quatro fios. A diferença básica se concentra no método utilizado para a geração das correntes senoidais de referência para o *FAS*, bem como o modo com que é feita a compensação da amplitude das mesmas, tendo como base o fluxo de potência através dos dois conversores *PWM*. Adicionalmente, estudos são realizados, os quais permitem a determinação da faixa de potência de operação dos conversores série e paralelo do *SEI*, considerando o fator de potência da carga, *TDH* das correntes de carga, potência ativa para a carga do banco de baterias e a amplitude das tensões de entrada e saída.

Quanto à relevância deste trabalho, basta citar a importância com que o assunto ligado à qualidade da energia vem sendo tratado, como pode ser observado através das recentes e numerosas publicações sobre o assunto, seja para a proteção do sistema elétrico, através da minimização dos harmônicos na rede, seja para a proteção da carga através da entrega de energia elétrica de qualidade.

Capítulo 2

Sistemas de Energia Ininterrupta (SEI)

2.1 – Introdução

A qualidade da energia elétrica é um dos requisitos primordiais exigidos junto aos fornecedores de energia elétrica. Esta exigência nem sempre é atendida e a confiabilidade necessária voltada à alimentação de equipamentos conectados na rede se torna deficitária.

Nas últimas três décadas, em função da evolução tecnológica dos componentes semicondutores, a eletrônica de potência obteve um avanço significativo em termos de desenvolvimento e aplicabilidade. A utilização cada vez mais comum de cargas não lineares, como por exemplo retificadores controlados e não controlados na conversão *ca-cc*, inversores na conversão *cc-ca*, cicloconversores, fontes chaveadas, etc., tem contribuído para uma degradação crescente da qualidade de energia dos sistemas elétricos de potência, não só pela geração de reativos mas principalmente pela geração de correntes com elevado conteúdo harmônico. Os harmônicos de corrente gerados pela conexão de cargas não lineares na rede elétrica, ao interagirem com a impedância da linha, acarretam o aparecimento de harmônicos e quedas de tensão, afetando a qualidade da forma de onda de alimentação a outros usuários conectados ao mesmo ponto de acoplamento comum (*PAC*) do sistema elétrico. Efeitos adicionais podem ser notados através de aquecimentos excessivos de transformadores, motores, aumento dos ruídos na freqüência audível, sem contar que tensões distorcidas na rede causam oscilações mecânicas em motores [1].

Dessa forma, as concessionárias de energia elétrica têm se preocupado com a crescente utilização de equipamentos geradores de corrente com um alto conteúdo harmônico. Normas internacionais propostas pelo *IEEE* (*Institute of Electrical and Electronics Engineers*) e o *IEC* (*International Electrotechnical Commission*) têm se preocupado com a questão, através da imposição de limites para a geração de harmônicos [16-18, 20, 68-69].

Novas tecnologias vêm surgindo com a intenção de melhorar a qualidade da energia elétrica, procurando solucionar, ou mesmo minimizar os problemas citados anteriormente, através da aplicação de novas estratégias de controle e/ou da utilização de novas topologias de conversores estáticos [69].

Portanto, o termo qualidade de energia não está somente vinculado com a qualidade da tensão fornecida ao consumidor através do sistema de geração de energia, mas também com a qualidade da corrente elétrica drenada da rede pelos diversos tipos de cargas existentes.

2.2 – Termos e definições relacionados à qualidade da energia elétrica

Existe diversos tipos de distúrbios no sistema de alimentação de energia elétrica que afetam diretamente a operação de máquinas e equipamentos comerciais e industriais [1-3]. Alguns deles, tais como transitórios de tensão, variações de tensão de curta ou longa duração, desequilíbrios e flutuações de tensão, distorções na forma de onda de tensão e corrente, são definidos em [1] e resumidamente descritos a seguir:

- **Transitórios**

Os transitórios estão relacionados a um comportamento não usual do sistema de energia elétrica e são caracterizados por variações bruscas de tensão ou corrente no sistema de alimentação. O termo transitório usualmente chamado de *surge*, pode ser caracterizado como sendo *impulsivo*, ocasionado principalmente por descargas atmosféricas, ou mesmo *oscilatório*, tendo este como principal causa a energização de bancos de capacitores e transformadores.

- **Variações de tensão de longa duração**

Variações no valor eficaz da tensão de alimentação a níveis superiores e inferiores ao nominal, com duração superior a um minuto, são chamadas de *sobretensões* e *subtensões*, respectivamente. As principais causas da *sobretensão* e *subtensão* estão relacionadas com as variações de carga do sistema, bem como o chaveamento de bancos de capacitores. A ausência de tensão, ou mesmo uma condição de tensão abaixo de 0,1 *pu* por períodos de tempo superiores a um minuto, pode ser caracterizada por uma longa *interrupção* também chamada de *outage*.

- **Variações de tensão de curta duração**

Variações no valor eficaz da tensão de alimentação a níveis superiores e inferiores ao nominal, com duração inferior a um minuto, são chamadas de *swell* e *sag*, respectivamente. Tanto o *sag*, que caracteriza-se por uma queda do valor eficaz da tensão nominal entre 0,1 e 0,9 *pu*, quanto o *swell* que caracteriza-se por uma elevação do valor eficaz de tensão entre 1,1 e 1,8 *pu*, podem ocorrer de maneira instantânea, momentânea ou temporária dependendo do tempo de duração do distúrbio. As principais causas do *sag* estão relacionadas à energização de cargas pesadas ou à partida de grandes motores. Já as causas do *swell* estão relacionadas com a desenergização de grandes cargas ou pela energização de grandes bancos de capacitores. Contrário ao *outage (interrupção de longa duração)*, também podem ser caracterizadas por variação de tensão de curta duração as chamadas *interrupções*, onde a tensão nominal cai abaixo de 0,1 *pu* por um período de tempo inferior a 1 minuto.

- **Desequilíbrios de tensão**

O desequilíbrio, ou o desbalanceamento de tensão, pode ser definido utilizando-se componentes simétricas, ou seja, a relação entre a componente de tensão de seqüência negativa ou a componente de seqüência zero pela componente de seqüência positiva, podem ser utilizados para especificar o nível do desequilíbrio do sistema.

- **Distorções na forma de onda**

Um fator importante relacionado com a qualidade da energia está na distorção da forma de onda da tensão e corrente do sistema elétrico, que idealmente deveriam ser senoidais. Uma das principais causas de distorção são aquelas oriundas da utilização de cargas não lineares tais como retificadores controlados e não controlados, cicloconversores, etc., que geram níveis elevados de harmônicos de corrente e que ao interagirem com a impedância de linha provocam distorções na tensão de alimentação. Outra causa relacionada à utilização de conversores estáticos é o distúrbio chamado *notching*, o qual ocasiona deformações na tensão de alimentação em função, por exemplo, da comutação de corrente entre as fases em um retificador trifásico. Os ruídos relacionados com as interferências eletromagnéticas (*EMI*) e interferências de rádio freqüência (*RFI*) também se sobrepõem à tensão de alimentação, sendo causadas tipicamente por

transmissores de rádio, fontes chaveadas e equipamentos diversos que se utilizam de circuitos chaveados em eletrônica de potência. Os ruídos se caracterizam por serem uma distorção não desejada no sistema e que não são qualificados como distorção harmônica ou transientes, mas que interferem em equipamentos sensíveis e que devem ser filtrados de alguma forma [1].

- **Flutuação de tensão**

A *flutuação de tensão* caracteriza-se por variações contínuas ou aleatórias na amplitude da tensão de alimentação que se situa entre 0,9 e 1,1 *pu*. Um exemplo de flutuação de tensão é referido como *flicker* que é causado principalmente pela operação de fornos a arco.

Os distúrbios presentes no sistema elétrico de energia podem ser minimizados, de modo a contribuir para a elevação da qualidade de energia entregue à carga. Para isto, faz-se necessária a utilização, por exemplo, dos condicionadores ativos de potência. Implementados através de conversores estáticos, estes equipamentos podem ser utilizados tanto para o condicionamento da tensão da carga como para a corrente da rede. Menos eficiente, os distúrbios da rede podem ainda ser suprimidos de forma passiva pela utilização de transformadores ferro-ressonantes que permitem a regulação e filtragem da tensão de carga.

2.3 – Topologias dos sistemas de energia ininterrupta (*SEI*)

2.3.1 – Tipos de sistemas de energia ininterrupta

Existe basicamente dois tipos de *SEI* disponíveis no mercado, podendo-se citar:

- *SEI Rotativo* – A característica deste sistema está na conversão da energia mecânica em elétrica através do acoplamento mecânico de uma máquina girante a um gerador síncrono, no qual o elemento acionador do gerador pode ser formado por um motor de corrente contínua ou um motor de combustão interna [15]. Este sistema apresenta um custo relativamente elevado sendo atrativo para potências de operação acima de 300 kVA. Sua utilização é comum em hospitais, grandes centrais telefônicas e outros. Os *SEI* rotativos não são considerados neste trabalho.

- *SEI Estático* – A característica deste sistema está na utilização de conversores estáticos para realizar as funções de conversão de energia elétrica alternada para contínua e vice-versa. Com a

rápida evolução dos dispositivos semicondutores, tem sido possível a elevação dos níveis de tensão e corrente de operação dos *SEI* estáticos, o que implica o aumento da densidade de potência. Estágios de alta freqüência têm contribuído para a diminuição do tamanho, peso e volume do sistema, implementados com a utilização de chaves cada vez mais rápidas e com perdas menores. A utilização dos *SEI* estáticos são mais comuns do que os *SEI* rotativos na maioria das aplicações em pequenas e médias potências (abaixo de 400 kVA), por apresentarem características mais atrativas, podendo-se citar [14]: melhor resposta dinâmica, baixo ruído acústico, melhor regulação de tensão e freqüência na carga, instalações mais simples principalmente quando baterias seladas são utilizadas, interação simultânea com a rede elétrica para efetuar a compensação harmônica da corrente de entrada.

Já que a autonomia do banco de baterias é limitada, em grandes cargas instaladas é comum o *SEI* estático operar em conjunto com o *SEI* rotativo.

2.3.2 – Diagrama de blocos de um *SEI* estático

Basicamente, além de um módulo de monitoramento e controle, todo sistema de energia ininterrupta estático é dividido em dois módulos principais: um módulo armazenador de energia, geralmente um banco de baterias, e um módulo de conversão de energia e filtragem, como mostrado na Fig. 2.1.

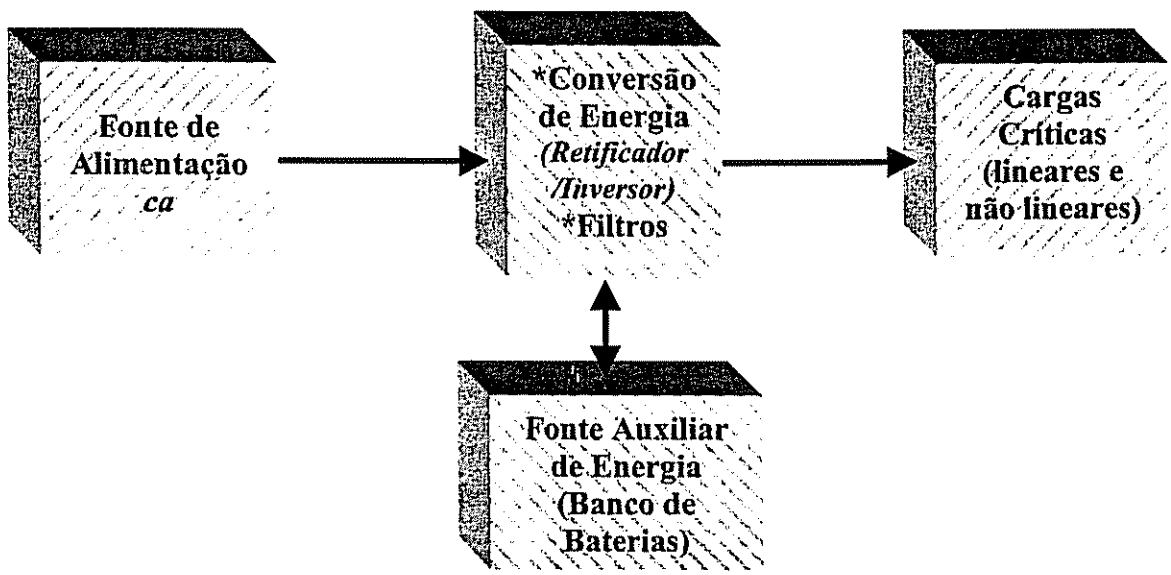


Fig. 2.1 – Diagrama de blocos de um sistema de energia ininterrupta convencional.

Os sistemas utilizados para o fornecimento de energia ininterrupta, devem garantir alimentação às cargas críticas sob condições normais e anormais da rede elétrica. Dependendo da topologia adotada e das características de controle de um *SEI*, é possível obter a regulação da tensão de saída durante a presença ou não da rede, atuar como supressor dos transientes da linha e dos harmônicos da tensão de alimentação, bem como compensar reativos e harmônicos de corrente gerados por cargas não lineares. O suprimento de energia para a carga na falta da rede, é feita na maioria das vezes através de um banco de baterias.

2.3.3 – Categorias de *SEI* estáticos

Pelas normas do *IEEE Std* 446-1995 [71], duas categorias de *SEI* podem ser definidas:

1. Sistemas de Dupla Conversão de Energia;
2. Sistemas de Simples Conversão de Energia.

2.3.3.1 – Sistemas de dupla conversão de energia

Estes sistemas são caracterizados por enviar energia à carga através de uma dupla conversão de energia, ou seja, primeiramente a tensão *ca* de entrada é transformada em *cc* através de um retificador, e em seguida a tensão *cc* é transformada em *ca* através de um inversor. Na Fig. 2.2 o diagrama de blocos do sistema é mostrado. O diagrama de blocos do *SEI On-line*, inserido na categoria de dupla conversão de energia, possui algumas vantagens:

- A carga está continuamente alimentada pelo inversor e portanto não existe tempo de transferência tanto na falta quanto no retorno da rede elétrica;
- Pelo fato da carga ser continuamente alimentada pelo inversor a tensão de saída do sistema pode ser senoidal e possuir baixa distorção harmônica;
- O sistema possui alto grau de isolamento contra distúrbios da rede elétrica, tais como harmônicos de tensão, sobretensões, subtensões e outros.

Algumas desvantagens são encontradas neste tipo de *SEI*:

- Baixo rendimento em função da dupla conversão de energia;
- O retificador deve ser dimensionado para uma potência superior à potência nominal da carga, tipicamente 1,5 vezes maior;
- Baixo fator de potência e alto conteúdo harmônico da corrente de entrada se não forem usadas técnicas de compensação.

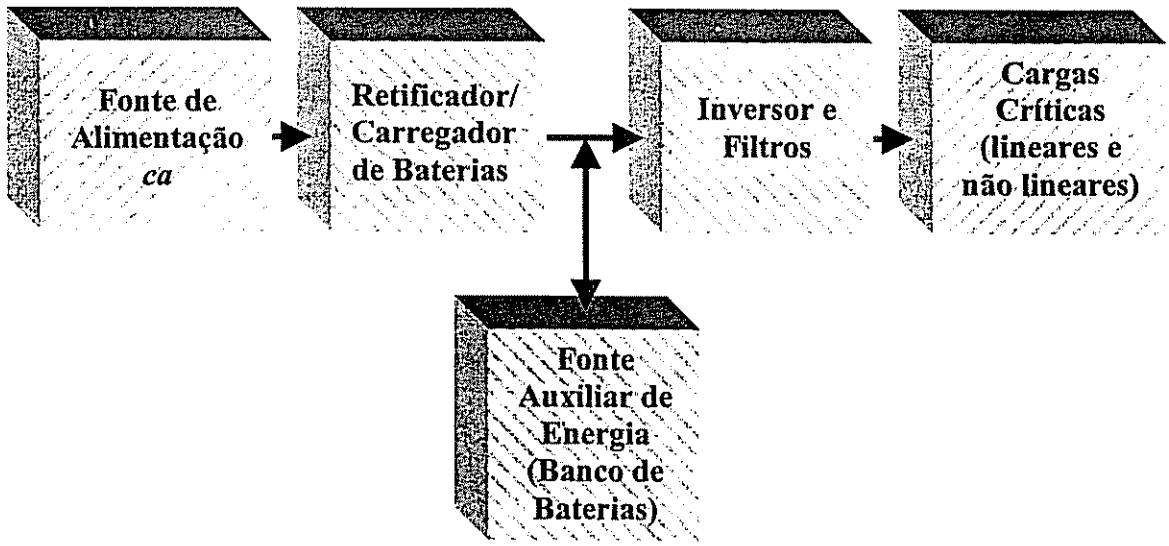


Fig. 2.2 – *SEI* de dupla conversão de energia *On-line*.

2.3.3.2 – Sistemas de simples conversão de energia

Estes sistemas são caracterizados por não possuir um estágio retificador, destinado a fornecer tensão *cc* para o estágio inversor. Na presença da rede, a potência *ca* é enviada diretamente para a carga através de um indutor série ou transformadores lineares ou ferro-ressonantes. O banco de baterias é mantido carregado através de uma pequena parcela de potência oriunda da rede elétrica. Na falta da rede o banco de baterias envia energia à carga através do inversor de tensão. Os sistemas de simples conversão são classificados em vários tipos, tais como: *Line interactive* convencional, *Tri-port*, *Ferro-ressonante* e *Off-line* também chamado de sistema *Standby*. A seguir as características de cada um deles são descritas.

2.3.3.2.1 – *SEI Off-line* (*Standby*)

O *SEI Off-line*, mostrado pelo diagrama de blocos da Fig. 2.3, é constituído basicamente por dois conversores de energia, um retificador/carregador e um inversor de tensão, além de um banco de baterias e uma chave estática de transferência. Sob condições normais da rede elétrica, a carga é alimentada diretamente através da rede elétrica sem qualquer tipo de condicionamento de energia. Durante este tempo a bateria é carregada através de um carregador de baterias cuja potência é muito inferior à potência nominal da carga. Na falta ou falha da rede elétrica, a chave estática transfere a carga da rede para o inversor cuja tensão *ca* de saída deve estar, preferencialmente, sincronizada com a tensão da rede, de forma que a dinâmica da carga seja pouco afetada tanto na falta quanto no

retorno da rede elétrica. Este tipo de sistema é destinado para cargas que podem tolerar curtas interrupções de energia durante o tempo de transferência da chave estática, que situa-se na maioria das vezes na faixa de 2 à 8ms. Sistemas mais simples de *SEI Off-line* podem ser encontrados no mercado, onde a tensão de saída do inversor além de não ser sincronizada com a rede possui forma de onda quadrada.

Algumas vantagens neste tipo de *SEI* podem ser realçadas:

- Elevado rendimento em função do inversor operar a vazio ou mesmo desligado;
- Baixo custo e volume em função do carregador de baterias poder ser dimensionado para uma potência inferior à potência nominal da carga;
- Possibilidade de sincronismo tanto na falta da rede elétrica quanto no seu retorno.

Algumas desvantagens podem ser citadas:

- Falta de condicionamento da tensão de saída na presença da rede elétrica;
- Falta de condicionamento da corrente de entrada o que implica a injeção de harmônicos na rede elétrica quando cargas não lineares são alimentadas;
- Existência de um tempo de transferência na falta e no retorno da rede elétrica, o qual pode não ser tolerado por alguns tipos de cargas críticas mais sensíveis.

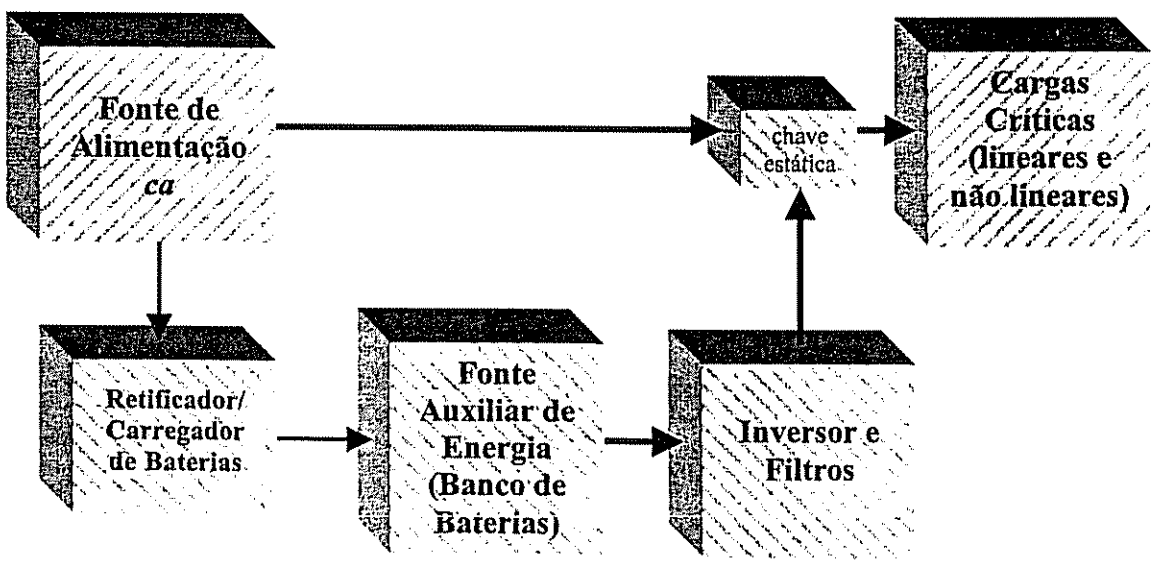


Fig. 2.3 – Sistema de energia ininterrupta *Off-line*.

2.3.3.2.2 – *SEI Line interactive* convencionais

O termo *Line interactive* é empregado pelo fato de haver uma interação entre o inversor e a rede com o intuito de manter a tensão na carga estabilizada. Não existe um retificador destinado

especificamente para carregar as baterias. Esta tarefa é realizada pelo inversor de tensão que deve ser bidirecional em potência. O inversor pode também atuar no controle do fator de potência de entrada [4, 5]. Na falta da rede elétrica o *SEI* assume sozinho a condição de enviar energia à carga. Um tipo de *SEI Line interactive* é mostrado na Fig. 2.4 onde a rede elétrica é conectada à carga através de um indutor de acoplamento. A conexão pode também ser feita usando transformadores.

As principais vantagens deste tipo de *SEI* são:

- Menor custo e maior rendimento (possui apenas um estágio de potência);
- Regulação da tensão de carga;
- Condicionamento da corrente de entrada simultaneamente com a carga das baterias;
- Fator de potência próximo de um.

As desvantagens deste tipo de estrutura são:

- O controle independente da corrente de entrada e a tensão de saída não é possível [4, 5];
- No caso da utilização de uma chave estática *by-pass* esta estrutura não permite que haja transferência sem transientes pelo fato da tensão de saída nunca estar em fase com a tensão de entrada devido a presença do indutor de acoplamento [9].

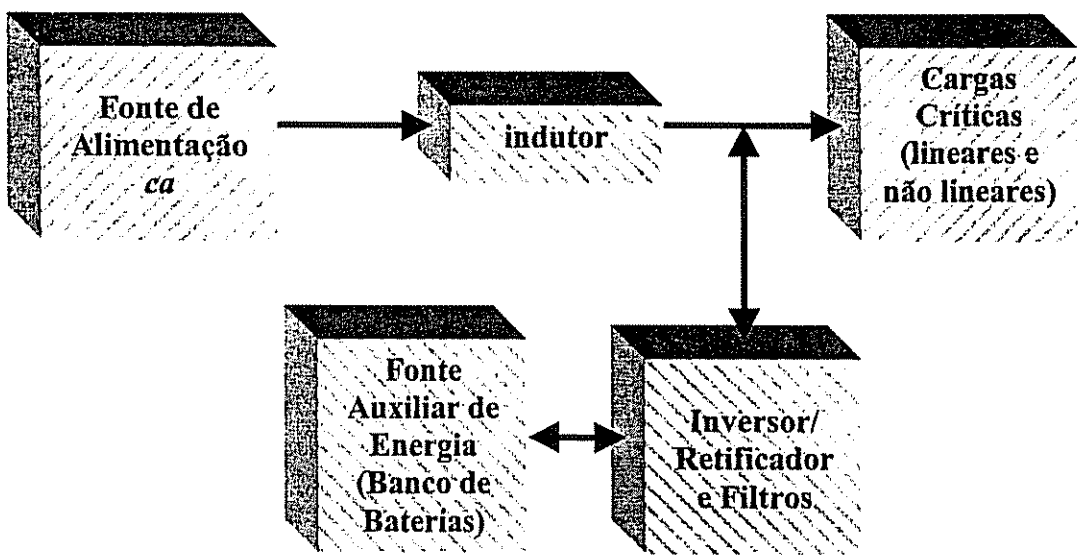


Fig. 2.4 – Sistema de energia ininterrupta *Line interactive* convencional.

Uma outra configuração chamada de *Tri-port*, mostrada na Fig. 2.5, pode ser considerada um tipo particular de *SEI Line interactive*. Neste caso, a rede é conectada à carga através de um transformador linear de três enrolamentos o que garante o isolamento galvânico da carga. Neste caso, a indutância de acoplamento existente no *SEI Line interactive* convencional, mostrado na Fig. 2.4, pode ser a própria indutância de dispersão do transformador. Nesta configuração o inversor opera continuamente, ou seja, com a rede presente ou ausente [71].

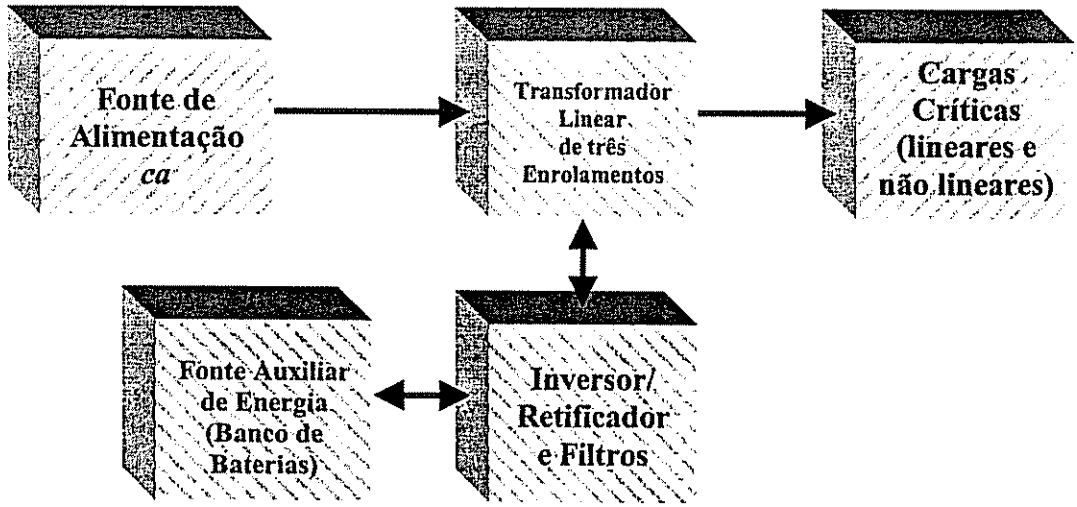


Fig. 2.5 – Sistema de energia ininterrupta *Tri-port*.

Uma segunda variação do sistema *Line interactive*, também chamado de sistema *Ferro-ressonante*, está representado na Fig. 2.6. Similar ao *Tri-port*, a carga é alimentada diretamente pela rede através de um transformador ferro-ressonante, cujas funções principais são a de estabelecer o isolamento galvânico da carga bem como promover a regulação e filtragem da tensão de saída. A diferença básica deste sistema em relação ao sistema *Tri-port* é que o inversor permanece desligado quando a rede está presente [71]. O primário do transformador é desconectado da rede quando ocorrer a sua falta e o inversor é automaticamente ligado. Num projeto adequado, a energia armazenada no núcleo do transformador ferro-ressonante deve continuar a fornecer potência à carga até que o inversor entre em operação, de modo que a carga não perceba qualquer interrupção no fornecimento de energia. Como no sistema *Off-line* o banco de baterias é carregado através de um pequeno carregador cuja potência é muito inferior à potência nominal da carga. Uma desvantagem desta estrutura é o seu elevado peso e volume em função do transformador ferro-ressonante.

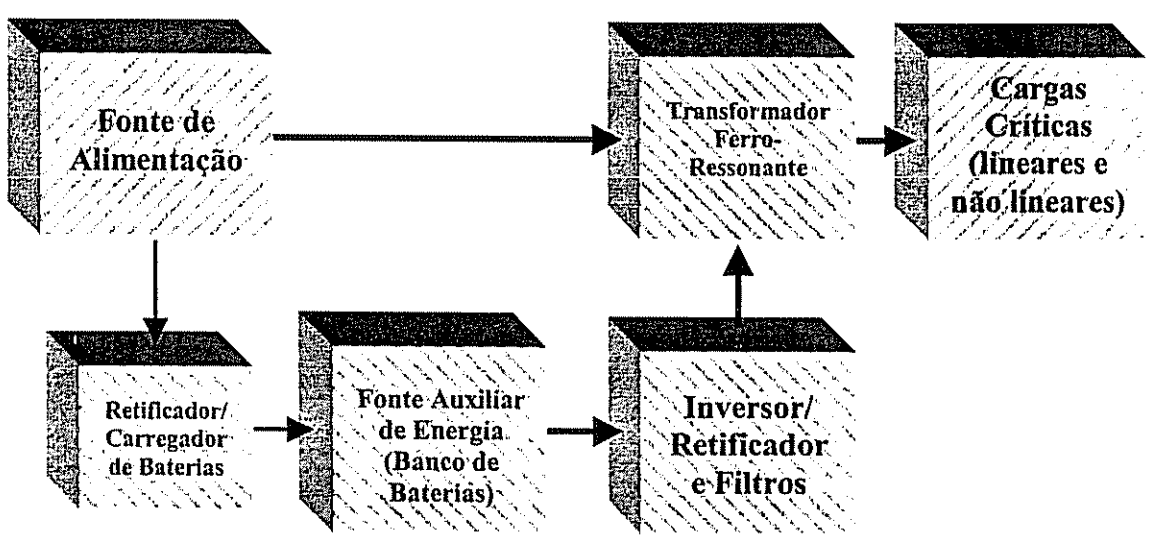


Fig. 2.6 – Sistema de energia ininterrupta *Ferro-ressonante*.

2.3.4 – Outras topologias de *SEI*

Nos últimos anos, com a preocupação voltada para um condicionamento adequado de energia, algumas topologias de *SEI* monofásicas e trifásicas têm sido propostas [4-14, 72-75]. Muitas destas topologias apresentam apenas compensação paralela, outras apresentam compensação série e paralela. Estas topologias são apresentadas a seguir.

2.3.4.1 – *SEI* de simples conversão de energia com compensação ativa paralela

O *SEI* de simples conversão de energia monofásico proposto em [6] e representado na Fig. 2.7, possui apenas um estágio de potência, o qual realiza as seguintes funções: retificador/carregador, compensador de reativos e supressor dos harmônicos na presença da rede e inversor de tensão na ausência desta. Observa-se que com rede presente este *SEI* não é capaz de realizar o condicionamento da tensão de saída. Na falta da rede o *SEI* é desconectado por uma chave de transferência e o conversor bidirecional de potência paralelo passa a fornecer energia para a carga.

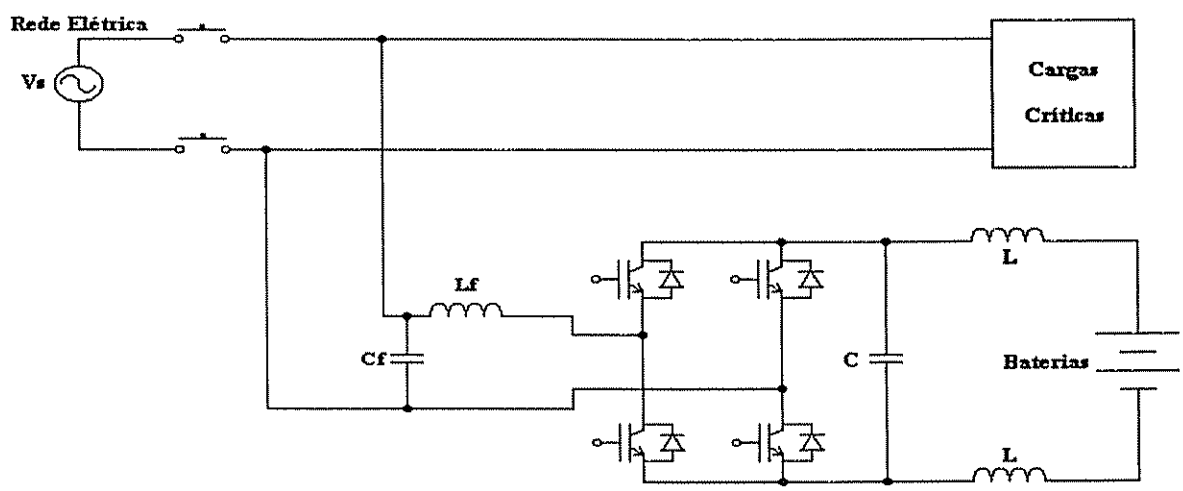


Fig. 2.7 - *SEI* de simples conversão de energia monofásico com condicionamento ativo paralelo.

Um *SEI* de simples conversão de energia trifásico, apresentado em [7], é mostrado na Fig. 2.8. As características de operação desta topologia são similares ao sistema monofásico discutido anteriormente, no qual a regulação e a eliminação dos harmônicos de tensão oriundos do sistema de alimentação não são considerados. Também é notado que, na falta da rede, a tensão de saída do inversor possui um elevado conteúdo harmônico em função da ausência de filtros adequados.

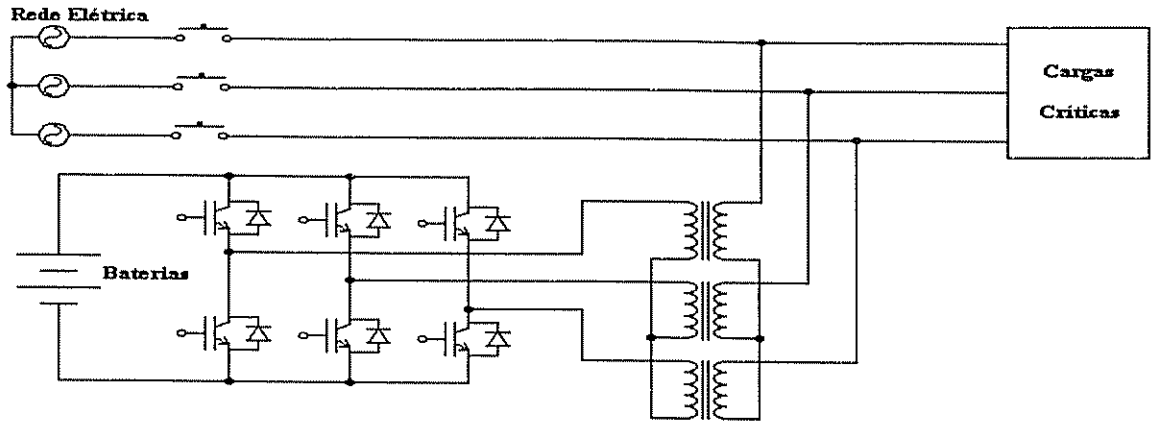


Fig. 2.8- *SEI* de simples conversão de energia trifásico com condicionamento ativo paralelo.

2.3.4.2 – *SEI Line interactive* de dupla conversão de energia com compensação ativa série e paralela

Um *SEI Line interactive* monofásico, com compensação ativa série e paralela, é proposto em [8]. A Fig. 2.9 mostra o sistema no qual dois conversores são usados: um em série com a fonte de alimentação e a carga, através de um transformador série, e o outro em paralelo com a mesma. Neste sistema, o conversor série é utilizado para controlar a corrente de entrada tornando-a senoidal e em fase com a tensão de entrada. Já o conversor paralelo tem a função de controlar a tensão de saída tornando-a senoidal com valor eficaz constante. O controle de tensão no barramento *cc* pode ser realizado por ambos conversores.

Apesar deste sistema possuir dois estágios de potência, seu rendimento ainda pode ser maior se comparado com o sistema *On-line*. Isto porque o conversor série pode ser dimensionado para uma potência bem menor que a potência nominal da carga [8]. Já o conversor paralelo, no modo de operação *Standby*, pode controlar uma menor quantidade de potência em função deste estar operando apenas na compensação de reativos e/ou na supressão dos harmônicos da corrente de carga. Observa-se, no entanto, que o dimensionamento dos dois conversores deve considerar a parcela de energia destinada à carga das baterias.

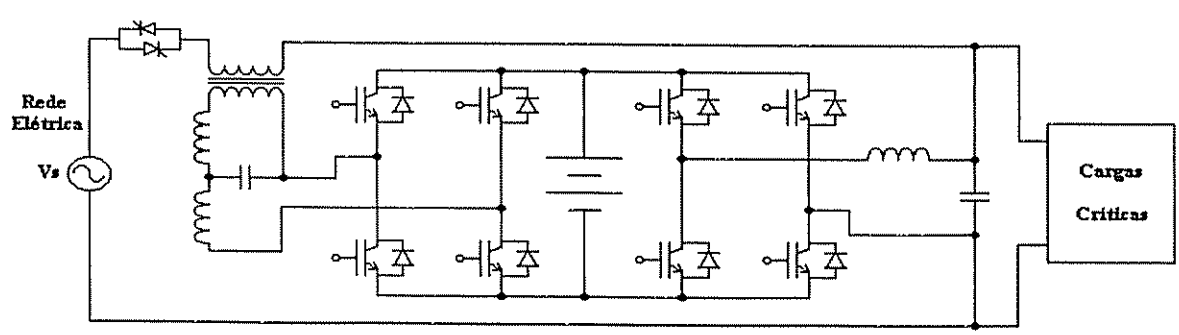


Fig. 2.9- *SEI Line interactive* monofásico com condicionamento ativo série e paralelo.

Um *SEI Line interactive* trifásico para sistemas a três fios, com compensação ativa série e paralela é proposto em [9] e mostrado na Fig. 2.10. Como no sistema monofásico da Fig. 2.9, o conversor série controla as correntes de entrada e o conversor paralelo as tensões de saída. Desse modo, com a rede presente este sistema atua como um filtro ativo série-paralelo.

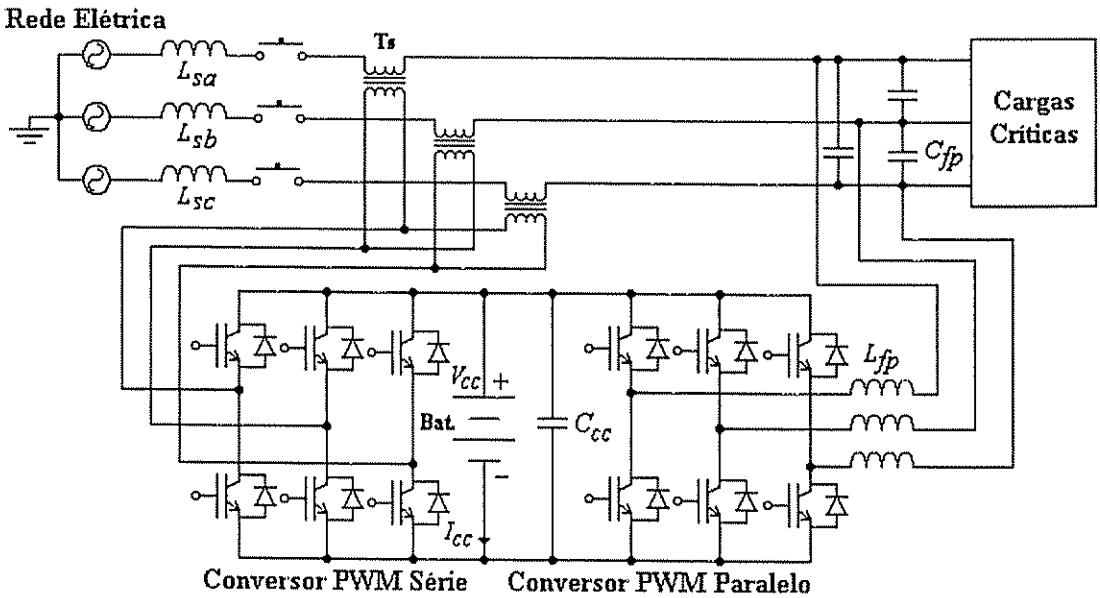


Fig. 2.10- *SEI Line interactive* trifásico com condicionamento ativo série e paralelo.

2.3.5 – Topologia de *SEI Line interactive* trifásica proposta

O sistema proposto neste trabalho, apresentado pela Fig. 2.11 [10-11, 72-76], adota uma estrutura similar à apresentada na Fig. 2.9. As diferenças básicas em relação àquela proposta em [9], estão no modo de operação dos conversores série e paralelo, no algoritmo empregado para a obtenção das referências de corrente e tensão de compensação e na aplicabilidade do *SEI* tanto em sistemas trifásicos a três como a quatro fios.

O conversor série pode operar de dois modos distintos. Num deles o conversor série realiza a compensação de harmônicos e das componentes de seqüência negativa e zero da tensão trifásica de alimentação, de modo a fornecer à carga tensões equilibradas e com baixa taxa de distorção harmônica (*THD*). Neste modo o conversor série também realiza a regulação das tensões de saída [10-11, 72]. No outro modo de operação, o conversor série funciona como fonte de corrente senoidal, introduzindo um caminho de alta impedância para as correntes harmônicas de carga e simultaneamente realiza o carregamento do banco de baterias [8, 9, 72-76].

O conversor paralelo também funciona de dois modos distintos de operação. No primeiro modo de operação, o conversor paralelo compensa os reativos e supre os harmônicos de corrente gerados por cargas não lineares, tornando o fator de potência unitário e as correntes de entrada

senoidais e com baixo conteúdo harmônico. Simultaneamente é realizado o carregamento das baterias. Neste caso, o conversor paralelo caracteriza-se como uma fonte de corrente não senoidal [10, 11, 72]. No outro modo de operação, o conversor paralelo funciona como uma fonte de tensão senoidal fornecendo para a carga tensões equilibradas, reguladas e com baixo conteúdo harmônico [8, 9, 72-76].

Portanto, os dois conversores, o série e o paralelo, operam de maneira complementar. As duas formas de operação de cada conversor citadas acima são estudadas neste trabalho, observando que o *SEI* atua sempre como filtro ativo de potência série-paralelo na presença da rede.

Na ausência da rede elétrica a chave estática *sw* se abre e o conversor série é inibido. Enquanto isso o conversor paralelo permanece em operação. No retorno da rede elétrica em condições normais, a chave estática *sw* é fechada e o conversor série é novamente habilitado. Todo este procedimento é realizado com os conversores série e paralelo sincronizados com a rede, de forma que as transições entre os modos de operação do *SEI* sejam imperceptíveis para a carga.

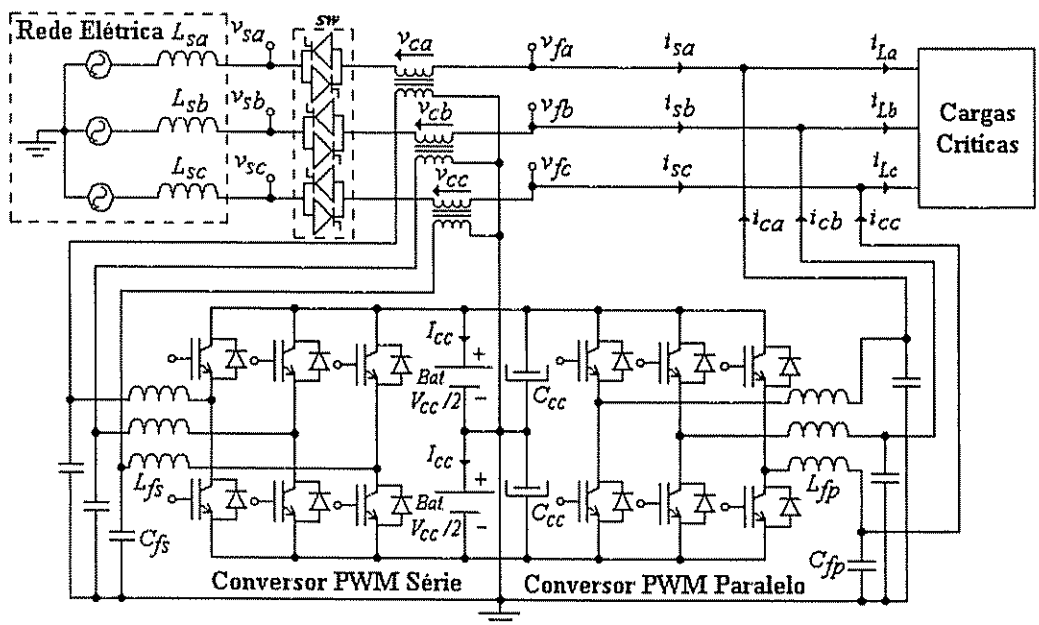


Fig. 2.11- *SEI Line interactive* trifásico proposto com condicionamento ativo série e paralelo.

Algumas vantagens preliminares deste tipo de *SEI* podem ser citadas:

- Controle independente na compensação da tensão de saída e da corrente de entrada;
- Alto fator de potência (próximo de um);
- Eliminação de harmônicos e/ou compensação de reativos da carga;
- Tensões de saída senoidais, balanceadas, reguladas e com baixo conteúdo harmônico;
- Corrente de entrada senoidais, balanceadas e com baixo conteúdo harmônico;
- Faixa de potência do conversor série em torno de 25% da potência nominal da carga.

2.4 – Conclusões

Neste capítulo, foram discutidas duas categorias de *SEI*, definidas segundo as normas do *IEEE Std* 446-1995 [71]. As categorias são divididas em sistemas de dupla e simples conversão de energia, fazendo parte delas os sistemas *On-line*, *Off-line*, *Line interactive*, *Tri-port* e *Ferro-ressonante*. Cada topologia possui as suas características próprias apresentando vantagens e desvantagens que devem ser analisadas e avaliadas dependendo da aplicação.

. Algumas variações de *SEI Line interactive* foram apresentadas as quais funcionam como filtros ativos paralelo ou simultaneamente série e paralelo, quando em condições normais da rede elétrica. Foram apresentadas topologias monofásicas e trifásicas e as suas características mais significativas de operação. Os sistemas que englobam a compensação ativa série e paralela são capazes de exercer o controle simultâneo das correntes de entrada e das tensões de saída de forma a corrigir o fator de potência, eliminar o conteúdo harmônico de corrente gerada por cargas não lineares, além de fornecer à carga tensões equilibradas, reguladas e com baixo conteúdo harmônico.

Uma topologia trifásica de um *SEI Line interactive* operando como condicionador ativo série e paralelo foi apresentada. Como é mostrado em capítulos posteriores, este *SEI* é controlado de duas maneiras distintas de forma a realizar compensações adequadas dos harmônicos de corrente e tensão do sistema.

Um atrativo dos *SEI* com compensação ativa série e paralela apresentados, está na faixa de potência com que o conversor série pode ser dimensionamento. A faixa de potência deste conversor, dependendo do projeto, pode ser sempre muito inferior à potência nominal da carga.

Já o conversor paralelo, na presença da rede, pode funcionar sempre abaixo da potência nominal da carga para o qual o mesmo foi dimensionado. Isto porque, nesta situação, este conversor está operando na função apenas de filtro ativo. No entanto, para que a potência do conversor paralelo seja de fato abaixo da nominal, as características de projeto do *SEI* devem ser cuidadosamente especificadas, já que a parcela de potência ativa destinada ao carregamento das baterias não pode ser desconsiderada.

As características relacionadas com o dimensionamento dos conversores série e paralelo do *SEI* trifásico *Line interactive* da Fig. 2.11 são tratadas no capítulo 5. São levadas em consideração não só a parcela de potência ativa usada para a carga do banco de baterias mas também as amplitudes das tensões de entrada e saída, as taxas de distorção harmônica das correntes não lineares da carga e a parcela de potência reativa da carga.

Capítulo 3

Condicionadores Ativos de Potência Série e Paralelo

3.1 – Introdução

Os *SEI* são considerados uma carga não linear para o sistema elétrico. Dessa forma, além de fornecer energia ininterrupta e de qualidade para a carga, estes também devem atuar na correção da forma de onda de corrente drenada da rede elétrica. Assim, o *SEI Line interactive* trifásico proposto neste trabalho, deve utilizar-se de técnicas de condicionamento de energia de forma a atingir o objetivo de elevar a qualidade de energia do sistema.

Neste capítulo, algumas cargas típicas geradoras de harmônicos de corrente são tratadas, bem como são citadas algumas normas internacionais para a limitação dos níveis de harmônicos. Algumas soluções para a filtragem de harmônicos são apresentadas através da utilização de filtros ativos paralelos, série e híbridos, em substituição aos filtros passivos convencionais.

Simulações envolvendo a aplicação de um filtro ativo paralelo, de modo a exemplificar sua ação na eliminação de correntes harmônicas geradas por cargas não lineares são realizadas.

3.2 – Algumas fontes geradoras de harmônicos

A não linearidade de resposta de uma carga para uma excitação senoidal, a caracteriza como uma carga não linear. A poluição harmônica existente nos sistemas elétricos de potência, na maioria das vezes, se dá pela existência de correntes não senoidais geradas por cargas não lineares, contribuindo para a distorção das tensões e correntes do sistema.

De maneira geral, as cargas compostas por retificadores mais filtros capacitivos e/ou indutivos, são as principais geradoras de correntes harmônicas num sistema elétrico de energia. A corrente de carga destes conversores ao ser comutada através dos dispositivos semicondutores, gera níveis elevados de harmônicos na rede elétrica.

Na maioria das vezes, os retificadores empregados nas fontes de alimentação são formados por estruturas monofásicas ou trifásicas a diodos, mas não é pouco comum encontrar retificadores controlados a tiristores. Em ambos os casos, o elevado conteúdo harmônico de corrente gerado, sugere a utilização de filtros de entrada. Algumas soluções têm contribuído para reduzir o conteúdo harmônico de corrente, seja pela configuração adotada na utilização de transformadores, seja pelo aumento do número de dispositivos semicondutores nos retificadores [1, 2].

A Tabela 3.1 apresenta algumas formas de ondas características relativas aos diversos tipos de cargas que utilizam retificadores *ca-cc*, juntamente com seus níveis típicos de taxas de distorção harmônica [16].

Nos itens subsequentes algumas configurações de retificadores são apresentadas com o propósito de diminuir o conteúdo harmônico das correntes da rede.

3.2.1 – Retificador trifásico em ponte alimentando uma carga *RL* com transformador ligado em Y-Y

Um retificador trifásico em ponte com transformador ligado em Y-Y, alimentando uma carga *RL* é mostrado na Fig. 3.1. As formas de onda das correntes de linha são mostradas na Fig. 3.2 (a). A equação (3.1) apresenta a corrente em uma das fases expandida em série de *Fourier*, na qual estão expressas as parcelas harmônicas de corrente somadas à parcela fundamental, onde I_{Lp} é a amplitude da corrente contínua de carga dada pela expressão (3.2) e $I_{sa\,rms}$ é a corrente eficaz da fase *a* da fonte de alimentação. Percebe-se a ausência dos harmônicos múltiplos de três, existindo aqueles de ordem $n = 6k \pm 1$, para $k = 1, 2, 3, \ldots$.

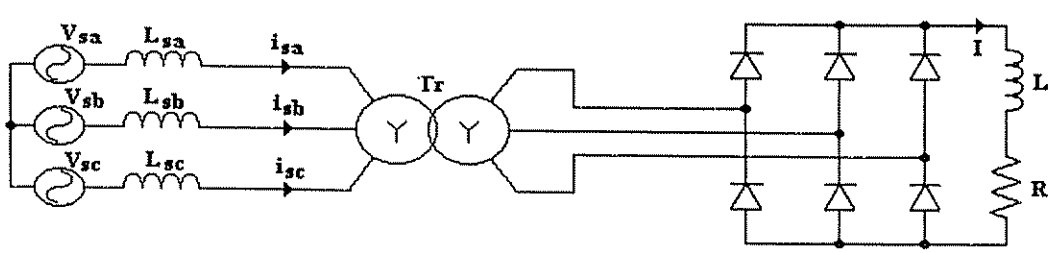
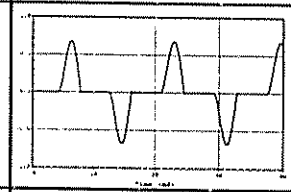
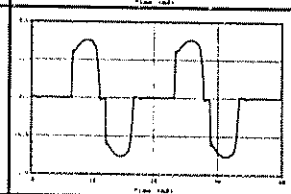
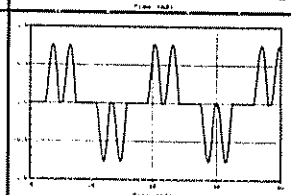
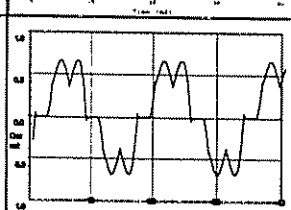
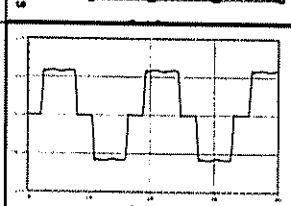
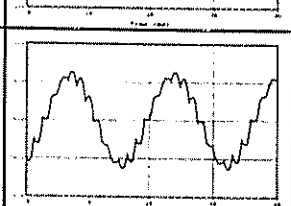
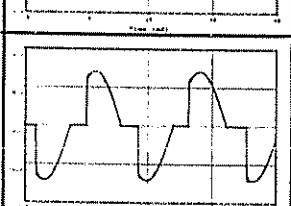


Fig. 3.1 - Retificador 3ϕ em ponte alimentando carga *RL* com transformador ligado em Y-Y.

Tabela 3.1

TAXA DE DISTORÇÃO HARMÔNICA PARA DIFERENTES TIPOS DE CARGAS NÃO LINEARES (FONTE [16])

Tipos de Carga	*Formas de Onda Típicas*	*Distorção Harmônica (TDH)*
Fontes/Retificadores monofásicos com filtro capacitivo		*80% (nível elevado do harmônico de ordem 3)*
Conversores semi-controlados (com carga indutiva)		*nível elevado dos harmônicos de 2ª, 3ª, e 4ª ordens com carga parcial.*
Conversores de seis pulsos (apenas com capacitor de filtragem)		*80%*
Conversores de seis pulsos (com capacitor de filtragem e indutor de filtragem>3%)		*40%*
Conversores de seis pulsos (com alta indutância de filtragem)		*28%*
Conversores de doze pulsos		*15%*
Regulador de tensão ca (carga resistiva)		*varia com o ângulo de condução*

$$i_{sa}(t) = \frac{2\sqrt{3}}{\pi} . I_{Lp}\left[\cos\omega t - \frac{1}{5}\cos(5\omega t) + \frac{1}{7}\cos(7\omega t) - \frac{1}{11}\cos(11\omega t) + \frac{1}{13}\cos(13\omega t)...\right] \quad (3.1)$$

Onde:

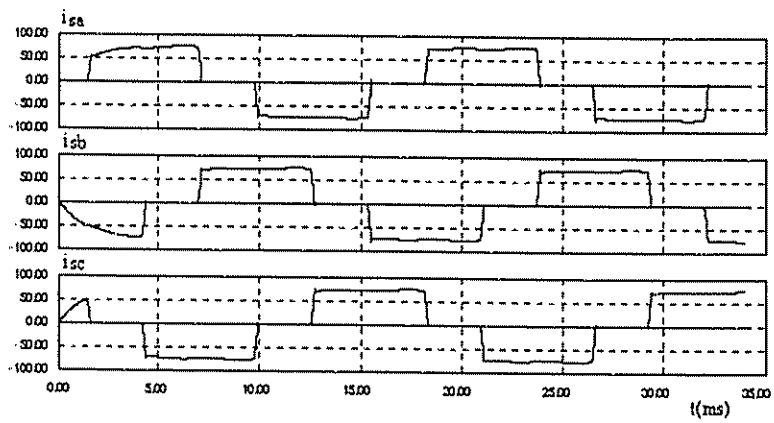
$$I_{Lp} = \sqrt{\frac{3}{2}} . I_{sa\,rms} \quad (3.2)$$

3.2.2 – Retificador trifásico em ponte alimentando uma carga *RL* com transformador ligado em Δ-Y.

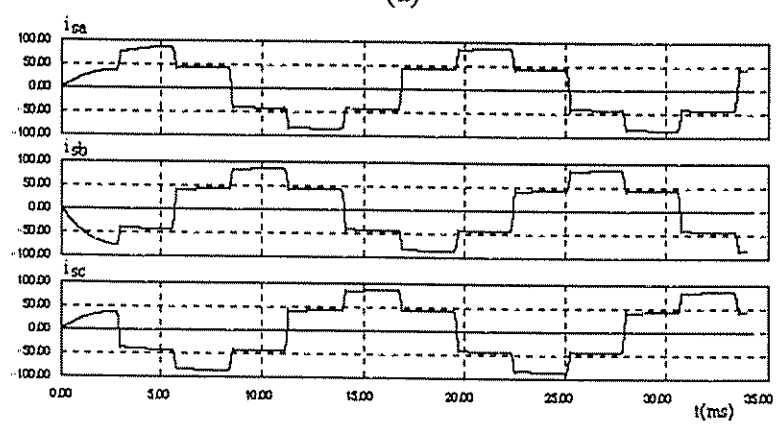
Considerando a mesma carga da Fig. 3.1 e tendo o transformador agora ligado em Δ-Y, como mostrado na Fig. 3.3, a equação (3.1) torna-se:

$$i_{sa}(t) = \frac{2\sqrt{3}}{\pi}.I_{Lp}\left[\cos\omega t + \frac{1}{5}\cos(5\omega t) - \frac{1}{7}\cos(7\omega t) - \frac{1}{11}\cos(11\omega t) + \frac{1}{13}\cos(13\omega t)...\right] \quad (3.3)$$

Observa-se a inversão de seqüência de rotação dos harmônicos de 5ª, 7ª, 17ª, 19ª,..., ou seja, aqueles de ordem $n = 6k\pm1$, para $k = 1, 3, \ldots$. As formas de onda das correntes são idênticas às mostradas na Fig. 3.2 (b).



(a)



(b)

Fig. 3.2 - Correntes no retificador 3ϕ em ponte com carga *RL*: (a) Transformador ligado em Y-Y; (b) Transformador ligado em Δ-Y.

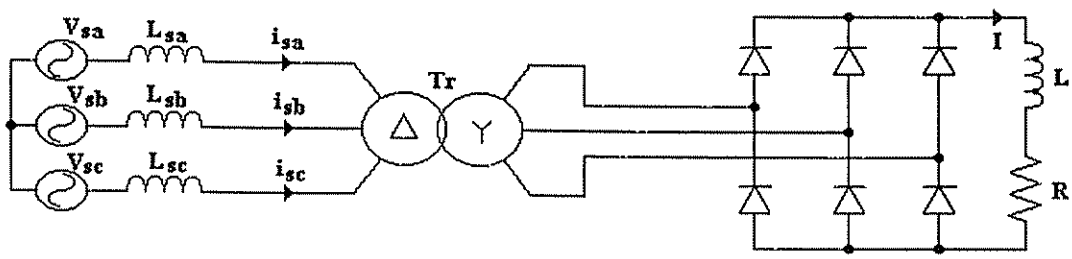


Fig. 3.3 - Retificador 3ϕ em ponte alimentando carga *RL* com transformador ligado em Δ -Y.

3.2.3 – Retificador trifásico em ponte de 12 pulsos.

A configuração de um retificador trifásico de 12 pulsos está mostrada na Fig. 3.4. A característica principal deste retificador é a de conectar dois retificadores em ponte em paralelo, com tensões defasadas de 30 graus, onde um dos transformadores é conectado com ligação Δ -Y e o outro com ligação Y -Y.

O efeito final é um retificador de 12 pulsos com a eliminação das correntes harmônicas de ordem $n = 6k \pm 1$, para $k = 1, 3, 5, \ldots$ além daquelas múltiplas de três, como mostrado pela expressão da corrente da fase a apresentada na equação (3.4).

$$i_{sa}(t) = \frac{4\sqrt{3}}{\pi} \cdot I_{Lp}\left[\cos\omega t - \frac{1}{11}\cos(11\omega t) + \frac{1}{13}\cos(13\omega t) - \frac{1}{23}\cos(23\omega t) + \frac{1}{25}\cos(25\omega t)\ldots\right] \qquad (3.4)$$

A Fig. 3.5 apresenta as formas de onda das correntes de entrada nas fases a, b e c.

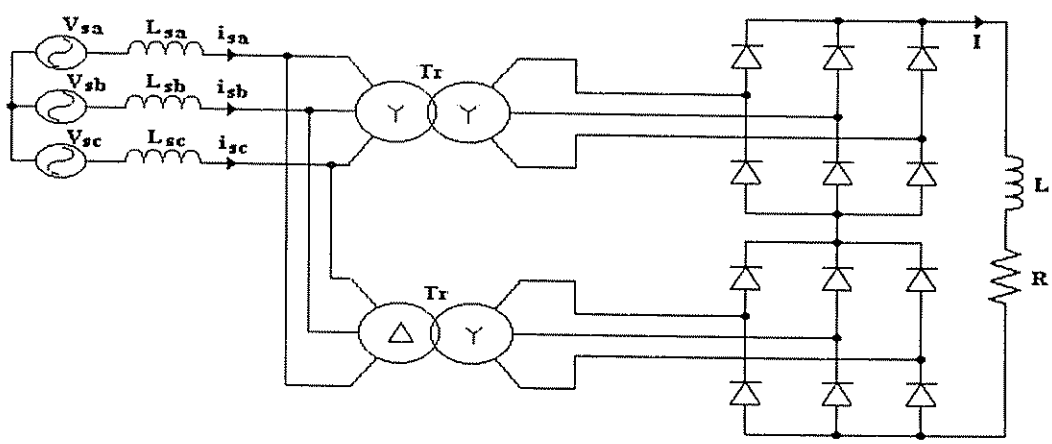


Fig. 3.4 – Retificador trifásico de 12 pulsos.

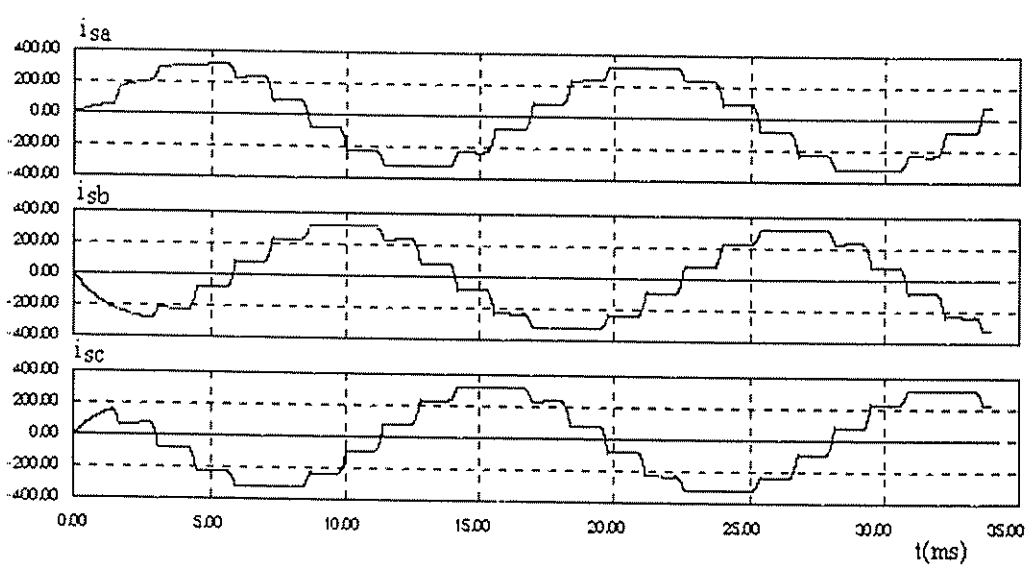


Fig. 3.5 - Formas de onda de corrente no retificador de 12 pulsos.

3.2.4 – Retificador trifásico com filtro capacitivo

Este tipo de carga mostrado na Fig. 3.6 gera um conteúdo harmônico bastante elevado com *TDH* de corrente superiores a 80 %. É um tipo de carga característico na interface de sistemas de acionamento de motores elétricos com velocidade variável e de fontes de alimentação. As formas de onda típicas de corrente deste conversor são mostradas na Fig. 3.7. O conteúdo harmônico da corrente de linha diminui se for introduzido um indutor de filtragem em série com o capacitor do lado *cc*, como mostrado na Fig. 3.8. Desse modo, os picos de corrente na linha tendem a diminuir, reduzindo a *TDH* para menos de 40%.

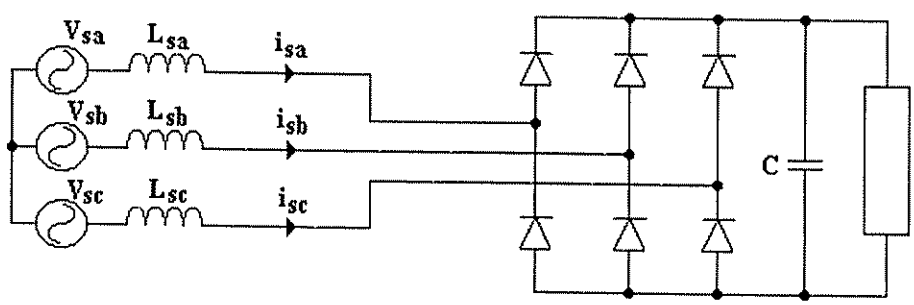


Fig. 3.6 – Retificador trifásico a diodos com filtro capacitivo.

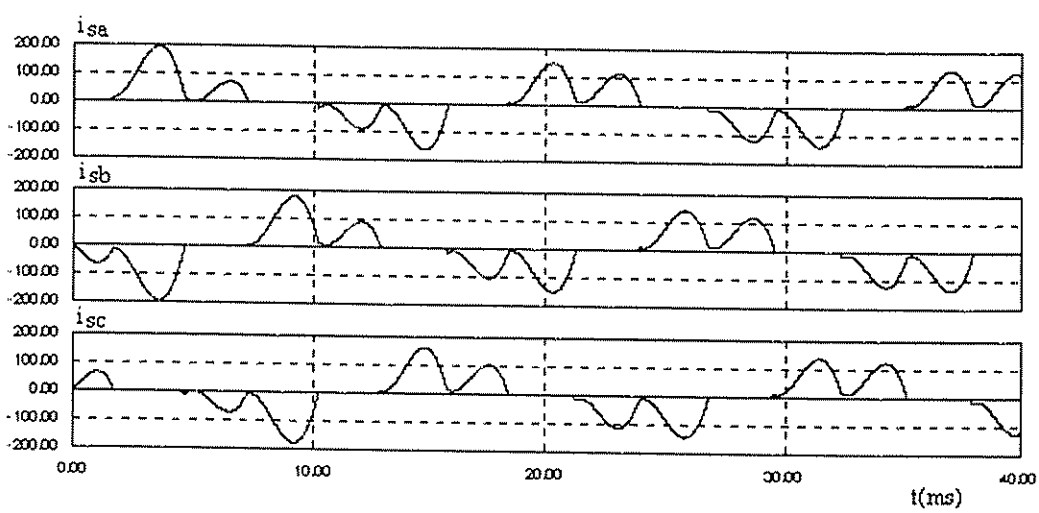


Fig. 3.7 - Formas de onda de corrente no retificador a diodos com filtro capacitivo.

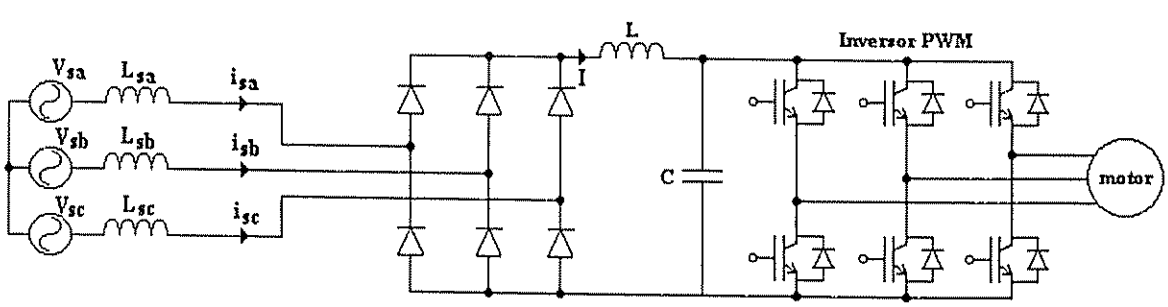


Fig. 3.8 – Retificador trifásico a diodos com filtro *LC*.

3.3 – Normas para a limitação da geração de harmônicos nos sistemas elétricos

Os sistemas de geração de energia elétrica, na maioria das vezes, podem ser considerados robustos o suficiente para tolerar a presença de cargas não lineares até um certo limite de distorção harmônica. As distorções harmônicas presentes na rede elétrica são tipicamente menores que 5%, o que aparentemente não causariam efeitos significativos nos equipamentos a ela conectados. Problemas mais significativos poderiam surgir se houvesse a presença predominante de cargas não lineares no sistema de alimentação, o que não é pouco provável que aconteça num futuro próximo. A influência da presença de uma distorção harmônica de 5% na tensão de alimentação, sobre o aquecimento de um motor trifásico, é menor, se comparada com a influência de uma corrente com *TDH* de 60% sobre o aquecimento de um transformador, por exemplo [17].

Com o objetivo principal de preservar a natureza senoidal da tensão nos sistemas de alimentação, tanto a comunidade européia quanto a americana, ao longo das últimas duas décadas, têm elaborado legislações e regulamentações para orientar ou mesmo obrigar os fabricantes de equipamentos a realizarem seus projetos considerando a redução do conteúdo harmônico da corrente drenada da rede.

Nos Estados Unidos, normas referentes à limitação de harmônicos propostas pelo *IEEE (Institute of Electrical and Electronics Engineers)* ressaltam em seu conteúdo, recomendações e procedimentos para preservar as características senoidais do sistema elétrico. Na comunidade européia as normas têm sido elaboradas pelo *CENELEC* (*European Committee for Electrotechnical Standardization*) e pelo *IEC* (*International Electrotechnical Commission*).

3.3.1 – A norma *IEEE-519-1992*

A norma *IEEE-519-1992* [18], fornece recomendações práticas e procedimentos para o controle de harmônicos nos sistemas elétricos de potência, juntamente com os limites recomendados de injeção de harmônicos pelo consumidor e os níveis totais de harmônicos do sistema de potência. Procedimentos voltados para a avaliação geral dos consumidores industriais, comerciais e residenciais são também fornecidos.

Métodos para a avaliação nos níveis de harmônicos no ponto de acoplamento comum (*PCC – Point of Commum Coupling*) são ilustrados pela norma, considerando a máxima corrente demandada pela carga I_L (é recomendado que esta seja calculada como a média da corrente de máxima demandada nos últimos 12 meses), a taxa de curto circuito (*SCR – Short Circuit Ratio*) e a distorção total de demanda (*TDD – Total Demand Distortion*).

A *TDD* é definida como a distorção harmônica da corrente, em porcentagem (%) da máxima demanda da corrente de carga (demanda de 15 ou 30 minutos). Isto implica que a medição da *TDD* deva ser feita no pico de consumo.

Esta norma, também fornece procedimentos de medição para a avaliação dos harmônicos de tensão e corrente no ponto de acoplamento comum, considerando as variações no tempo e as características estatísticas dos níveis de harmônicos. Como pode ser notado, esta norma não é voltada para a limitação de harmônicos de corrente gerados por equipamentos individuais.

A Tabela 3.2 transcreve os limites de distorção harmônica individual e total no ponto de acoplamento comum do barramento de tensão, para diferentes níveis de tensão do sistema.

Os limites de distorção de tensão e corrente dependem no nível da tensão de alimentação e do nível de curto circuito no *PCC*. Como pode ser observado pela Tabela 3.3, quanto maior a taxa de curto-circuito, ou seja, quanto maior a relação entre a corrente de curto-circuito I_{sc} e a corrente fundamental máxima de carga I_L, maiores serão as distorções de corrente admissíveis, pelo fato destas distorcerem em menor intensidade as tensões no *PCC*. Observa-se ainda que quanto mais elevado o nível de tensão, mais baixos são os limites de distorções permissíveis.

Tabela 3.2
LIMITES DE DISTORÇÃO HARMÔNICA TOTAL EM % DA TENSÃO NA FREQÜÊNCIA FUNDAMENTAL

Tensão no Barramento no *PCC* (V_n)	**Distorção Harmônica Individual da Tensão (%)**	**Distorção Harmônica Total da Tensão - TDH_{Vn} (%)**
$V_n \leq 69kV$	3,0	5,0
$69kV < V_n \leq 161kV$	1,5	2,5
$V_n > 161kV$	1,0	1,5

- Distorção Harmônica Total da Tensão (TDH_{V_n}) é definida como:

$$TDH_{V_n} = \frac{\sqrt{\sum_{h=2}^{\infty} V_h^2}}{V_n} \times 100\% \tag{3.5}$$

onde:

V_h é a amplitude das componentes harmônicas individuais (volts eficaz);

h é a ordem das harmônicas;

V_n é a tensão nominal do sistema (volts eficaz).

Observa-se, na equação (3.5), que TDH_{V_n} leva em consideração a tensão nominal do sistema na freqüência fundamental e não o valor da tensão no momento da medição, como é convencionalmente usado para o cálculo da taxa de distorção harmônica.

Tabela 3.3
MÁXIMA DISTORÇÃO HARMÔNICA DE CORRENTE EM % DE I_L

Ordem individual das harmônicas (harmônicas ímpares)						
$120 \le V_n \le 69kV$						
I_{sc} / I_L	$h < 11$	$11 \le h < 17$	$17 \le h < 23$	$23 \le h < 35$	$35 \le h$	TDD
<20	4,0	2,0	1,5	0,6	0,3	5,0
20-50	7,0	3,5	2,5	1,0	0,5	8,0
50-100	10,0	4,5	4,0	1,5	0,7	12,0
100-1000	12,0	5,5	5,0	2,0	1,0	15,0
>1000	15,0	7,0	6,0	2,5	1,4	20,0
$69kV < V_n \le 161kV$						
<20*	2,0	1,0	0,75	0,3	0,15	2,5
20-50	3,5	1,75	1,25	0,5	0,25	4,0
50-100	5,0	2,25	2,0	0,75	0,35	6,0
100-1000	6,0	2,75	2,5	1,0	0,5	7,5
>1000	7,5	3,5	3,0	1,25	0,7	10,0
$V_n > 161kV$						
I_{sc} / I_L	$h < 11$	$11 \le h < 17$	$17 \le h < 23$	$23 \le h < 35$	$35 \le h$	TDD
<50	2,0	1,0	0,75	0,3	0,15	2,5
≥ 50	3,0	1,5	1,15	0,45	0,22	3,75
Harmônicas pares são limitadas em 25% dos limites das harmônicas impares acima.						
Distorções de corrente que resultam em *offset cc*, por exemplo, conversores de meia onda, não são admissíveis.						
* Todo equipamento de geração de energia é limitado a estes valores de distorção de corrente, independente da relação I_{SC} / I_L.						
Onde: I_{SC} = Máxima corrente de curto circuito no *PCC*, I_L = Máxima corrente de demanda da carga (componente na freqüência fundamental) no *PCC*.						

- Distorção total da corrente demandada (*TDD*) é definida como:

$$TDD = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_L^*} \times 100\% \tag{3.6}$$

onde:

I_h é amplitude das componentes harmônicas individuais (ampéres eficaz);

h é ordem das harmônicas;

I_L^* é a máxima corrente de demanda da carga (demanda de 15 ou 30 minutos).

3.3.2 – A norma *IEC 1000-3-2 (IEC 555-2)*

A norma *IEC* 555-2, destinada para limitar harmônicos de corrente em equipamentos com correntes abaixo de 16A por fase e tensões na faixa de 220 a 415 Volts, foi proposta em 1982 pelo *IEC* e aprovada em 1991 pelo *CENELEC*, sendo adotada como uma norma européia *EN* 60555-2 [17]. Esta norma foi revisada e em abril de 1995 foi substituída pela norma *IEC* 1000-3-2 [20], e também é adotada como uma norma européia *EN* 61000-3-2 [19]. A norma *IEC 1000-3-2* engloba diversos tipos de equipamentos, divididos em quatro classes, sendo elas:

- *Classe A*: Equipamentos trifásicos balanceados (amplitudes das correntes não diferem mais que 20% entre si), e todos os outros equipamentos que não estão incluídos nas classes B, C e D;
- *Classe B*: Ferramentas portáteis;
- *Classe C*: Equipamentos de iluminação com potência ativa de entrada maior que 25W;
- *Classe D*: Equipamentos com potência ativa fundamental de entrada maiores que 75W e menores que 600W e que possuam forma de onda especial como a definida na Fig. 3.9 [20, 69].

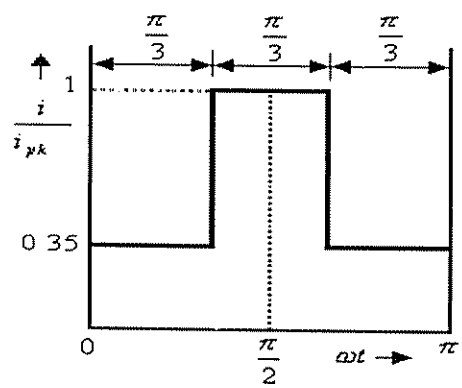


Fig. 3.9 – Meio ciclo da forma de onda especial de corrente para equipamentos da Classe D.

A Tabela 3.4 mostra os limites máximos dos harmônicos de corrente pares e ímpares até a ordem 40, para as classes de equipamentos da norma *IEC* 1000-3-2, apresentadas anteriormente.

Tabela 3.4
LIMITE DOS HARMÔNICOS DE CORRENTE DA NORMA *IEC* 1000-3-2

Classes	*A*	*B*	*C*	*D*
Ordem do Harmônicos, n ímpares	**Ampéres [A]**	**Ampéres [A]**	**% da corrente de entrada fundamental**	**mA/W**
3	2,30	3,45	30xFator de Potência	3,4
5	1,14	1,71	10	1,9
7	0,77	1,155	7	1,0
9	0,40	0,60	5	0,5
11	0,33	0,495	3	0,35
13	0,21	0,315	3	0,296
39 ≥ n ≥ 15	2,25/n	3,375/n	3	3,85/n
Ordem do Harmônicos, n pares	**Ampéres [A]**	**Ampéres [A]**	**% da corrente de entrada fundamental**	**mA/W**
2	1,08	1,62	2	-
4	0,43	0,645	-	-
6	0,30	0,45	-	-
40 ≥ n ≥ 8	1,84/n	2,76/n	-	-

Estão em fase de discussão e elaboração a norma *IEC* 1000-3-4, cujo intuito é atender consumidores maiores e proteger o sistema de alimentação contra correntes harmônicas de equipamentos com correntes superiores a 16A por fase.

3.4 – Elementos de filtragem de correntes harmônicas

Uma solução há tempos utilizada, devido ao seu baixo custo e alta eficiência, é o emprego de filtros passivos paralelos (*FPP*) para eliminar os harmônicos gerados pelas cargas não lineares.

Os filtros passivos são formados por elementos armazenadores de energia, indutores e capacitores, com o intuito de realizar a filtragem sintonizada na ordem dos harmônicos de corrente que se deseja eliminar (geralmente 5° e 7° harmônicos). Filtragens de harmônicos de ordens mais elevadas são realizadas por intermédio de filtros passa alta (*HPF*), como pode ser visto na Fig. 3.10. Os filtros passivos devem representar uma impedância muito pequena para as correntes harmônicas, fazendo com que as mesmas circulem pelo caminho de menor impedância oferecido pelo filtro e, consequentemente, não fluam para a rede. Sua função também está voltada para a compensação de reativos da carga na freqüência fundamental (correção do fator de deslocamento).

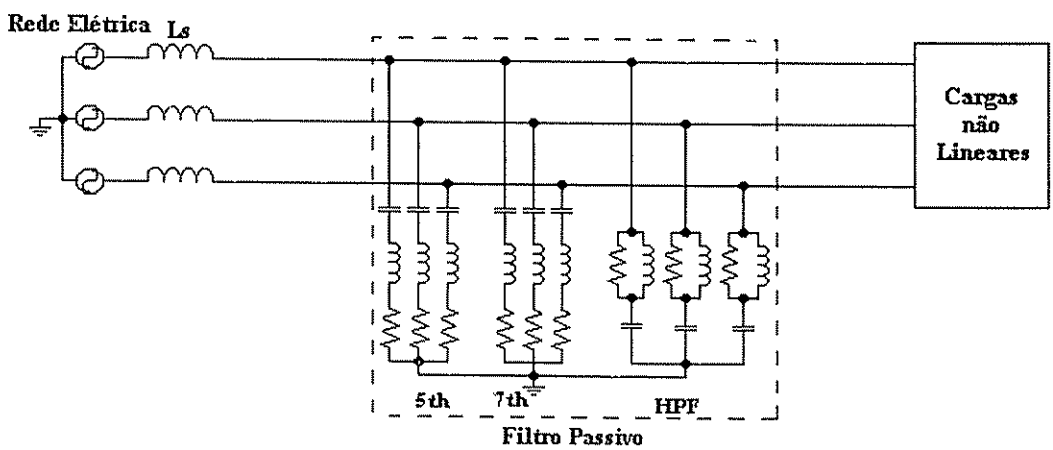


Fig. 3.10 - Filtro passivo paralelo (*FPP*)

Os *FPP* possuem algumas desvantagens [45], podendo-se citar:

- a impedância do sistema de alimentação influencia fortemente as características de compensação do filtro passivo;
- o filtro passivo pode causar ressonância paralela com a fonte de alimentação *ca*, ocasionando amplificações das correntes harmônicas na rede em freqüências específicas;
- o filtro passivo pode causar ressonância série com a fonte de alimentação *ca*, ocasionando significativas tensões harmônicas no lado da fonte.

Algumas soluções têm sido propostas para contornar os problemas relacionados com a utilização do *FPP*, seja pela sua substituição por filtros ativos paralelos [21-44], seja pela utilização de topologias híbridas [45-58]. As topologias híbridas, formadas geralmente por um filtro ativo e outro passivo, têm se mostrado bastante eficientes em aplicações de média e alta potências.

Topologias que fazem uso da integração tanto do filtro ativo série quanto do paralelo são empregadas nos condicionadores de qualidade de potência unificados (*UPQC- Unified Power Quality Conditioner*) [59, 61], no controle do fluxo de potência unificado (*UPFC - Unified Power Flow Control*) [60] e em sistemas de energia ininterruptas [9-11, 72-76].

3.4.1 – Filtro ativo de potência paralelo (*FAP*)

O filtro ativo de potência paralelo (*FAP*) é colocado em paralelo com a carga e é responsável pela compensação de reativos e/ou eliminação de harmônicos da corrente de carga. A Fig. 3.11 apresenta um circuito monofásico simplificado para ilustrar o princípio de compensação do *FAP*, considerando apenas os harmônicos de corrente gerados por cargas não lineares (i_h) e desconsiderando aqueles que surgem devido às tensões harmônicas da rede elétrica.

Portanto, o *FAP* comporta-se como uma fonte de corrente não senoidal, fornecendo para o sistema as correntes harmônicas de mesma amplitude, porém de fases opostas àquelas geradas pelas cargas não lineares. Desse modo, a fonte de alimentação passa a ser responsável em fornecer apenas a parcela fundamental da corrente de carga ($i_s = i_f$), ou seja, a corrente de linha torna-se senoidal e livre de harmônicos. O fator de deslocamento $cos\phi$ pode ser corrigido se a parcela fundamental reativa da carga for considerada no algoritmo de geração de referências do *FAP*, obtida através dos métodos de compensação que são tratados no capítulo 4.

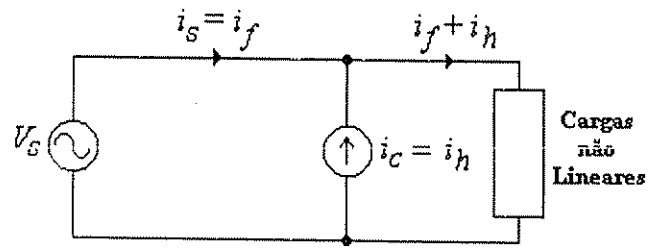


Fig. 3.11 – Princípio de compensação da corrente de uma carga não linear.

3.4.1.1 – Circuito do filtro ativo de potência paralelo (*FAP*)

A Fig. 3.12 apresenta um diagrama em blocos da configuração do filtro ativo paralelo. O sistema é basicamente composto por um inversor, um modulador (histerese ou *PWM*), o controlador

do filtro ativo, responsável pelo controle e geração das referências de corrente de compensação, além de elementos passivos de filtragem.

O inversor pode ser modulado por histerese ou por modulação em largura de pulso *PWM*. Geralmente o modulador *PWM* é adotado em função da freqüência de operação ser fixa, o que facilita a filtragem das componentes de alta freqüência introduzidas pelo chaveamento. A freqüência de operação do inversor *PWM* é usualmente fixada 10 (dez) vezes maior que a mais alta freqüência da corrente harmônica que se deseja compensar. Detalhes de cada bloco correspondente ao *FAP* são tratados nos capítulos posteriores.

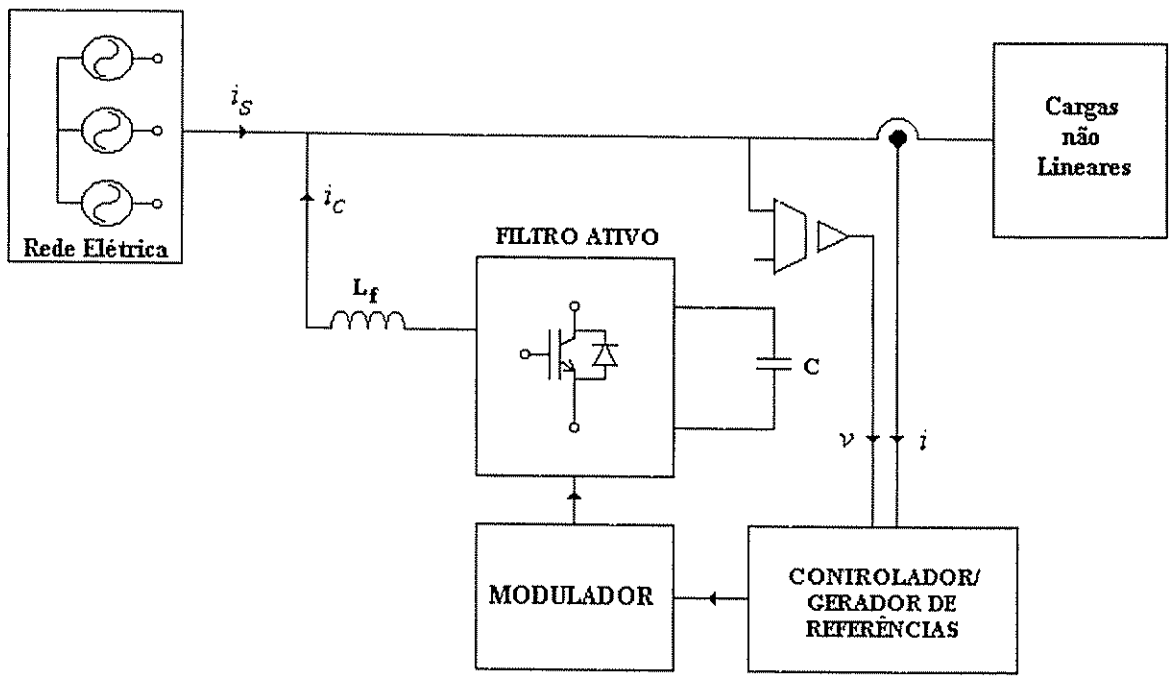


Fig. 3.12 – Diagrama de um filtro ativo de potência paralelo (*FAP*).

Pode-se citar dois tipos de topologias de inversores que vêm sendo empregados como filtros ativos de potência. Uma delas é a chamada topologia inversora de fonte de tensão (*VSI – Voltage-Source Inverter*) [21-44], que ao operar como filtro ativo possui apenas um capacitor no barramento *cc* (Fig. 3.13-a). A outra, é a chamada topologia inversora de fonte de corrente (*CSI – Current-Source Inverter*) [77, 78], a qual possui apenas um indutor no barramento *cc* (Fig. 3.13-b). Ambas necessitam de filtros *LC* para minimizar os efeitos de chaveamento dos conversores.

O *FAP*, independente da topologia adotada *VSI* ou *CSI*, deve comportar-se como uma fonte de corrente, suprindo instantaneamente para a carga as correntes harmônicas de compensação. O filtro ativo *VSI* deve ser conectado aos terminais da carga através dos indutores de filtragem *Lf*, caracterizando-o como uma fonte de corrente. Estes devem ser dimensionados adequadamente de modo a não impedirem que as correntes de compensação, impostas pelo conversor, sigam adequadamente as variações com alto di/dt das referências de correntes de compensação. O efeito

boost, provocado por estes indutores e pelas chaves de potência do inversor, força a tensão do capacitor do barramento *cc* ser sempre superior à tensão de pico da rede.

Neste trabalho, é utilizada como filtro ativo a topologia *VSI* por possuir menores perdas que o conversor chaveado em corrente *CSI* [55, 77-78], apesar deste ser considerado melhor quanto ao aspecto de proteção e confiabilidade [77-78].

Apesar de não ser o escopo deste trabalho, técnicas de comutação suave podem ser empregadas para elevar a eficiência da estrutura inversora do filtro ativo [45].

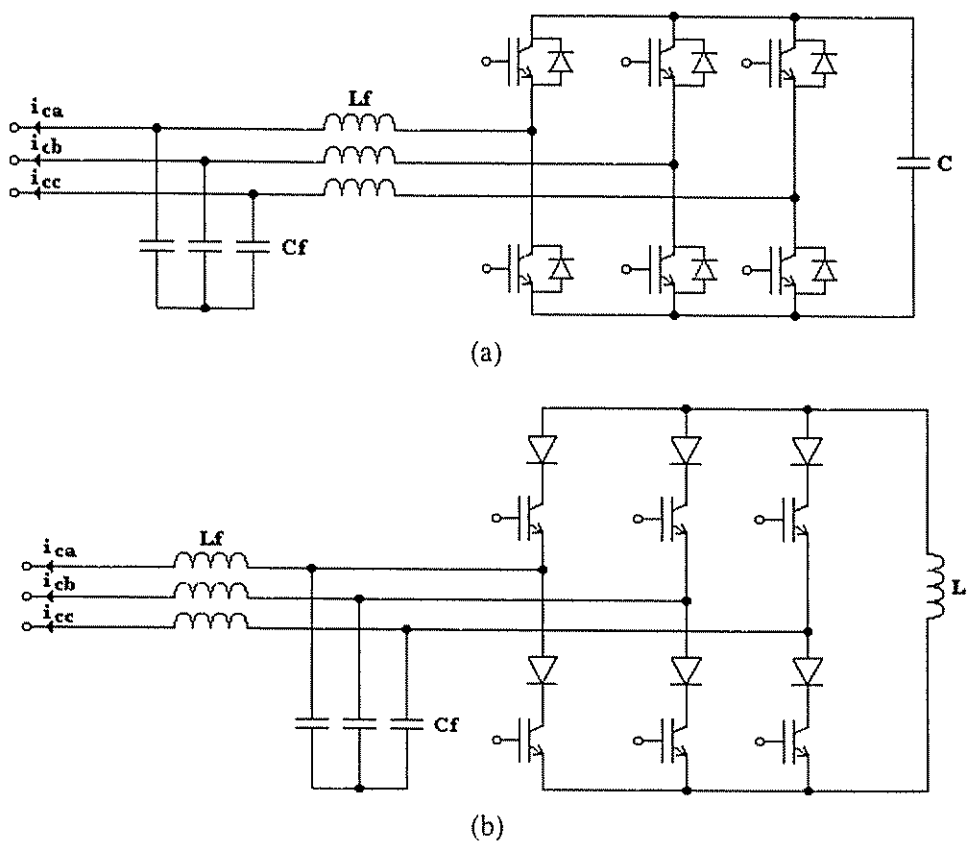


Fig. 3.13 – Conversor paralelo de *FAP*: (a) *FAP* com conversor *VSI*; (b) *FAP* com conversor *CSI*.

3.4.1.2 – Topologias de inversores *VSI* para implementação do *FAP* em sistemas trifásicos a quatro fios

Na configuração do sistema elétrico de potência trifásico a quatro fios quando alimentando cargas monofásicas lineares desequilibradas, tem como resultado a circulação da corrente de neutro. Quando cargas monofásicas não lineares são alimentadas, como por exemplo retificadores e fontes de alimentação, existe a circulação da corrente de neutro mesmo se as correntes de carga sejam perfeitamente balanceadas. Ou seja, pelo fato da corrente de neutro ser a soma algébrica das correntes trifásicas não senoidais, a somatória resultante pode não ser necessariamente igual a zero.

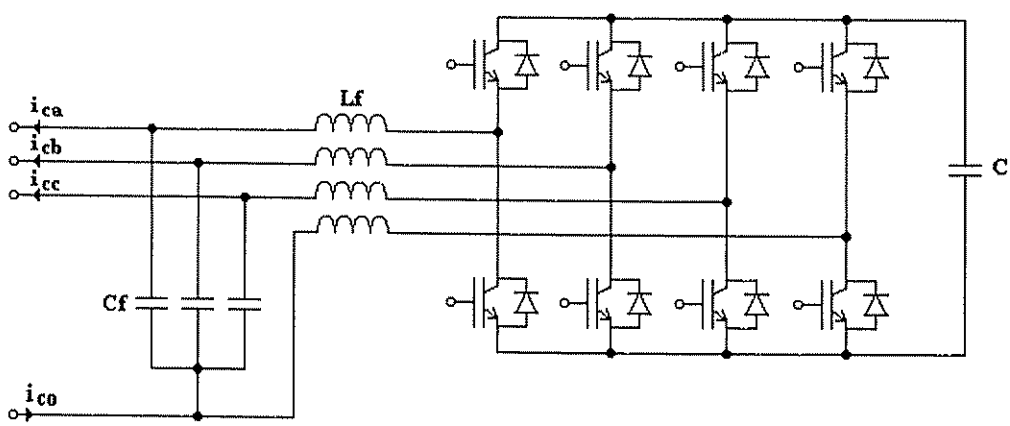
Observa-se ainda que em circuitos trifásicos, as correntes harmônicas de neutro, múltiplas de três (3°, 9°, 15°, etc.), se somam ao invés de se cancelarem [81].

Para compensar a corrente de neutro do sistema trifásico a quatro fios, algumas alternativas usando filtros ativos têm sido propostas [28-30, 44, 79-80].

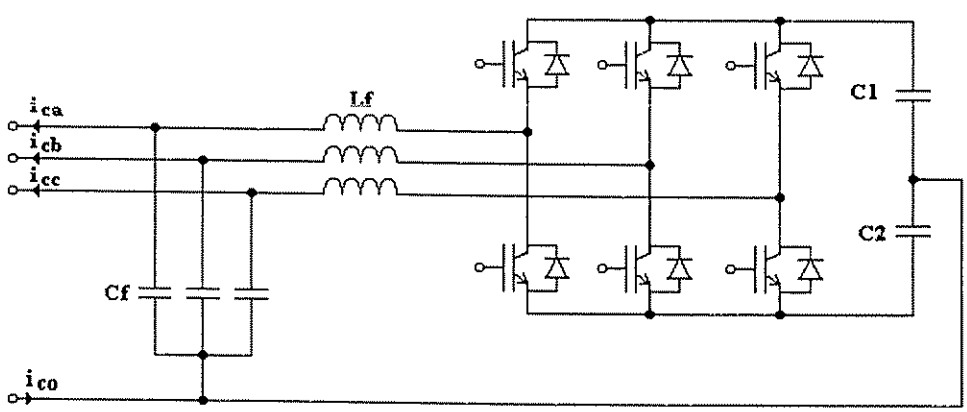
Duas topologias de inversores *VSI* têm sido empregadas na compensação da corrente de neutro em filtros ativos, sendo elas a topologia com quatro braços no inversor, chamada *Four-legs*, mostrada na Fig. 3.14-a [79-80] e a topologia *Split-capacitor*, mostrada na Fig. 3.14-b [28-30, 44]. Ambas as topologias oferecem um caminho alternativo para a circulação da corrente de neutro.

O aumento do custo do inversor, em função da utilização adicional de duas chaves de potência, muitas vezes pode levar o projetista a adotar a topologia *Split-capacitor* em substituição à *Four-legs*.

A topologia *Split-capacitor*, caracteriza-se por ser mais econômica por não utilizar um braço adicional de chaves no inversor e sim um barramento *cc* com dois capacitores em série, que possibilita o acesso do fio neutro no ponto central. Neste trabalho é usada a topologia *Split-capacitor* por ser mais atrativa em termos de custos.



(a)



(b)

Fig. 3.14 - Topologias de inversores: (a) *Four-legs*, (b) *Split-capacitor*.

Para ilustrar a utilização da topologia de inversor *Split-capacitor* na compensação da corrente de neutro, foram realizadas algumas simulações considerando um sistema trifásico a quatro fios com tensões equilibradas, alimentando três retificadores monofásicos como mostrados na Fig. 3.15. As cargas monofásicas são não lineares e desequilibradas, o que assegura a existência da circulação de corrente de neutro.

Embora os métodos de compensação de corrente não tenham sido ainda discutidos, foram realizadas algumas simulações utilizando o método da teoria de potência reativa instantânea estendida (método *p-q-e*) [39] que é apresentado no capítulo seguinte. A modulação por histerese foi utilizada nas simulações.

A Fig. 3.16 apresenta as correntes das fases *a*, *b* e *c* (i_a, i_b e i_c), bem como a corrente de neutro i_{so}, sem qualquer tipo de compensação. Os espectros harmônicos das correntes das três fases estão mostrados na Fig. 3.17. A Fig. 3.18 mostra as correntes de compensação i_{ca}, i_{cb}, i_{cc} e i_{co}. As correntes compensadas i_{sa}, i_{sb}, i_{sc} e i_{so} são mostradas na Fig. 3.19. Observa-se claramente que as correntes de fase tornaram-se equilibradas e quase senoidais, já que a corrente de neutro e os harmônicos da carga foram quase totalmente compensados. Os espectros harmônicos das correntes compensadas estão mostrados na Fig. 3.20.

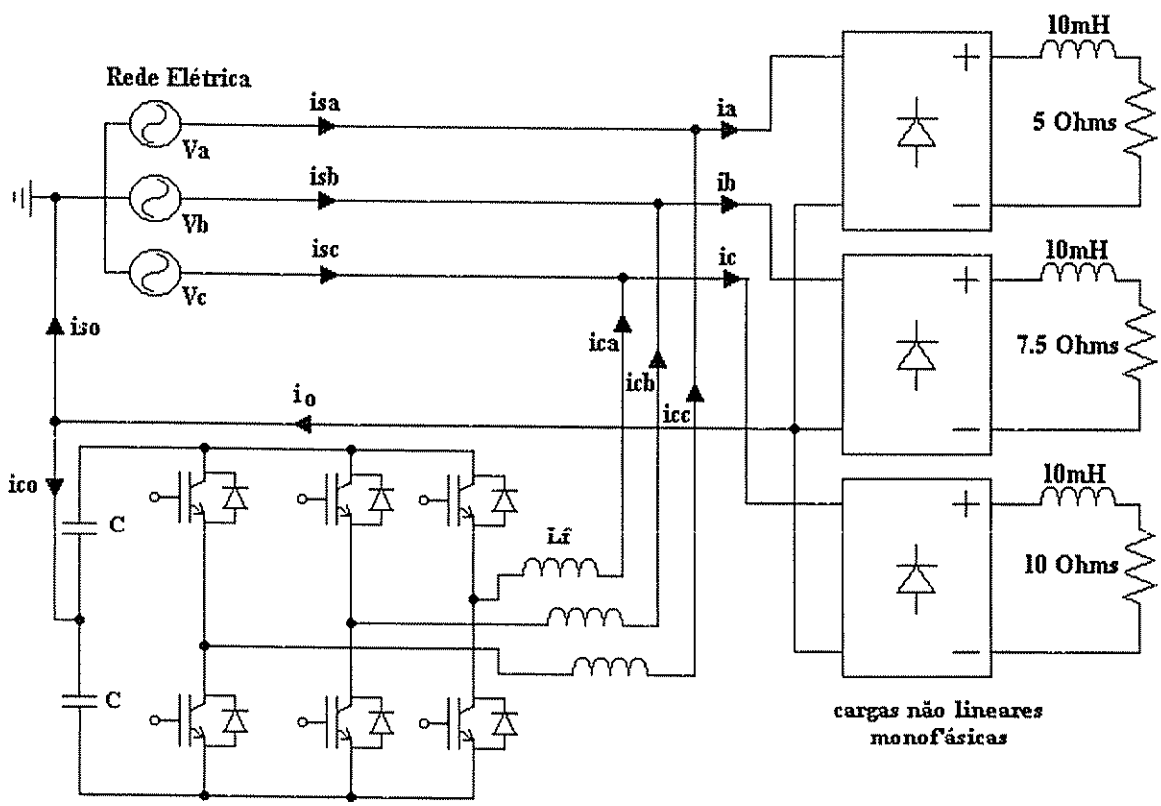


Fig. 3.15 – *FAP* utilizando a topologia de inversor *Split-capacitor*, alimentando cargas monofásicas não lineares e desequilibradas.

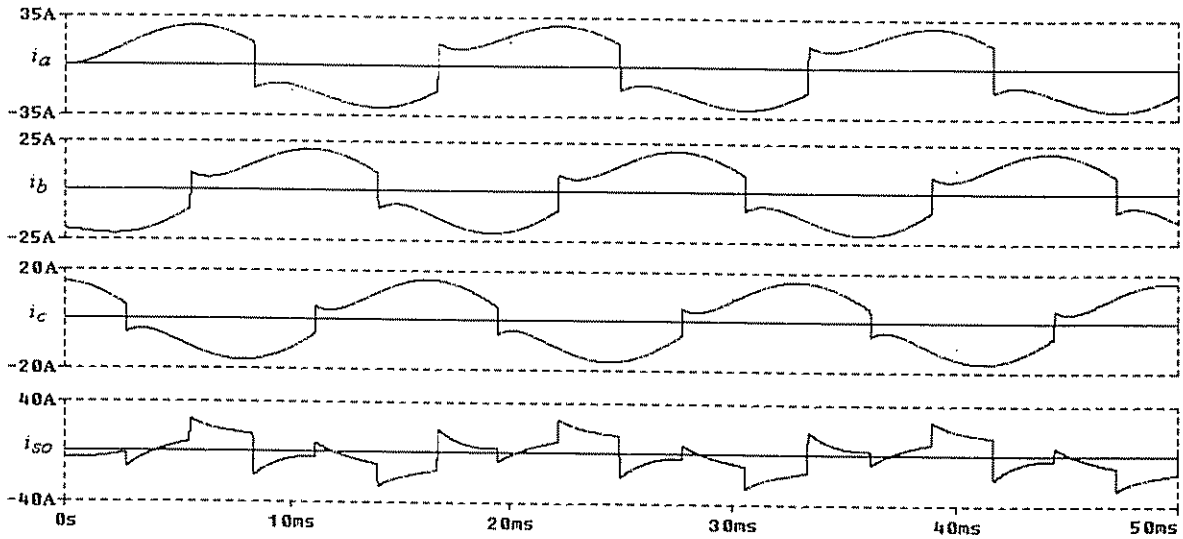


Fig. 3.16 – Correntes não compensadas das fases a, b e c (i_a, i_b e i_c) e corrente de neutro (i_{so}).

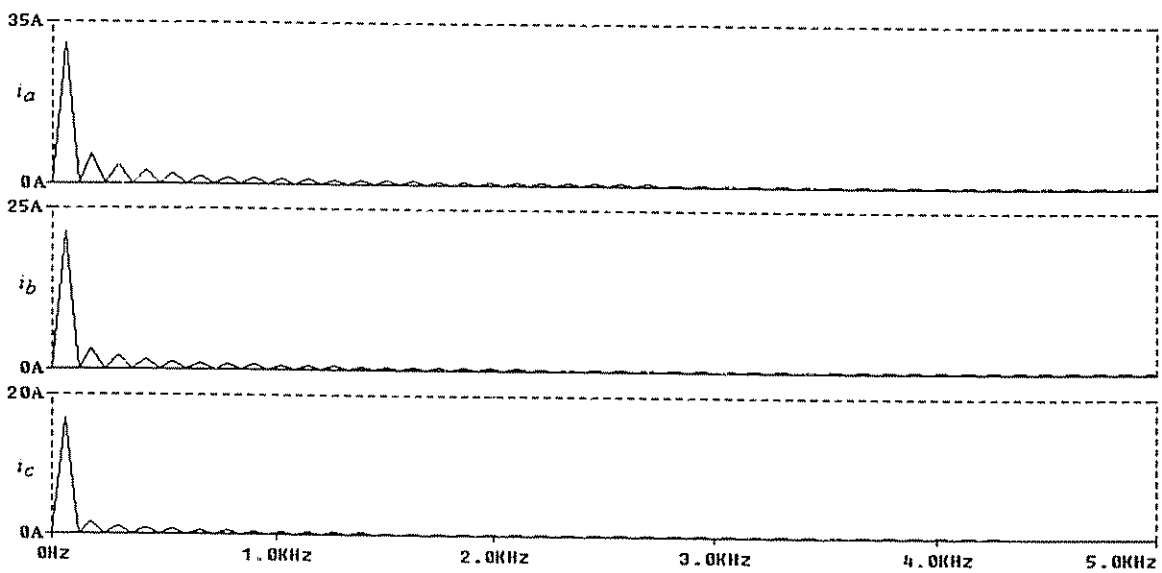


Fig. 3.17 – Espectro harmônico das correntes não compensadas das fases a, b e c (i_a, i_b e i_c).

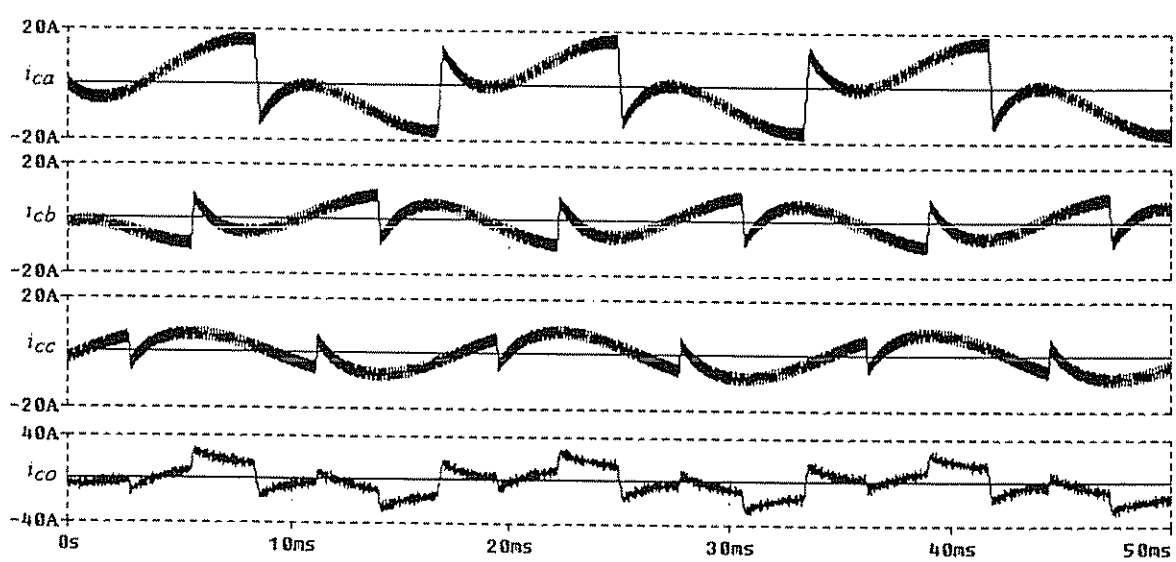


Fig. 3.18 – Correntes de compensação das fases a, b e c (i_{ca}, i_{cb} e i_{cc}) e de neutro (i_{co}).

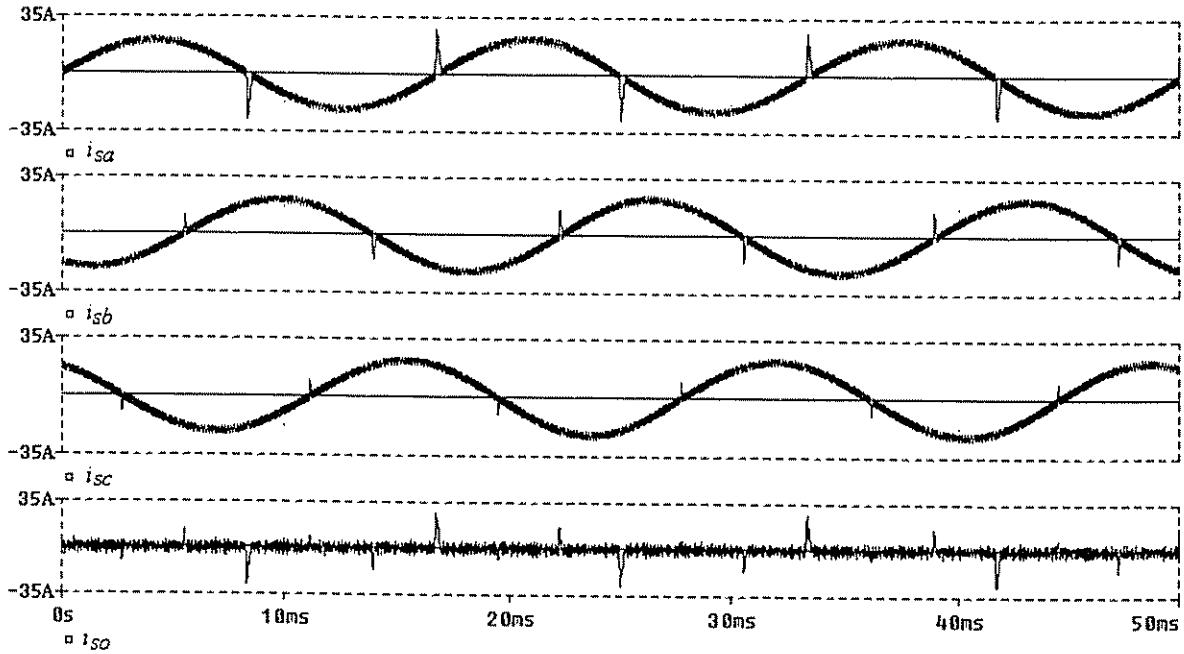


Fig. 3.19 – Correntes compensadas das fases *a*, *b* e *c* (i_{sa}, i_{sb} e i_{sc}) e corrente de neutro (i_{so}), pelo método *p-q-e*.

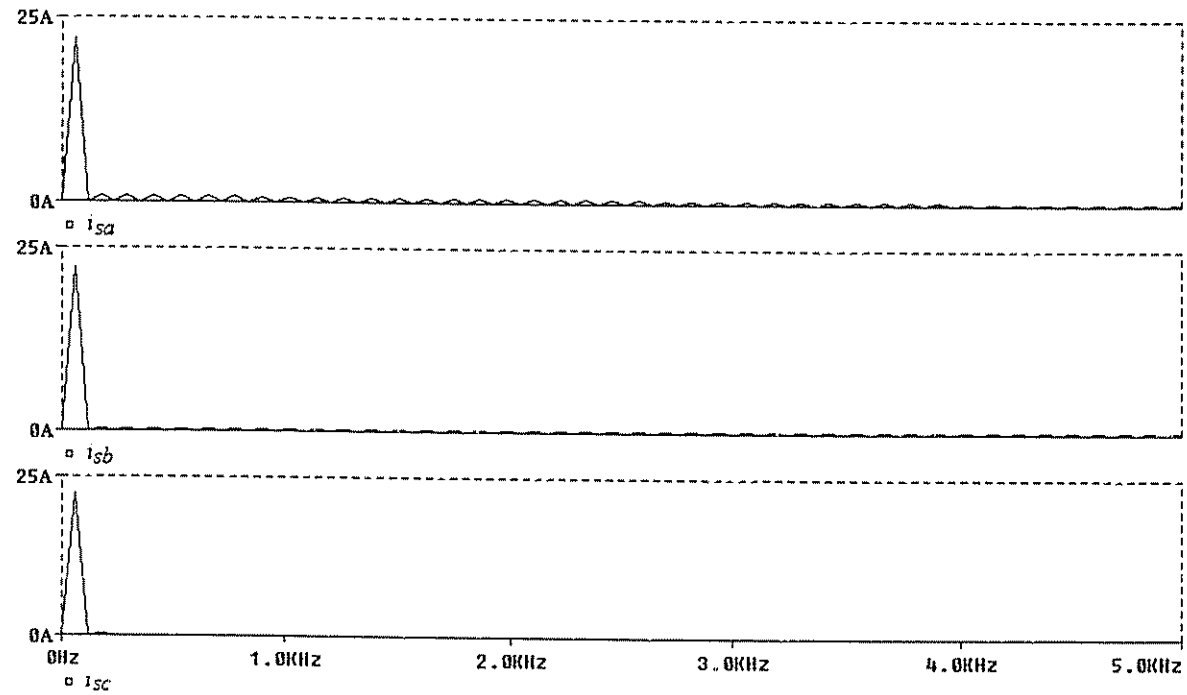


Fig. 3.20 – Espectro harmônico das correntes compensadas das fases *a*, *b* e c (i_{sa}, i_{sb} e i_{sc}) pelo método *p-q-e*.

3.4.2 – Filtro ativo de potência série (*FAS*)

O filtro ativo série (*FAS*) é colocado em série entre a carga e a rede elétrica, e sua função principal está voltada para a eliminação do conteúdo harmônico existente em patamares não aceitáveis nas tensões da rede de alimentação. O equilíbrio entre as fases, bem como a regulação das mesmas, podem também ser conseguidos através da utilização do *FAS*.

A Fig. 3.21 apresenta um esquema simplificado do *FAS*. Neste circuito é suposto que a tensão de alimentação V_s possui uma parcela harmônica V_h, somada à parcela de tensão fundamental V_f. O princípio de funcionamento do *FAS* consiste em somar à tensão de alimentação uma componente de compensação V_c, com amplitudes iguais e opostas em fase da tensão harmônica V_h ($V_c = -V_h$). Desse modo, a tensão sobre a carga V_L será composta apenas pela componente fundamental da tensão de alimentação V_s, tornando-se senoidal e livre de harmônicos.

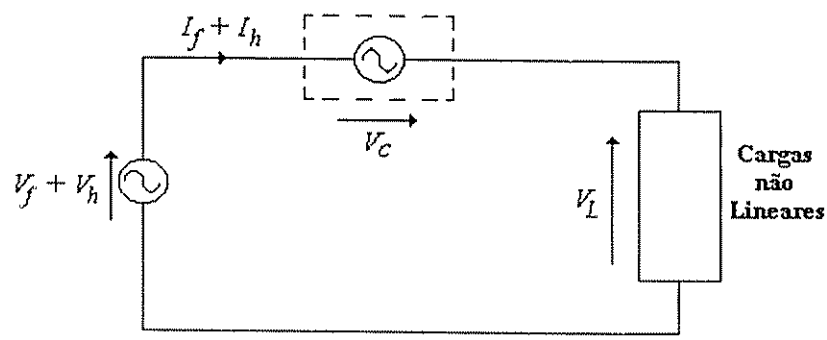


Fig. 3.21 – Princípio de compensação de tensão de um *FAS*.

3.4.2.1 – Circuito do filtro ativo de potência série (*FAS*)

A Fig. 3.22 apresenta o diagrama de blocos de uma configuração do *FAS*. Como no *FAP*, o sistema é composto por um inversor, um modulador, um controlador do filtro ativo, responsável pelo controle e geração das referências de tensão de compensação, além de um transformador série e elementos passivos de filtragem.

Dual ao filtro ativo paralelo, o filtro ativo série comporta-se como uma fonte de tensão não senoidal. As tensões de compensação são calculadas instantaneamente através de métodos de compensação adequados, que são estudados detalhadamente no próximo capítulo.

Da mesma forma que no *FAP*, o barramento *cc* do *FAS* é composto por um capacitor cuja tensão sobre o mesmo deve ser regulada. As perdas no conversor série também devem ser consideradas no algoritmo de geração das referências de tensão.

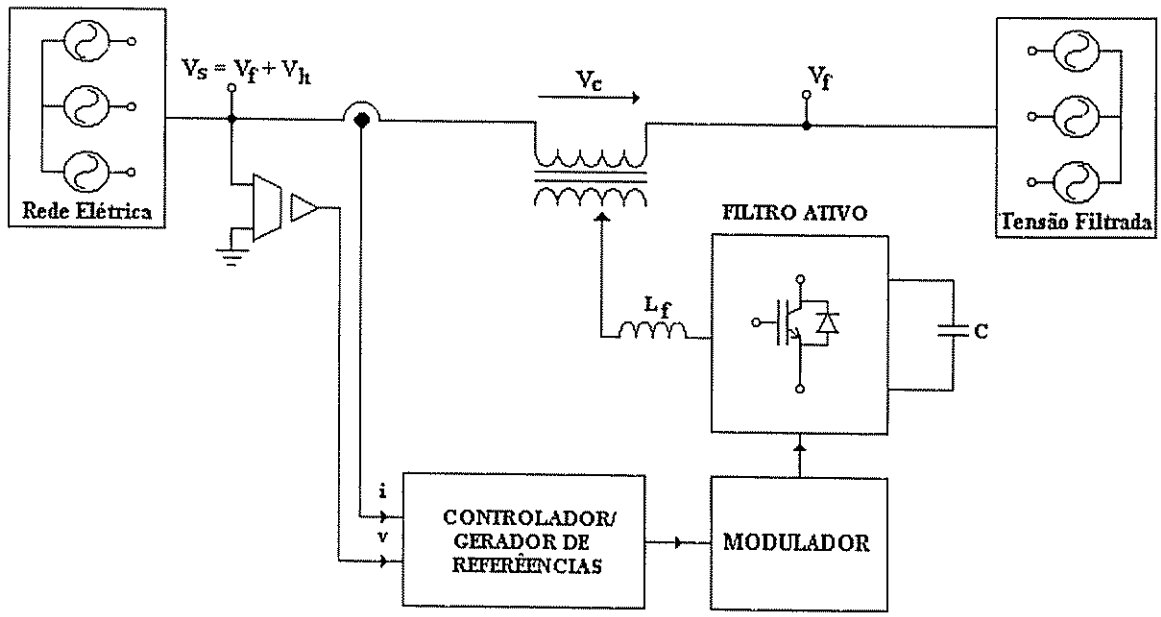
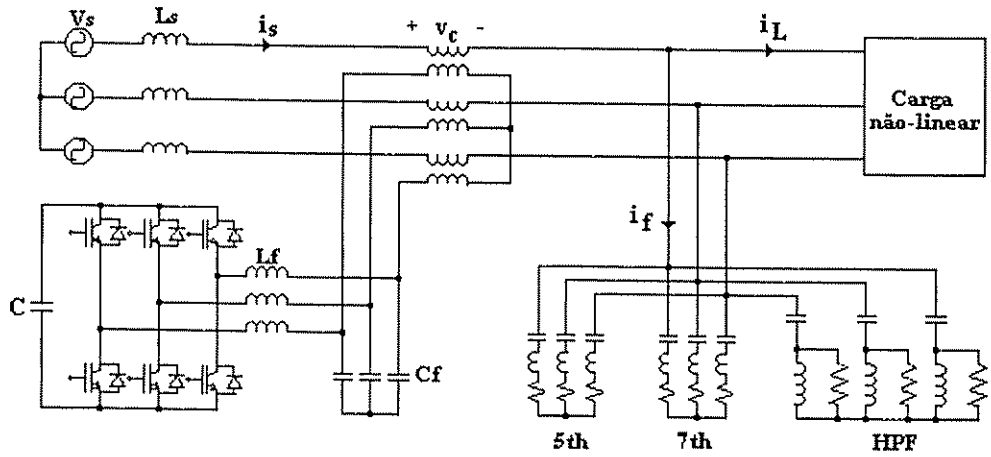


Fig. 3.22 – Diagrama do filtro ativo de potência série (*FAS*).

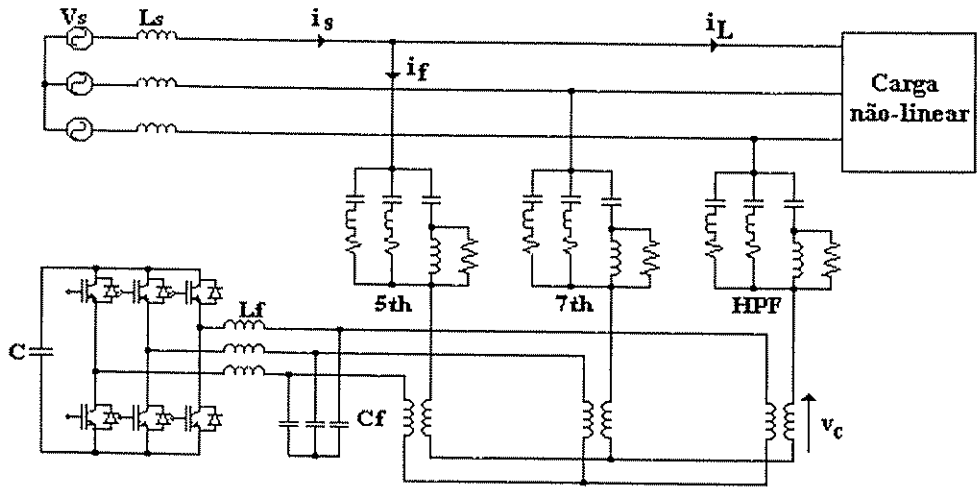
Em muitas aplicações [45-58], o *FAS* é utilizado como isolador harmônico, atuando de maneira híbrida juntamente com os filtros passivos paralelos (*FPP*). Portanto, alia-se a robustez dos *FPP* com o bom desempenho do *FAS*, resultando em uma melhor dinâmica, eficiência e confiabilidade do sistema. Em outras aplicações, o *FAS* pode atuar compensando os harmônicos e os desequilíbrios da tensão de alimentação [44], ou ainda, pode atuar especificamente no balanceamento e regulação da tensão de carga [62].

Duas topologias híbridas, empregando o *FAS* e *FPP*, são apresentadas nas Figs. 3.23 (a) e (b). Na Fig. 3.23 (a) [45-51, 53-58], o *FPP* funciona como um curto-circuito para freqüências harmônicas superiores à freqüência fundamental, ou ainda, como um circuito aberto para correntes harmônicas de baixa ordem. O *FAS* tem a função de atuar como uma impedância nula para a freqüência fundamental e uma resistência infinita pura para as correntes harmônicas da carga, de forma que as mesmas sejam obrigadas a percorrer caminhos de impedâncias mais baixas oferecidos pelo *FPP*. O *FAS* também minimiza problemas de ressonância entre a fonte de alimentação e o filtro passivo [53]. Desse modo, esta topologia de filtro atua como um isolador harmônico entre a fonte e a carga. A faixa de potência para o qual o *FAS* é dimensionado é de aproximadamente 1,5 à 2% da potência nominal em *VA* da carga [45, 52].

Na Fig. 3.23 (b), o filtro ativo é colocado em série com o filtro passivo paralelo. Uma vantagem desta topologia é a facilidade de proteção e manutenção em função de uma possível falha no filtro ativo, não comprometendo o fornecimento de energia para a carga [52].



(a)



(b)

Fig. 3.23 - Filtros híbridos de potência: (a) - Filtro híbrido de potência série; (b) - Filtro híbrido de potência paralelo.

3.4.2.2 – Análise do filtro ativo série funcionando como isolador harmônico

A Fig. 3.24 representa o circuito equivalente monofásico do sistema representado na Fig. 3.23 (a), onde V_s e I_s são, respectivamente, a tensão e corrente de alimentação do sistema, Z_s a impedância da fonte, Z_f a impedância do filtro passivo, I_f a corrente que circula pelo filtro passivo, I_L a corrente de carga, composta pelas componentes fundamental e harmônica, e V_c a tensão imposta pelo filtro ativo série. Tanto a tensão como a corrente de alimentação são formadas pela soma de parcelas fundamental e harmônica, ou seja $V_s = V_{sf} + V_{sh}$ e $I_s = I_{sf} + I_{sh}$.

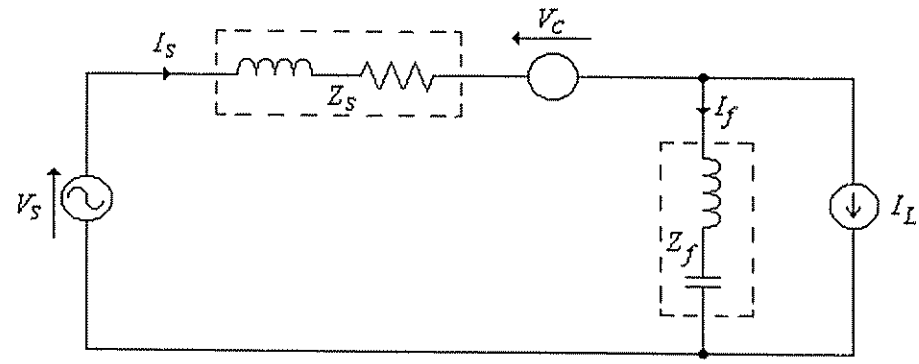


Fig. 3.24 – Circuito equivalente monofásico do filtro híbrido ativo série.

É assumido que o filtro ativo série tem uma banda passante grande, de maneira que o mesmo possa ser considerado uma fonte de tensão não senoidal ideal, ou seja, atribuindo à G a função de transferência equivalente do circuito de detecção harmônica e desconsiderando qualquer tempo de atraso do circuito de controle, assume-se que o módulo de G seja igual a zero para a freqüência fundamental e igual a um para as freqüências harmônicas [38].

Definindo a tensão de compensação do filtro ativo série V_c pela equação (3.7) tem-se:

$$V_c = GKI_s \tag{3.7}$$

Onde K é uma constante com dimensões de resistência pura (Ohm) para as correntes harmônicas.

Sendo assim, a tensão V_c é nula para a freqüência fundamental e diferente de zero para as freqüências harmônicas, como mostrado na equação (3.8):

$$V_c = V_{ch} = KI_{sh} \tag{3.8}$$

Onde I_{sh} é a corrente harmônica que circula pela rede.

Desse modo, o circuito equivalente monofásico mostrado pela Fig. 3.24 pode ser substituído pelo circuito da Fig. 3.25, onde considera-se apenas as parcelas harmônicas envolvidas nas grandezas de corrente e tensão. Já a fonte de tensão de compensação a qual representa o *FAS* pode ser substituída por uma constante K.

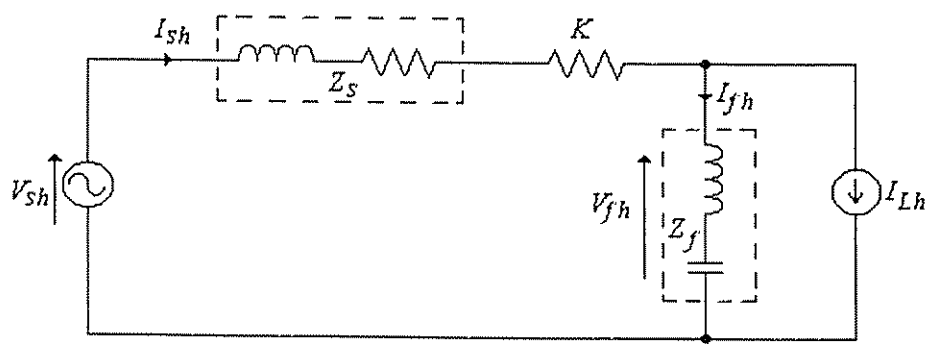


Fig. 3.25 – Circuito equivalente monofásico considerando apenas as componentes harmônicas.

Pela Fig. 3.25 tem-se as seguintes relações:

$$V_{sh} = I_{sh}(Z_s + K) + I_{fh}Z_f \tag{3.9}$$

$$I_{fh} = I_{sh} - I_{Lh} \tag{3.10}$$

$$V_{fh} = Z_f I_{fh} \tag{3.11}$$

$$V_{fh} = Z_f I_{sh} - Z_f I_{Lh} \tag{3.12}$$

Pelas expressões (3.9) e (3.10) tem-se:

$$I_{sh} = \frac{Z_f}{Z_s + Z_f + K} I_{Lh} + \frac{V_{sh}}{Z_s + Z_f + K} \tag{3.13}$$

Pelas expressões (3.8) e (3.9) tem-se:

$$V_{ch} = \frac{K}{Z_s + Z_f + K} Z_f I_{Lh} + \frac{K}{Z_s + Z_f + K} V_{sh} \tag{3.14}$$

Considerando-se que:

$$K \gg |Z_f| \quad e \quad K \gg |Z_s + Z_f| \tag{3.15}$$

obtêm-se, respectivamente, por (3.13) e (3.14) que:

$$I_{sh} \cong 0 \tag{3.16}$$

e

$$V_{ch} = Z_f I_{Lh} + V_{sh} \tag{3.17}$$

Ou seja, pela equação (3.16) a corrente da fonte de alimentação I_s passa a ser puramente senoidal e composta apenas pela parcela de corrente fundamental I_{sf}, já que $I_{sh} \cong 0$. Desse modo, para fazer a corrente da rede tornar-se senoidal basta garantir as relações da equação (3.15). Outra característica importante deste filtro é que ao dimensionar adequadamente o valor de K, impede-se qualquer influência da impedância da fonte Z_s sobre a impedância do filtro passivo Z_f, impedindo qualquer tipo de ressonância entre o filtro e a rede [45].

Na prática, a impedância apresentada pelo filtro ativo série depende da banda passante do inversor e dos algoritmos de filtragem empregados para a extração das correntes harmônicas de carga.

3.5 – Conclusões

Neste capítulo foram apresentadas algumas fontes geradoras de correntes harmônicas bem como as suas influências negativas nos sistemas de alimentação de energia elétrica. Foram citadas algumas normas e recomendações cujos objetivos principais se concentram na proteção dos sistemas de alimentação com respeito à geração de harmônicos por cargas não lineares.

As características e princípios básicos dos filtros passivos paralelos, filtros ativos de potência série, paralelo e híbrido foram apresentados. Os problemas relacionados com os filtros passivos paralelos foram abordados, principalmente aqueles que tratam da ressonância série e paralela entre a impedância da rede e a do filtro. Talvez um dos problemas mais significativos existentes com a utilização apenas dos filtros passivos paralelos esteja na mudança das características ou no tipo de carga para o qual o mesmo foi projetado, provocando ineficácia na filtragem.

Uma solução atualmente mais aceitável é a aplicação de filtros híbridos os quais envolvem a utilização conjunta do *FPP* e o *FAS*. Esta topologia de filtragem comporta-se com uma eficiência bastante superior se comparada com o *FPP* empregado isoladamente. Neste caso, o *FAS* comporta-se como um isolador harmônico impedindo que as correntes harmônicas fluam para a rede, pelo fato deste representar uma alta impedância para as mesmas. Equações foram apresentadas com a intenção de comprovar matematicamente o comportamento do filtro ativo série híbrido.

O filtro ativo série pode ser usado não somente como um isolador harmônico mas também como um supressor dos harmônicos de tensão oriundos do sistema elétrico de potência. Regulação e compensação das componentes de seqüência negativa e zero de tensão também são características que podem ser exploradas na utilização do *FAS*, como é mostrado no próximo capítulo.

O filtro ativo paralelo foi apresentado com a finalidade de compensar os harmônicos de carga. Também foram mostradas as topologias de inversores *Four-legs* e *Split-capacitor*, destinadas ao uso do *FAP* em sistemas trifásicos a quatro fios, onde existe a necessidade de compensação da corrente de neutro. Através da topologia de inversor *Split-capacitor*, simulações do *FAP* foram realizadas, utilizando o método de compensação pela teoria *p-q-e*, onde foi possível observar as características de compensação das correntes harmônicas da carga e de neutro.

Capítulo 4

Métodos de Compensação Ativa de Potência Série e Paralela

4.1 – Introdução

Em sistemas de energia elétrica, a teoria clássica de potência, desenvolvida para sistemas puramente senoidais, equilibrados e alimentando cargas lineares, há muito tempo tem sido utilizada de maneira abrangente [63]. A presença de cargas não lineares bem como as suas características dinâmicas, sugere que a compensação de reativos e harmônicos seja feita de forma instantânea, através da utilização dos filtros ativos em substituição aos passivos.

Com o objetivo de obter instantaneamente as referências de compensação harmônica de corrente e/ou tensão, a serem utilizadas nos filtros ativos série, paralelo e híbridos, vários métodos de compensação têm sido propostos [21-59].

Um método para a compensação ativa de potência, também chamado de teoria de potência reativa instantânea (método *p-q*), foi proposto por *Akagi et al.* [21, 22], onde este foi aplicado para a supressão de harmônicos da carga por meio de um filtro ativo paralelo. Desde então, outros métodos e estratégias surgiram sempre no intuito de melhorar o desempenho em relação aos métodos já existentes, ou mesmo, oferecer novas alternativas para a compensação ativa.

Neste capítulo são apresentados de maneira resumida, os conceitos tradicionais da teoria de potência, bem como são estudados quatro métodos de compensação ativa de potência, podendo-se citar: método baseado na teoria de potência reativa instantânea (método *p-q*) [21-22, 24-26, 49-53], método baseado na teoria de potência reativa instantânea estendida (método *p-q-e*) [39], método baseado no sistema de eixos de referência síncrona (*SRF – Synchronous Reference Frame Method*) [36-37, 45-48] e método das correntes instantâneas ativa e reativa (método i_d - i_q) [23, 27].

Primeiramente, os quatro métodos citados são aplicados na compensação ativa paralela da corrente de carga. Simulações são apresentadas com a finalidade de comparar o desempenho destes métodos, considerando as tensões trifásicas de alimentação equilibradas, desequilibradas, puramente senoidais e com a presença de harmônicos. Como será observado, as características das tensões usadas nas simulações são um tanto quanto exageradas no que se refere ao desequilíbrio e à presença de harmônicos. Isto porque, neste momento, a idéia principal se concentra em mostrar o princípio de compensação dos filtros ativos, bem como o desempenho de cada método em estudo.

Formas de controlar a tensão no barramento *cc* por intermédio do filtro ativo paralelo são mostradas e analisadas, juntamente com o modelo do controlador.

Também é discutida a utilização do *FAS* para a compensação ativa das tensões de alimentação, cuja finalidade é promover a eliminação de harmônicos e desequilíbrios. Simulações do *FAS* utilizando o compensador *SRF* são realizadas, para comprovar o bom desempenho deste método de compensação. Um outro algoritmo de compensação, aplicado para realizar o balanceamento das tensões de entrada através de componentes simétricas, também é mostrado.

4.2 – Conceitos tradicionais de potência ativa e reativa

Como forma de obter um entendimento mais amplo frente aos conceitos mais recentes de potência, como por exemplo, a teoria generalizada da potência reativa instantânea proposta por *Akagi et al.* [21, 22], torna-se necessária uma breve discussão dos conceitos tradicionais de potência apresentados por *Elgerd* [63], onde as potências ativa, reativa e aparente são definidas considerando o sistema elétrico trifásico com tensões senoidais puras, equilibradas e alimentando cargas lineares.

Seja um circuito monofásico cuja tensão de alimentação e corrente são representadas por $v_{sa}(t)$ e $i_{sa}(t)$, respectivamente. Sendo assim, a potência instantânea é escrita por:

$$p_a(t) = v_{sa}(t).i_{sa}(t) = V_m \cos(\omega t).I_m \cos(\omega t \pm \varphi) \tag{4.1}$$

onde

$v_{sa}(t) = V_m \cos(\omega t)$ e $i_{sa}(t) = I_m \cos(\omega t \pm \varphi)$.

Assim (4.1) pode ser escrita por:

$$p_a(t) = \frac{V_m I_m}{2}\cos\varphi[1 + \cos(2\omega t)] \mp \frac{V_m I_m}{2}\operatorname{sen}\varphi \operatorname{sen}(2\omega t) \tag{4.2}$$

O primeiro termo da expressão (4.2) corresponde a uma parcela média $[(V_m I_m)/2]\cos\varphi$, somada a uma parcela que oscila com o dobro da freqüência fundamental. Este valor médio corresponde à parcela de potência ativa do circuito e que efetivamente realiza trabalho, sendo

definida por P e cuja unidade é o *Watt*. O segundo termo de (4.2), corresponde a uma parcela alternada cujo valor médio é nulo. Esta tem como amplitude $[(V_m I_m)/2]\text{sen}\varphi$, sendo definida por Q e cuja unidade é o *Volt-ampére* reativo (*Var*), representando a potência reativa do sistema que efetivamente não realiza trabalho.

Este conceito pode ser extrapolado para um sistema trifásico com características ideais, ou seja, tensão de entrada senoidal, equilibrada e sem harmônicos, alimentando carga lineares. Portanto, definindo a potência instantânea do sistema como sendo a somatória do produto da tensão e corrente em cada fase, dada pela expressão (4.3), pode-se dizer que a potência ativa do sistema trifásico $P_{3\phi}$ pode ser representada como a soma da potência ativa de cada fase tomada individualmente como apresentado na expressão (4.4). Da mesma forma a potência reativa do sistema $Q_{3\phi}$ é dada por (4.5).

$$p_{3\phi}(t) = v_{sa}(t).i_{sa}(t) + v_{sb}(t).i_{sb}(t) + v_{sc}(t).i_{sc}(t) = p_a(t) + p_b(t) + p_c(t) \tag{4.3}$$

$$P_{3\phi} = 3P = 3.\frac{V_m I_m}{2}\cos\varphi \tag{4.4}$$

$$Q_{3\phi} = 3Q = 3.\frac{V_m I_m}{2}\text{sen}\,\varphi \tag{4.5}$$

Onde as parcelas oscilantes de $p_{3\phi}(t)$ (4.3), dependente de Q, estão defasadas de 120° entre si, e consequentemente sua soma é zero. Dessa forma a potência reativa $Q_{3\phi}$ só existe por definição já que sua soma no tempo é nula [64].

Observa-se que em nenhum momento a não linearidade da carga foi considerada tanto no sistema monofásico quanto no trifásico, bem como não considerou-se a existência de harmônicos e os desequilíbrios na tensão trifásica de alimentação, comumente encontrados na prática.

Desse modo, ressalta-se um problema relacionado com a teoria clássica de potência ativa e reativa, pelo fato da mesma ter sido desenvolvida, primeiramente, considerando um sistema monofásico e depois estendida para o sistema trifásico sem se considerar o acoplamento entre as fases, como se estas fossem compostas por três circuitos monofásicos independentes [65]. Portanto, para sistemas não senoidais trifásicos o conceito de potência reativa, bem como pela inclusão de potências harmônicas, é objeto de muitas discussões e em muitos casos sem significados físicos aparentes [64].

Considera-se a inclusão de uma carga não linear no estudo de potência, sendo esta alimentada por um sistema monofásico senoidal. Sendo assim, a tensão e corrente do circuito são representadas pelas equações (4.6) e (4.7), respectivamente.

$$v_{sa}(t) = V_m \cos(\omega t) \tag{4.6}$$

$$i_{sa}(t) = I_{m1} \cos(\omega t \mp \varphi_1) + I_{m2} \cos(2\omega t \mp \varphi_2) + \ldots = \sum_{n=1}^{\infty} I_{m_n} \cos(n.\omega t \mp \varphi_n) \tag{4.7}$$

Assim, a potência instantânea é dada por:

$$\begin{aligned} p_a(t) = & \frac{V_m I_{m1}}{2} \cos\varphi_1 (1 + \cos(2\omega t)) \mp \ldots \\ & \ldots \mp \frac{V_m I_{m1}}{2} \operatorname{sen}\varphi_1 \operatorname{sen}(2\omega t) \pm \sum_{n=2}^{\infty} V_m I_{m_n} \cos(\omega t) \cos(n.\omega t \mp \varphi_n) \end{aligned} \tag{4.8}$$

Por definição, independente das formas de onda de tensão ou corrente, a potência aparente S pode ser escrita por:

$$S = VI \tag{4.9}$$

Onde V é o valor eficaz da tensão e I é o valor eficaz da corrente definida em (4.10).

$$I = \sqrt{\sum_{n=1}^{\infty} I_n^2} = \sqrt{I_1^2 + I_2^2 + I_3^2 + \ldots} \tag{4.10}$$

Elevando ambos os termos da equação (4.9) ao quadrado e substituindo em (4.10), tem-se:

$$S^2 = V^2 (I_1^2 + I_2^2 + I_3^2 + \ldots) \tag{4.11}$$

ou ainda,

$$S^2 = V^2 I_1^2 + V^2 (I_2^2 + I_3^2 + I_4^2 + \ldots) \tag{4.12}$$

Reescrevendo (4.12) obtém-se:

$$S^2 = (VI_1)^2 (\operatorname{sen}\varphi_1^2 + \cos\varphi_1^2) + V^2 (I_2^2 + I_3^2 + I_4^2 + \ldots) \tag{4.13}$$

ou ainda,

$$S^2 = (VI_1 \cos\varphi_1)^2 + (VI_1 \operatorname{sen}\varphi_1)^2 + V^2 (I_2^2 + I_3^2 + I_4^2 + \ldots) \tag{4.14}$$

A expressão (4.14) pode ser reescrita em função de P, Q e H através da equação (4.15), onde H é a parcela de potência harmônica.

$$S^2 = P^2 + Q^2 + H^2 \tag{4.15}$$

Onde por definição tem-se:

$$H = V\sqrt{I_2^2 + I_3^2 + \ldots} \tag{4.16}$$

$$P = VI_1 \cos\varphi_1 \tag{4.17}$$

$$Q = VI_1 \operatorname{sen}\varphi_1 \tag{4.18}$$

Em (4.15), percebe-se a presença de uma parcela harmônica H definida em (4.16). Desse modo, o triângulo clássico de potência pode ser substituído por um tetraedro de potência, como o mostrado na Fig. 4.1.

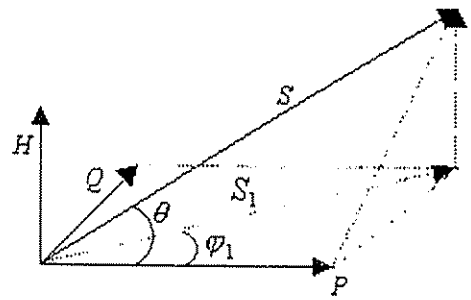


Fig. 4.1 – Tetraedro de potência para um sistema senoidal alimentando cargas não lineares.

Neste caso, tomando como base a Fig. 4.1, algumas considerações podem ser feitas:

1. O cosseno do ângulo entre a tensão e corrente fundamentais $\cos\varphi_1$, deixou de ser chamado fator de potência total e passou a ser definido como fator de deslocamento, ou ainda, fator de potência fundamental, sendo definido por (4.19).

$$\cos\varphi_1 = \frac{P}{S_1} \tag{4.19}$$

onde,

$$S_1 = \sqrt{P^2 + Q^2} \tag{4.20}$$

2. O fator de potência total $\cos\varphi$, definido independentemente da forma de onda da tensão e corrente, é dado pela relação entre a potência ativa P e a aparente total S, ou seja:

$$FP = \cos\varphi = \frac{P}{S} = \frac{\frac{1}{T}\int v_{sa}(t).i_{sa}(t)\,dt}{VI} \tag{4.21}$$

onde,

$$S = \sqrt{P^2 + Q^2 + H^2} \tag{4.22}$$

O fator de potência total também pode ainda ser definido por:

$$FP = \frac{\cos\varphi_1}{\sqrt{1 + TDH^2}} \tag{4.23}$$

Onde a taxa de distorção harmônica TDH e a corrente eficaz fundamental são definidas, respectivamente, por (4.24) e (4.25), onde I_1 é a parcela fundamental da corrente:

$$TDH_{i_{sa}} = \frac{\sqrt{\sum_{2}^{\infty} I_n^2}}{I_1} \tag{4.24}$$

$$I_1 = \frac{I}{\sqrt{1 + TDH_{i_{sa}}^2}} \tag{4.25}$$

Através das expressões apresentadas anteriormente, conclui-se que para o fator de potência ser unitário é necessário que ambas as potências Q e H também sejam eliminadas. Pela utilização de filtros passivos, através da inclusão de indutores ou capacitores em paralelo com a carga, é possível a geração de correntes na freqüência fundamental iguais às solicitadas pela carga de modo a compensar Q. Já para a compensação de H é necessária a utilização de filtros passivos que funcionem como curto-circuitos para os harmônicos. Geralmente são utilizados filtros sintonizados nas freqüências dos harmônicos de ordens mais baixas, como por exemplo o 5° e o 7° harmônicos, em conjunto com filtros passa-alta empregados para suprir os harmônicos de ordens mais elevadas.

Portanto, pelo fato das análises apresentadas até aqui serem válidas somente para regime permanente, a compensação não é totalmente eficiente agravado pelo fato da maioria das cargas industriais serem dinâmicas e os seus conteúdos harmônicos não serem constantes no tempo. Desse modo, faz-se necessária a utilização de métodos de compensação mais eficazes, capazes de eliminar as parcelas reativas e harmônicas da carga de maneira instantânea, tornando a influência da dinâmica da carga menos significativa.

4.3 – Compensação pela teoria generalizada da potência reativa instantânea – (método *p-q*)

A compensação ativa baseada nos conceitos mais atuais de potência ativa e reativa instantâneas (método *p-q*), proposto por *Akagi et al.* [21-22] (1983), foi primeiramente utilizada em um filtro ativo paralelo trifásico, na eliminação de harmônicos de corrente gerados por cargas não lineares. O método *p-q* permite o conhecimento explícito das potências ativa, reativa e harmônica do sistema, podendo ser aplicado tanto em análises transitórias como em regime permanente.

O método propõe a mudança de coordenadas do eixo estacionário trifásico *abc* para o eixo $\alpha\beta o$ (*Transformação de Clarke* [67]), através da equação (4.26-a), onde x_1, x_2 e x_3 representam as grandezas genéricas de tensão ou corrente do circuito. A transformação inversa é feita pela equação (4.26-b). Ao se empregar a transformação de *Clarke*, obtém-se no eixo *o* a separação das grandezas correspondentes às componentes de seqüência zero de corrente e de tensão do sistema (i_o e v_o).

Quando o sistema não possui componentes de seqüência zero, ou seja, quando a somatória das grandezas de tensão ou corrente é zero ($x_1+x_2+x_3=0$), o sistema trifásico estacionário *abc* pode ser representado por um sistema bifásico $\alpha\beta$ apenas pelas grandezas x_α e x_β (v_α, i_α, v_β e i_β).

$$\begin{bmatrix} x_\alpha \\ x_\beta \\ x_o \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} \qquad (a)$$

$$\begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} x_\alpha \\ x_\beta \\ x_o \end{bmatrix} \qquad (b) \qquad (4.26)$$

A potência instantânea convencional em um circuito trifásico é dada pela soma das potências instantâneas nos eixos α e β e representa o produto escalar dos vetores tensão e corrente no mesmo eixo, ou seja:

$$p = v_\alpha i_\alpha + v_\beta i_\beta = v_a i_a + v_b i_b + v_c i_c \qquad (4.27)$$

Akagi et al. [21-22] definiram a potência instantânea imaginária q como a potência existente em um eixo imaginário perpendicular ao plano real das coordenadas $\alpha\beta$ como mostrado na Fig. 4.2. Esta é definida pelo produto entre as tensões e correntes em eixos diferentes e perpendiculares, cujo sentido é definido pela regra da mão direita, sendo assim:

$$q = v_\alpha i_\beta - v_\beta i_\alpha \qquad (4.28)$$

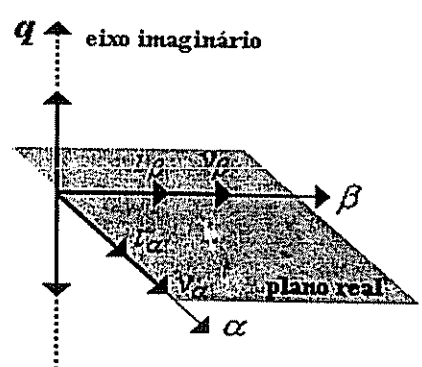


Fig. 4.2 – Plano real e imaginário das potências instantâneas.

Akagi et al., ao definirem a potência instantânea imaginária q, utilizaram o produto da tensão instantânea de um eixo e a corrente instantânea do eixo perpendicular a este, o que implica dizer

que a potência q não pode ser tratada como uma grandeza elétrica convencional [21, 22]. Portanto, uma nova unidade foi sugerida pelos autores dos novos conceitos de potência instantânea, como sendo *IVA* (*Imaginary Volt-ampére*). Fisicamente a potência imaginária instantânea q existe individualmente nas fases, mas considerando o sistema trifásico esta não realiza trabalho, e por conseqüência não contribui para a potência ativa instantânea.

As expressões (4.27) e (4.28) podem ser agrupadas pela equação (4.29) abaixo:

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \tag{4.29}$$

Observa-se, a princípio, que este método foi desenvolvido para sistemas trifásicos a três fios onde não existe corrente de neutro, ou seja, a potência de seqüência zero é nula.

Invertendo a matriz (4.29) as correntes i_α e i_β são obtidas por:

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \frac{1}{v_\alpha{}^2 + v_\beta{}^2} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} p \\ q \end{bmatrix} \tag{4.30}$$

Através da equação (4.30), as correntes i_α e i_β podem ser divididas em parcelas relacionadas com a potência p e q, ou seja:

$$i_\alpha = i_\alpha^p + i_\alpha^q \tag{4.31}$$

$$i_\beta = i_\beta^p + i_\beta^q \tag{4.32}$$

onde,

$$i_\alpha^p = \frac{v_\alpha}{v_\alpha{}^2 + v_\beta{}^2} p \tag{4.33}$$

$$i_\alpha^q = \frac{-v_\beta}{v_\alpha{}^2 + v_\beta{}^2} q \tag{4.34}$$

$$i_\beta^p = \frac{v_\beta}{v_\alpha{}^2 + v_\beta{}^2} p \tag{4.35}$$

$$i_\beta^q = \frac{v_\alpha}{v_\alpha{}^2 + v_\beta{}^2} q \tag{4.36}$$

Considerando as potências nos eixos $\alpha\beta$ tem-se:

$$p = p_\alpha + p_\beta = v_\alpha i_\alpha + v_\beta i_\beta \tag{4.37}$$

onde,

$$p_\alpha = v_\alpha (i_\alpha^p + i_\alpha^q) \tag{4.38}$$

$$p_\beta = v_\beta (i_\beta^p + i_\beta^q) \tag{4.39}$$

ou ainda,

$$p_\alpha = p_\alpha^p + p_\alpha^q \tag{4.40}$$

$$p_\beta = p_\beta^p + p_\beta^q \tag{4.41}$$

onde,

$$p_\alpha^p = \frac{v_\alpha^2}{v_\alpha^{\ 2} + v_\beta^{\ 2}} p \tag{4.42}$$

$$p_\alpha^q = \frac{-v_\alpha v_\beta}{v_\alpha^{\ 2} + v_\beta^{\ 2}} q \tag{4.43}$$

$$p_\beta^p = \frac{v_\beta^2}{v_\alpha^{\ 2} + v_\beta^{\ 2}} p \tag{4.44}$$

$$p_\beta^q = \frac{v_\alpha v_\beta}{v_\alpha^{\ 2} + v_\beta^{\ 2}} q \tag{4.45}$$

onde,

p_α^p é a potência ativa instantânea no eixo α.

p_β^p é a potência ativa instantânea no eixo β.

p_α^q é a potência reativa instantânea no eixo α.

p_β^q é a potência reativa instantânea no eixo β.

Pelas expressões (4.37) e (4.42) à (4.45) tem-se:

$$p = p_\alpha^p + p_\beta^p \tag{4.46}$$

Através da expressão (4.46), conclui-se que a potência ativa é composta apenas pelas parcelas relacionadas com a potência p nos eixos de referência $\alpha\beta$ e coincide com a potência real instantânea de um circuito trifásico, ou seja:

$$p = p_\alpha^p + p_\beta^p = \frac{v_\alpha^2}{v_\alpha^{\ 2} + v_\beta^{\ 2}} p + \frac{v_\beta^2}{v_\alpha^{\ 2} + v_\beta^{\ 2}} p = v_\alpha i_\alpha^p + v_\beta i_\beta^p = v_\alpha i_\alpha + v_\beta i_\beta \tag{4.47}$$

Já as parcelas de potências reativas instantâneas dependentes de p_α^q e p_β^q cancelam-se entre si e não têm contribuição entre o fluxo de potência da fonte para a carga. Assim, é possível fazer uma analogia entre q e a potência reativa definida pelos conceitos tradicionais, onde a parcela reativa faz parte da potência instantânea mas possui valor médio nulo, como visto na seção 4.2.

É importante notar que todas as grandezas vistas até aqui são grandezas instantâneas que podem ser utilizadas tanto em regime permanente como em regime transitório.

4.3.1 – Estratégia de compensação pelo método *p-q*

A potência instantânea p pode ser dividida em uma parcela média p_m que corresponde à potência útil do sistema, e uma parcela alternada p_h que corresponde à potência oscilante presente em p, que deve ser eliminada, ou seja:

$$p = p_m + p_h \tag{4.48}$$

Da mesma forma, a potência imaginária instantânea q também pode ser dividida em uma parcela média q_m, que corresponde à potência reativa produzida pela carga, e por uma parcela alternada q_h, que corresponde à parcela de potência harmônica presente em q, que podem ser ambas eliminadas dependendo da aplicação do filtro. Desse modo:

$$q = q_m + q_h \tag{4.49}$$

Para que haja a compensação das parcelas harmônicas de potência $(p_h + q_h)$, bem como a compensação da potência reativa (q_m), o compensador do filtro ativo deve gerar as correntes de compensação no eixo de referência $\alpha\beta$, conforme a equação 4.50, ou seja:

$$\begin{bmatrix} i_{c\alpha}^{*} \\ i_{c\beta}^{*} \end{bmatrix} = \frac{1}{v_\alpha^{\,2} + v_\beta^{\,2}} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} -p_h \\ -q \end{bmatrix} \tag{4.50}$$

Através das transformações inversas, as respectivas correntes de compensação no eixo de referência *abc* são obtidas pelas equações (4.51) e (4.52).

$$\begin{bmatrix} i_{ca}^{*} \\ i_{cb}^{*} \\ i_{cc}^{*} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \frac{1}{v_\alpha^{\,2} + v_\beta^{\,2}} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} -p_h \\ -q \end{bmatrix} \tag{4.51}$$

$$\begin{bmatrix} i_{ca}^{*} \\ i_{cb}^{*} \\ i_{cc}^{*} \end{bmatrix} = \sqrt{\frac{2}{3}} \frac{1}{v_\alpha^{\,2} + v_\beta^{\,2}} \begin{bmatrix} v_\alpha & -v_\beta \\ -\left(\frac{1}{2}v_\alpha - \frac{\sqrt{3}}{2}v_\beta\right) & -\left(-\frac{\sqrt{3}}{2}v_\alpha - \frac{1}{2}v_\beta\right) \\ -\left(\frac{1}{2}v_\alpha + \frac{\sqrt{3}}{2}v_\beta\right) & -\left(\frac{\sqrt{3}}{2}v_\alpha - \frac{1}{2}v_\beta\right) \end{bmatrix} \begin{bmatrix} -p_h \\ -q \end{bmatrix} \tag{4.52}$$

O diagrama de blocos para a implementação do algoritmo de compensação do filtro ativo de potência, através do método *p-q*, está representado na Fig. 4.3.

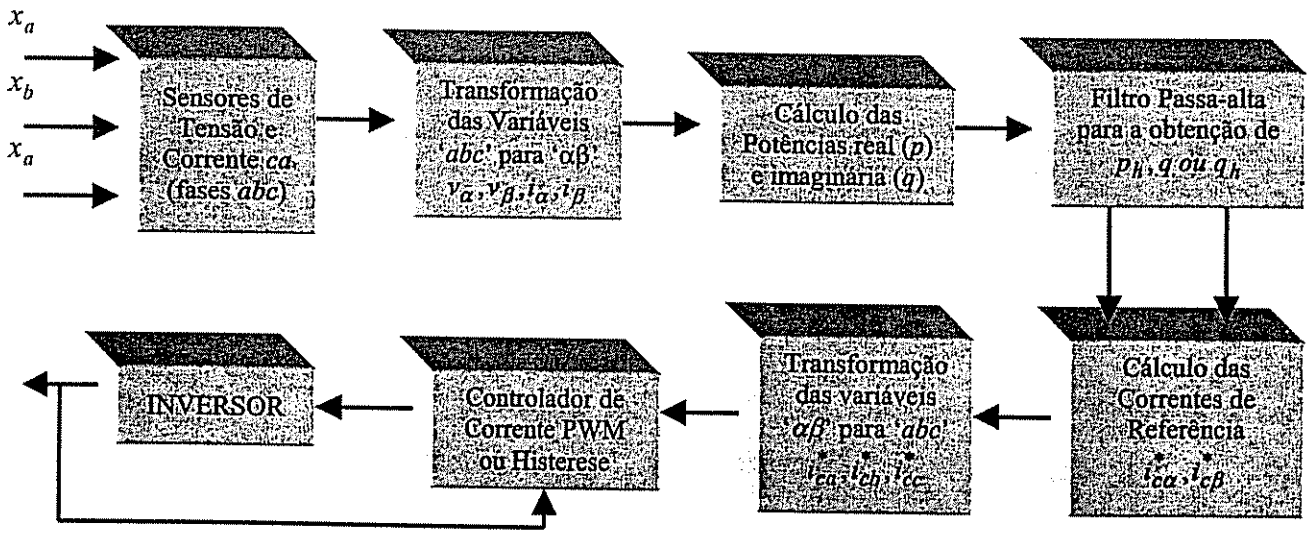


Fig. 4.3 - Diagrama de blocos para implementação do algoritmo de compensação do filtro ativo de potência paralelo pelo método *p-q*.

Pela Fig. 4.3, observa-se a necessidade da presença de um filtro passa-alta (*FPA*) no bloco de filtragem para a extração das componentes harmônicas de freqüências superiores à freqüência fundamental das grandezas p e q. Nas Figs. 4.4 (a) e (b) dois tipos de esquema de implementação do *FPA* são mostrados (tipos *A* e *B*). A função de transferência do filtro tipo *A*, mostrado na Fig. 4.4 (a), é dada por $G_A(s) = 1 - G'(s)$ onde $G'(s)$ é a função de transferência do filtro passa-baixa (*FPB*) usado para obtenção das componentes *cc* de potência (p_m e q_m) que, por sua vez, ao serem subtraídas das grandezas instantâneas não filtradas (p e q) obtêm-se as componentes oscilantes (p_h e q_h). Já na Fig. 4.4 (b) as componentes oscilantes são obtidas diretamente do *FPA* através da função de transferência $G_B(s)$ do filtro tipo *B*.

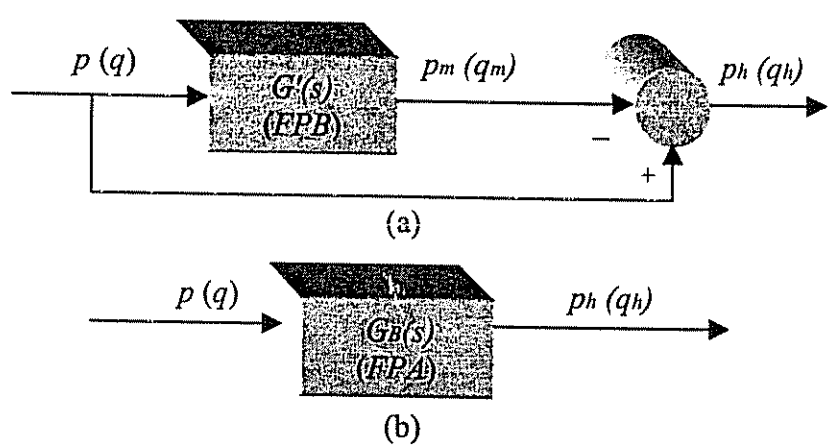


Fig. 4.4 – Tipos *A* e *B* de filtros passa-alta para implementação no algoritmo de compensação.

Na maioria das aplicações em filtros ativos tem sido encontrada a implementação do filtro passa alta do tipo *A*. Em [25], *Akagi et al.* realizam uma análise comparativa entre os dois filtros apresentados e comprovam que as características de filtragem do filtro tipo *A* são superiores às do filtro tipo *B*.

A freqüência de corte do *FPB* mostrado na Fig. 4.4 (a) pode ser bastante baixa, na ordem de 1Hz. Por outro lado, uma freqüência de corte muito baixa torna a resposta transitória do sistema mais lenta [36]. Assim, existe um compromisso entre uma resposta transitória satisfatória e a freqüência de corte do filtro. Já as características de compensação do filtro ativo não são apenas influenciadas pela escolha de uma freqüência de corte ideal do *FPB*, mas também pela ordem do mesmo.

4.3.2 – Controle de tensão no barramento *cc* pelo método *p-q*

Como visto no capítulo 3, as perdas de chaveamento e condução das chaves de potência do inversor *PWM* podem ser compensadas pela própria fonte de alimentação *ca*. Se estas perdas não forem consideradas no controle, a tensão do barramento *cc* do filtro tende a cair em função da descarga do capacitor. Como mostra a Fig. 4.5, a tensão do capacitor *cc* deve ser controlada pelo ajuste da potência real instantânea p^*, através do sinal de saída do controlador p_m. Os ganhos do controlador *PI* devem ser ajustados para controlar a amplitude da corrente *ca* da fonte de alimentação de maneira a compensar as variações de tensão no barramento *cc*.

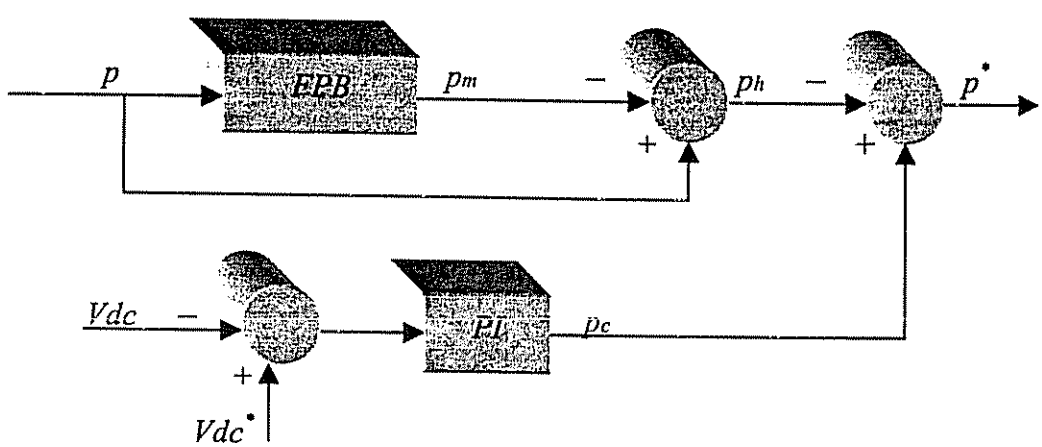


Fig. 4.5 – Controlador *PI* de tensão do barramento *cc* do filtro ativo.

Sendo assim, a expressão (4.52) passa a ser escrita por:

$$\begin{bmatrix} i_{ca}^* \\ i_{cb}^* \\ i_{cc}^* \end{bmatrix} = \sqrt{\frac{2}{3}} \frac{1}{v_\alpha^2 + v_\beta^2} \begin{bmatrix} v_\alpha & -v_\beta \\ -\left(\frac{1}{2}v_\alpha - \frac{\sqrt{3}}{2}v_\beta\right) & -\left(-\frac{\sqrt{3}}{2}v_\alpha - \frac{1}{2}v_\beta\right) \\ -\left(\frac{1}{2}v_\alpha + \frac{\sqrt{3}}{2}v_\beta\right) & -\left(\frac{\sqrt{3}}{2}v_\alpha - \frac{1}{2}v_\beta\right) \end{bmatrix} \begin{bmatrix} p^* \\ -q \end{bmatrix} \tag{4.53}$$

onde,

$$p^* = -p_h + p_c \tag{4.54}$$

A Fig. 4.6 apresenta o diagrama de blocos completo do método *p-q* considerando a compensação das perdas no chaveamento.

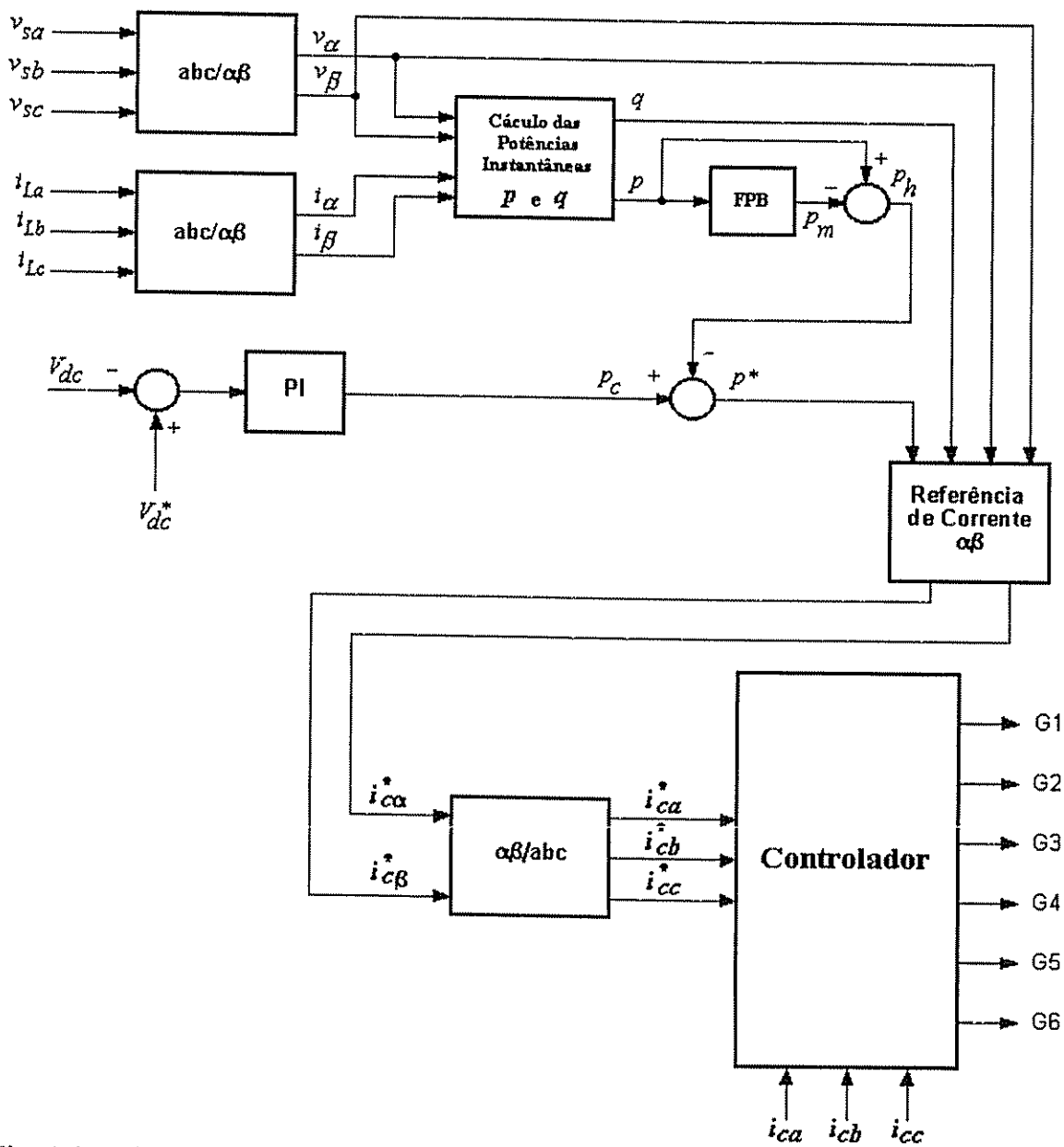


Fig. 4.6 – Diagrama de blocos do método *p-q* com controlador de tensão no barramento *cc*.

4.4 – Estratégia de compensação pela teoria de potência reativa instantânea estendida (método *p-q-e*)

A teoria da potência instantânea estendida (*p-q-e*), apresentada por *Greenhalgh et. al.* [39] (1993), representa uma extensão da teoria introduzida por *Akagi et al.* em [21, 22], pois as componentes de seqüência zero de tensão e corrente são consideradas nos cálculos.

Pelo fato do produto vetorial de duas grandezas ser sempre um vetor, as expressões (4.27) e (4.28) são válidas apenas quando as componentes de seqüência zero de tensão e corrente são omitidas. Considerando as componentes de seqüência zero e aplicando a idéia de produto escalar para a potência instantânea p e produto vetorial para a potência reativa instantânea q, obtêm-se:

$$p = v_\alpha i_\alpha + v_\beta i_\beta + v_o i_o \tag{4.55}$$

$$\vec{q} = \vec{v} \otimes \vec{i} \tag{4.56}$$

$$\vec{q} = q_i + q_j' + q_k'' \tag{4.57}$$

Onde q, q' e q'' são as componentes da potência reativa instantânea nos eixos o, α, e β respectivamente [39] e são dadas por (4.58), (4.59) e (4.60).

$$q = v_\alpha i_\beta - v_\beta i_\alpha \tag{4.58}$$

$$q' = v_\beta i_o - v_o i_\beta \tag{4.59}$$

$$q'' = v_o i_\alpha - v_\alpha i_o \tag{4.60}$$

Através das expressões (4.55), (4.58), (4.59) e (4.60) encontra-se a equação (4.61).

$$\begin{bmatrix} p \\ q \\ q' \\ q'' \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta & v_o \\ -v_\beta & v_\alpha & 0 \\ 0 & v_o & v_\beta \\ v_o & 0 & -v_\alpha \end{bmatrix} \cdot \begin{bmatrix} i_\alpha \\ i_\beta \\ i_0 \end{bmatrix} \tag{4.61}$$

Nota-se que, para obter as correntes de compensação de referência, é necessário inverter a matriz da equação (4.61). Neste caso, não é possível pelo fato desta não ser uma matriz quadrada caracterizando que p, q, q' e q'' são linearmente dependentes.

Desse modo, para as correntes de compensação serem obtidas, é necessário saber as informações referentes à p e mais duas das três componentes de potência instantânea reativa

(q, q' e q''). Analisando a equação (4.58), percebe-se que a mesma representa a parcela q da equação (4.28) do método p-q. Assim, escolhe-se uma dentre as duas potências representadas por q' e q''. Escolhendo-se p, q e q', as correntes de compensação no eixo $\alpha\beta o$ são dadas pela expressão (4.62):

$$\begin{bmatrix} i_{c\alpha}^{*} \\ i_{c\beta}^{*} \\ i_{co}^{*} \end{bmatrix} = \frac{1}{v_\beta \cdot \left(v_\alpha^2 + v_\beta^2 + v_o^2\right)} \begin{bmatrix} v_\alpha \cdot v_\beta & -\left(v_\beta^2 + v_o^2\right) & -v_o \cdot v_\alpha \\ v_\beta^2 & v_\alpha \cdot v_\beta & -v_o \cdot v_\beta \\ v_o \cdot v_\beta & v_\alpha \cdot v_o & \left(v_\beta^2 + v_\alpha^2\right) \end{bmatrix} \cdot \begin{bmatrix} -p_h \\ -q \\ -q' \end{bmatrix} \tag{4.62}$$

Considerando um caso particular em que a tensão da fonte não possui componente de seqüência zero ($v_o = 0$), a equação (4.62) pode ser reescrita por:

$$\begin{bmatrix} i_{c\alpha}^{*} \\ i_{c\beta}^{*} \\ i_{co}^{*} \end{bmatrix} = \frac{1}{v_\alpha{}^2 + v_\beta{}^2} \cdot \begin{bmatrix} v_\alpha & -v_\beta & 0 \\ v_\beta & v_\alpha & 0 \\ 0 & 0 & \dfrac{v_\alpha{}^2 + v_\beta{}^2}{v_\beta} \end{bmatrix} \cdot \begin{bmatrix} -p_h \\ -q \\ -q' \end{bmatrix} \tag{4.63}$$

Pelas expressões (4.63) e (4.26-b), pode-se calcular as correntes de compensação de referência para cada fase:

$$\begin{bmatrix} i_{ca}^{*} \\ i_{cb}^{*} \\ i_{cc}^{*} \end{bmatrix} = \sqrt{\frac{2}{3}} \frac{1}{v_\alpha{}^2 + v_\beta{}^2} \cdot \begin{bmatrix} v_\alpha & -v_\beta & \dfrac{1}{\sqrt{2}} \dfrac{\left(v_\alpha{}^2 + v_\beta{}^2\right)}{v_\beta} \\ \left(-\dfrac{1}{2} v_\alpha + \dfrac{\sqrt{3}}{2} v_\beta\right) & \left(\dfrac{1}{2} v_\beta + \dfrac{\sqrt{3}}{2} v_\alpha\right) & \dfrac{1}{\sqrt{2}} \dfrac{\left(v_\alpha{}^2 + v_\beta{}^2\right)}{v_\beta} \\ \left(-\dfrac{1}{2} v_\alpha - \dfrac{\sqrt{3}}{2} v_\beta\right) & \left(\dfrac{1}{2} v_\beta - \dfrac{\sqrt{3}}{2} v_\alpha\right) & \dfrac{1}{\sqrt{2}} \dfrac{\left(v_\alpha{}^2 + v_\beta{}^2\right)}{v_\beta} \end{bmatrix} \cdot \begin{bmatrix} -p_h \\ -q \\ -q' \end{bmatrix} \tag{4.64}$$

Sabendo que $v_o = 0$, tem-se:

$$q' = v_\beta i_o \tag{4.65}$$

Desse modo, a equação (4.64) pode ser reescrita por (4.66) onde aparece um termo adicional relacionado com a corrente i_O quando comparada com a equação (4.52).

$$\begin{bmatrix} i_{ca}^{*} \\ i_{cb}^{*} \\ i_{cc}^{*} \end{bmatrix} = \sqrt{\frac{2}{3}} \frac{1}{(v_\alpha{}^2 + v_\beta{}^2)} \cdot \begin{bmatrix} v_\alpha & -v_\beta \\ \left(-\dfrac{1}{2} v_\alpha + \dfrac{\sqrt{3}}{2} v_\beta\right) & \left(\dfrac{1}{2} v_\beta + \dfrac{\sqrt{3}}{2} v_\alpha\right) \\ \left(-\dfrac{1}{2} v_\alpha - \dfrac{\sqrt{3}}{2} v_\beta\right) & \left(\dfrac{1}{2} v_\beta - \dfrac{\sqrt{3}}{2} v_\alpha\right) \end{bmatrix} \cdot \begin{bmatrix} -p_h \\ -q \end{bmatrix} + \begin{bmatrix} -\dfrac{1}{\sqrt{3}} \\ -\dfrac{1}{\sqrt{3}} \\ -\dfrac{1}{\sqrt{3}} \end{bmatrix} i_o \tag{4.66}$$

O diagrama de blocos, para a implementação do filtro ativo de potência através do método p-q-e, está apresentado na Fig. 4.7.

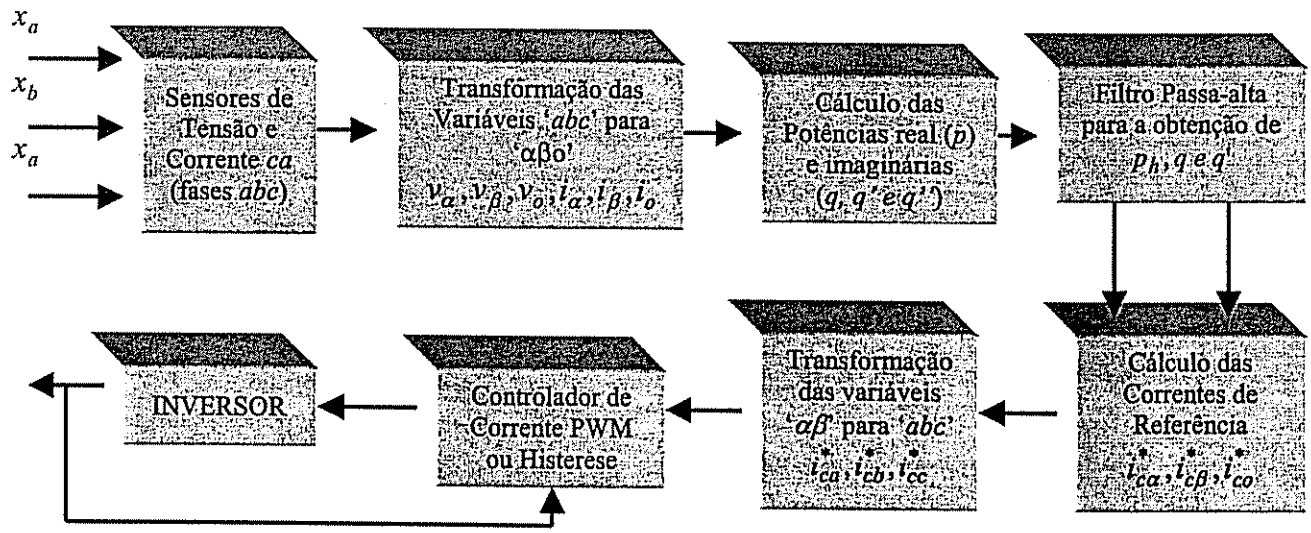


Fig. 4.7 - Diagrama de blocos para implementação do algoritmo de compensação do filtro ativo de potência paralelo pelo método *p-q-e*.

Na Fig. 4.8 é apresentado o diagrama de blocos do condicionador ativo de potência pelo método *p-q-e*, considerando a parcela de potência p_c para a regulação da tensão no barramento *cc*.

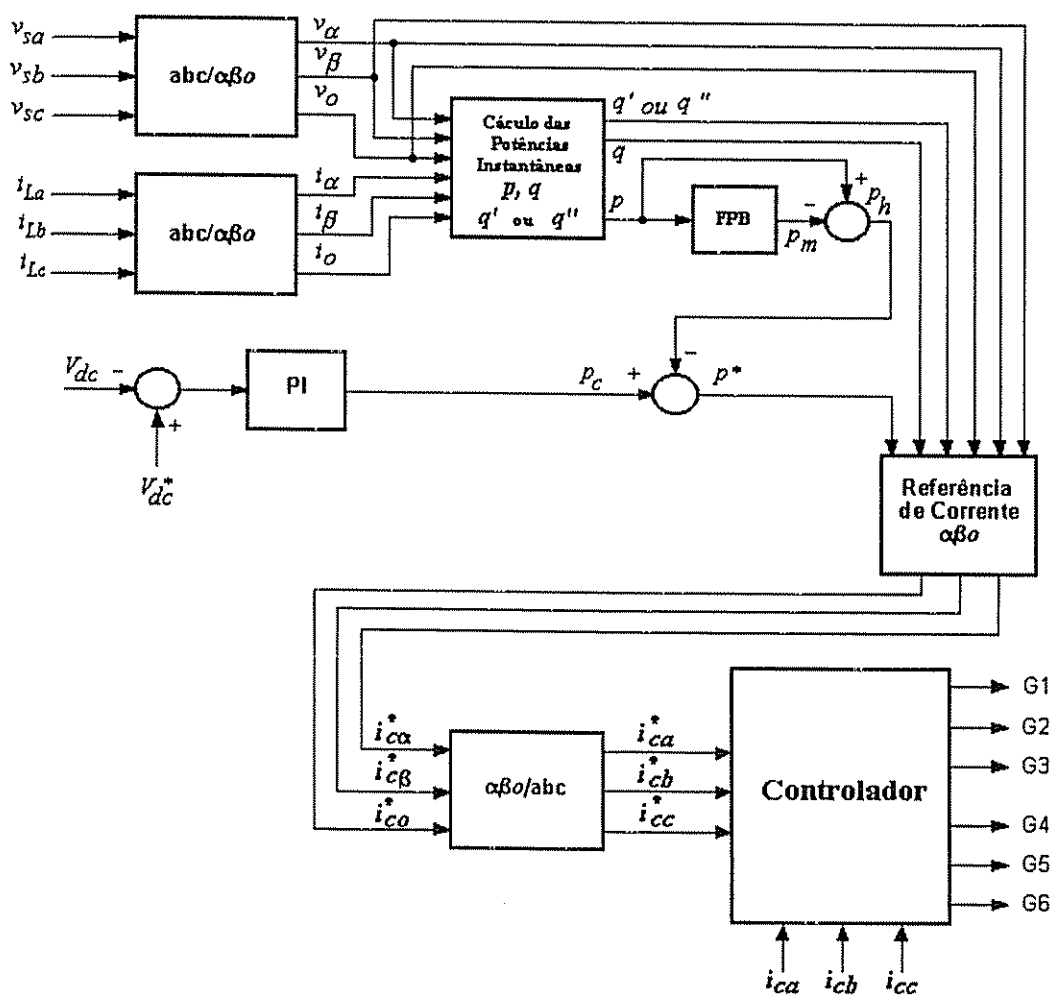


Fig. 4.8 – Diagrama de blocos do método *p-q-e* com controlador de tensão no barramento *cc*.

4.5 – Estratégia de compensação baseada no sistema de eixos de referência síncrona (método *SRF*)

O compensador baseado no sistema de eixo de referência síncrona (*SRF*), para a compensação ativa de um filtro ativo série híbrido, foi proposto por *Divan et al.* [45], onde o filtro atua como isolador harmônico entre a fonte de alimentação e a carga. Outros estudos e aplicações utilizando compensadores *SRF* foram realizados em filtros ativos paralelos [36-37] e também em filtros híbridos [45-48].

Uma característica deste método é que os termos fundamentais de tensão ou corrente nos eixos estacionários *abc* são transformados em grandezas contínuas nos eixos síncronos dq^e, no qual estes giram à velocidade síncrona em relação aos vetores espaciais de tensão/corrente. Os termos correspondentes às parcelas harmônicas de corrente ou tensão nos eixos dq^e que possuem freqüências diferentes da síncrona, são representados por formas de onda alternadas superpostas ao termo contínuo fundamental. Desse modo, as parcelas fundamentais são facilmente obtidas através da utilização de filtros passa-baixa. A ortogonalidade necessária para o funcionamento ideal do sistema é obtida através da geração das coordenadas $sen\theta$ e $cos\theta$ que definem o vetor unitário síncrono, via um circuito *PLL* (*phase-locked loop*), sincronizado com a freqüência do sistema elétrico.

O diagrama de blocos do compensador *SRF* de corrente de um *FAP* está mostrado na Fig. 4.9, onde as correntes de compensação de referência $(i_{ca}^*, i_{cb}^*, i_{cc}^*)$ são geradas a partir das informações das grandezas de corrente a serem compensadas (i_{La}, i_{Lb}, i_{Lc}).

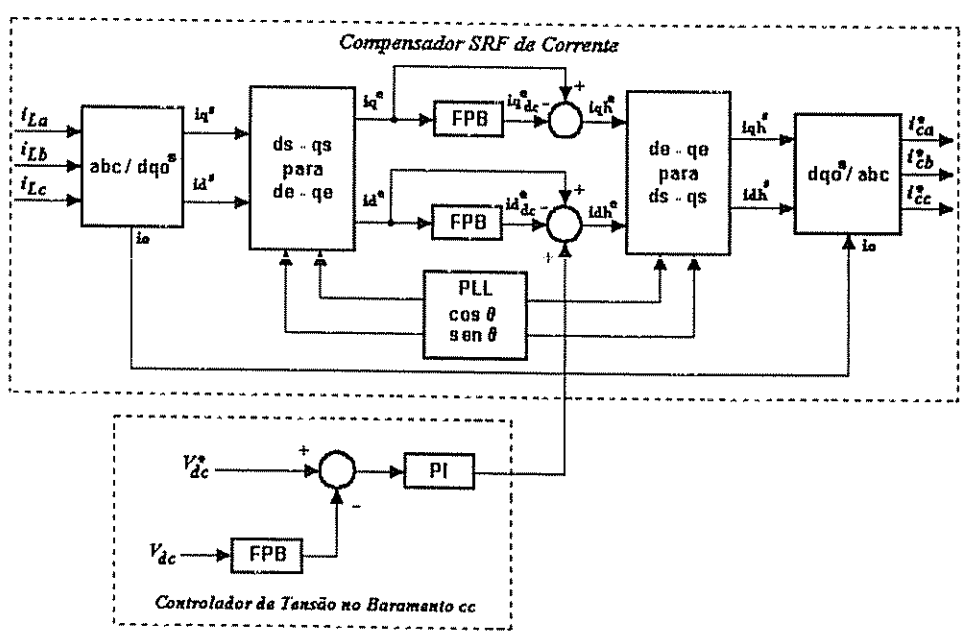


Fig. 4.9 – Diagrama de blocos do método *SRF* para compensação de corrente.

Considerando o diagrama da Fig. 4.9, as três correntes de fase não compensadas (i_{La}, i_{Lb}, i_{Lc}) são medidas e transformadas do sistema de eixos trifásico estacionário *abc* para o sistema de eixos bifásico estacionário dqo^s. Então, estas grandezas são transformadas do sistema de eixos dq^s para o sistema de eixos bifásico síncrono dq^e, através da matriz de transformação direta representada pela equação (4.67), onde $\theta = \omega t$ é o ângulo que representa a posição angular do sistema de eixos de referência síncrona, $\omega = 2\pi f$ representa a freqüência angular do sistema elétrico com freqüência fundamental f, e $cos\theta$ e $sen\theta$ definem o vetor unitário síncrono.

$$\begin{bmatrix} id^e \\ iq^e \end{bmatrix} = \begin{bmatrix} \cos\theta & \operatorname{sen}\theta \\ -\operatorname{sen}\theta & \cos\theta \end{bmatrix} \begin{bmatrix} id^s \\ iq^s \end{bmatrix} \tag{4.67}$$

As componentes das correntes na freqüência angular fundamental ω são agora grandezas contínuas e todos os harmônicos são transformados em grandezas oscilantes que podem ser extraídos usando filtros passa-alta, implementados de maneira similar ao bloco de filtragem mostrado na Fig. 4.4 (a). As componentes de corrente obtidas na saída do *FPB* (id^e_{dc}, iq^e_{dc}) correspondem às componentes contínuas no eixo síncrono dq^e e retratam, respectivamente, as parcelas de corrente ativa e reativa da carga na freqüência fundamental. Estas ao serem subtraídas de id^e e iq^e (Fig. 4.9) resultam nas componentes alternadas do eixo de referência síncrona id^e_h e iq^e_h que por sua vez representam as parcelas harmônicas da corrente de carga nos eixos *d* e *q*, respectivamente.

Uma vantagem ou mesmo um atrativo deste método em relação aos outros apresentados até aqui, é que a filtragem é feita no sistema de eixos síncrono onde as grandezas são contínuas, o que torna o método insensível aos erros de fase na freqüência fundamental e harmônicas, introduzidos pelos filtros passa-baixa [36].

A matriz de transformação inversa do sistema de eixos síncrono bifásico dq^e para o sistema de eixos estacionário bifásico dq^s é dada pela equação (4.68-a). Portanto, id^e_h e iq^e_h são transformadas para o sistema de eixos bifásico estacionário dq^s obtendo-se as componentes id^s_h e iq^s_h. Em aplicações de *FAP* pode-se incluir a compensação da parcela reativa da corrente de carga iq^e_{dc}, juntamente com a parcela harmônica iq^e_h. Neste caso, deve-se eliminar o *FPA* no eixo *q* do sistema síncrono e a equação (4.68-a) pode ser substituída pela equação (4.68 -b).

$$\begin{bmatrix} id_h^s \\ iq_h^s \end{bmatrix} = \begin{bmatrix} \cos\theta & -\text{sen}\theta \\ \text{sen}\theta & \cos\theta \end{bmatrix} \begin{bmatrix} id_h^e \\ iq_h^e \end{bmatrix} \quad (a)$$

$$\begin{bmatrix} id_h^s \\ iq_h^s \end{bmatrix} = \begin{bmatrix} \cos\theta & -\text{sen}\theta \\ \text{sen}\theta & \cos\theta \end{bmatrix} \begin{bmatrix} id_h^e \\ iq^e \end{bmatrix} \quad (b) \tag{4.68}$$

No sistema de eixos bifásico as correntes harmônicas são transformadas para o sistema de eixos trifásico gerando as correntes de compensação $(i_{ca}^*, i_{cb}^*, i_{cc}^*)$.

As equações (4.69) e (4.70) apresentam as matrizes de transformação do sistema de eixos estacionário trifásico para o estacionário bifásico e a sua inversa, respectivamente.

$$\begin{bmatrix} f_d \\ f_q \\ f_o \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} \tag{4.69}$$

$$\begin{bmatrix} f_a \\ f_b \\ f_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} f_d \\ f_q \\ f_o \end{bmatrix} \tag{4.70}$$

4.5.1 – Escolha da freqüência de corte do filtro passa-baixa (*FPB*)

Seja um sistema trifásico equilibrado alimentando um retificador a diodos, como mostrado na Fig. 4.10. As correntes de carga (i_{La}, i_{Lb}, i_{Lc}) possuem os harmônicos dominantes de 5ª e 7ª ordem. Ambos são transformados para o sistema de eixos síncrono dq^e numa freqüência de 360Hz. Isto acontece pelo fato da componente de 5ª ordem da corrente de carga ser de seqüência negativa ao passo que a componente de 7ª ordem ser de seqüência positiva [36]. Já as componentes de ordens mais elevadas da corrente de carga são similarmente transformadas em múltiplos de 360Hz no sistema de eixos dq^e. A simulação apresentada na Fig. 4.11 mostra as formas de onda das correntes do eixo síncrono id^e e iq^e. Os espectro harmônicos da corrente da fase i_{La}, das correntes do eixo dq^e (id^e e iq^e) e da corrente filtrada pelo *FPB* id_h^e, são mostrados na Fig. 4.12.

A freqüência de corte do *FPB* de segunda ordem adotado foi fixada em 30Hz, ou seja, aproximadamente uma década abaixo da menor freqüência a ser filtrada. Com freqüências de corte mais baixas permite-se o uso de filtros com ordens mais baixas.

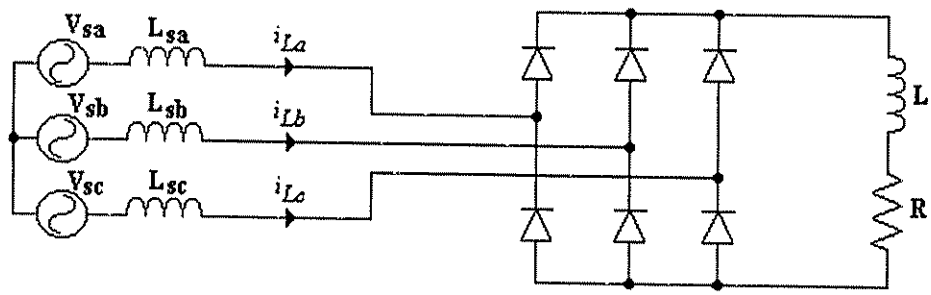


Fig. 4.10 – Circuito trifásico alimentando uma ponte de diodos.

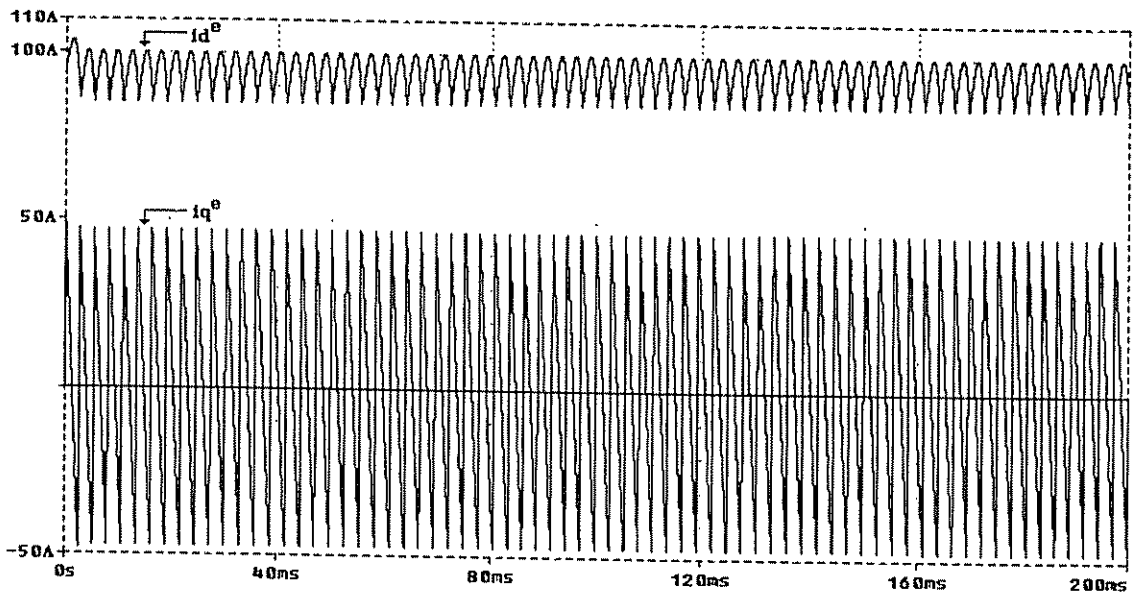


Fig. 4.11 – Correntes no eixo de referência síncrona id^e e iq^e (sistema equilibrado).

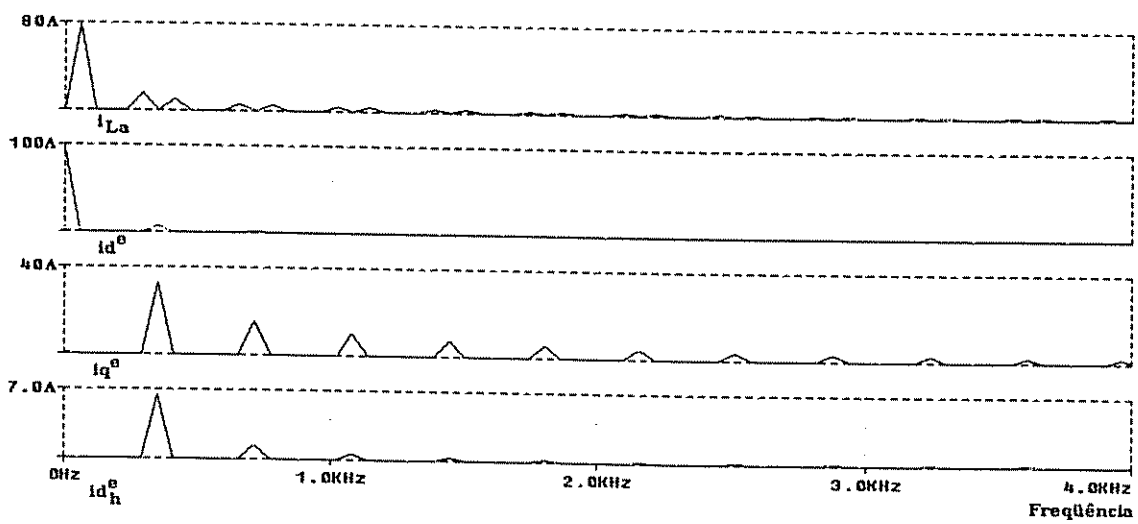


Fig. 4.12 – Espectro harmônico das correntes i_{La}, id^e, iq^e e id_h^e (sistema equilibrado).

No caso do sistema de alimentação ser desequilibrado, existirá a presença da componente de seqüência negativa de tensão que por sua vez será responsável pelo aparecimento da componente de seqüência negativa também nas correntes de carga (i_{La}, i_{Lb}, i_{Lc}). O compensador *SRF* mostrado na Fig. 4.9 transforma a componente fundamental de seqüência negativa das correntes de carga não compensadas, em componentes de 120 Hz no eixo síncrono de referência dq^e como pode ser observado na Fig. 4.13. Estas componentes de 120Hz, que estão presentes nas correntes de compensação do filtro ativo $(i^*_{ca}, i^*_{cb}, i^*_{cc})$, resultam no aparecimento de ondulações de 120Hz no barramento *cc* o que explica a utilização de um *FPB* na malha de controle da tensão no barramento *cc* mostrado na Fig. 4.9.

Dessa forma, torna-se necessário que a freqüência de corte do *FPB*, tanto nas malhas de corrente do eixo *d* e *q* quanto na malha de regulação de tensão, seja escolhida na ordem de uma década abaixo da freqüência de ondulação de 120 Hz, ou seja, 12Hz.

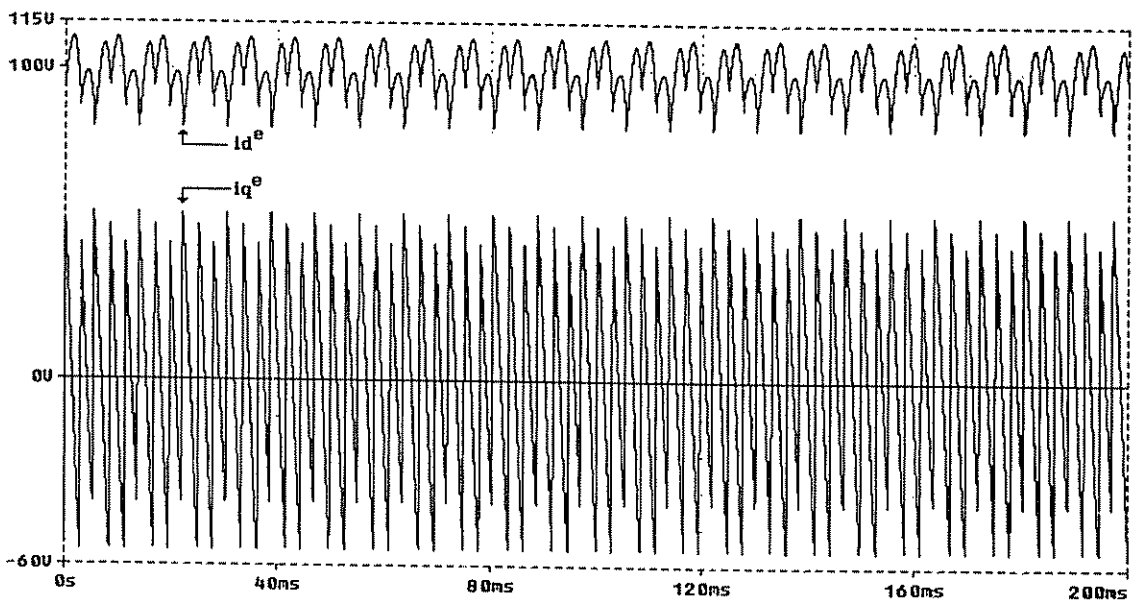


Fig. 4.13 – Correntes no eixo de referência síncrona id^e e iq^e (sistema desequilibrado).

4.5.2 – Controle de tensão no barramento *cc* pelo método *SRF*

A Fig. 4.9 mostra o bloco do controlador de tensão no barramento *cc*. A saída do controlador de tensão *cc* é adicionada à parcela oscilante do eixo direto do compensador *SRF* cuja intenção é a de compensar as perdas do inversor. A compensação das perdas é feita de maneira similar aos métodos *p-q* e *p-q-e*, onde a saída do controlador é adicionada à parcela oscilante da potência instantânea p_h (Fig. 4.8).

Como citado na seção anterior, a tensão V_{dc}, medida no barramento *cc* e usada na realimentação do controlador *PI*, requer filtragem adicional para atenuar componentes alternadas presentes no barramento, geradas pelas correntes de compensação do filtro. Desse modo, se as ondulações no barramento *cc* não forem atenuadas adequadamente pela malha de realimentação do controle de tensão, haverá interferência do controlador de tensão *PI* na malha de corrente do compensador *SRF*. Ou seja, ao invés do compensador *SRF* suprir as correntes harmônicas geradas pela carga, este passa a introduzir harmônicos interferindo na filtragem.

4.5.2.1 – Modelo do sistema de controle da tensão no barramento *cc*

O diagrama esquemático do filtro ativo paralelo *FAP* está mostrado na Fig. 4.14.

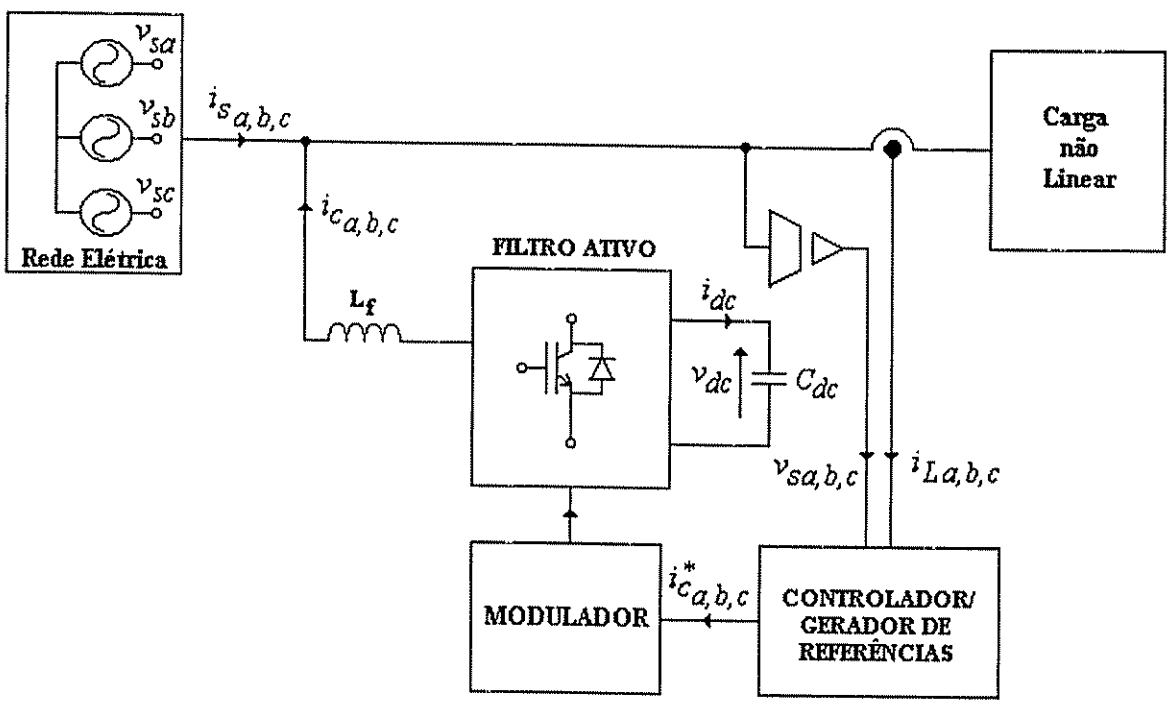


Fig. 4.14 – Diagrama esquemático do *FAP*.

A potência ativa instantânea de um sistema trifásico é dada por:

$$p = p_{in} = v_{sa}i_{sa} + v_{sb}i_{sb} + v_{sc}i_{sc} = v_\alpha i_\alpha + v_\beta i_\beta + v_o i_o = p + p_o \tag{4.71}$$

Onde v_{sa}, v_{sb}, v_{sc} e i_{sa}, i_{sb}, i_{sc} são as tensões e correntes instantâneas nas fases *abc* respectivamente; v_α, v_β, v_o e i_α, i_β, i_o são as componentes de tensão e corrente do eixo estacionário $\alpha\beta o$, respectivamente.

Considerando o sistema equilibrado, a potência ativa instantânea pode ser escrita por:

$$p = p_{in} = v_\alpha i_\alpha + v_\beta i_\beta \tag{4.72}$$

Partindo da condição que as tensões de alimentação trifásicas são senoidais e equilibradas, e que o *FAP* atua na compensação das correntes harmônicas e reativas da carga, o sistema de eixos estacionário trifásico pode ser representado por um sistema de eixos bifásico síncrono, onde as grandezas de tensão e corrente são formadas apenas pelas componentes contínuas de tensão e corrente no eixo direto, ou seja, v_d e i_d, respectivamente. Assim a potência ativa instantânea na entrada do sistema trifásico, dada pela equação (4.72), pode ser escrita por (4.73) onde o índice "m" representa as componentes contínuas.

$$p_{in} = v_d \cdot i_d = v_{dm} \cdot i_{dm} = p_m \tag{4.73}$$

Considerando a corrente de linha i_{dL} sem compensação no eixo síncrono direto dq^e, a potência ativa instantânea de saída é dada por (4.74), onde o índice "h" representa as componentes oscilantes.

$$p_{out} = v_d \cdot i_{dL} = v_d \cdot (i_{dLm} + i_{dLh}) = p_m + p_h \tag{4.74}$$

Dessa forma, pelas expressões (4.73) e (4.74), sabendo-se que i_{dLm} é igual a i_{dm}, a parcela de potência, que flui da rede para o conversor do filtro ativo paralelo (p_{sc}), é dada por:

$$p_{sc} = p_{in} - p_{out} = v_d \cdot [i_{dm} - (i_{dLm} + i_{dLh})] = v_d \cdot i_{ch} = p_h \tag{4.75}$$

Considerando a existência de uma parcela ativa de potência p_{cm} fluindo entre a rede e o filtro ativo paralelo de forma a compensar as perdas do conversor, a expressão (4.75) pode ser reescrita por:

$$p_{sc} = v_d \cdot [i_{dm} + i_{cm} - (i_{dLm} + i_{dLh})] = v_d \cdot (i_{cm} + i_{ch}) = p_{cm} + p_h \tag{4.76}$$

Onde i_{ch} é a parcela de corrente oscilante de compensação do filtro ativo paralelo e i_{cm} é a parcela ativa de corrente que flui entre a rede e o inversor de modo a controlar a tensão no barramento *cc*. Assumindo que a potência ativa p_{cm} é igual à potência p_{dc} do lado *cc*, tem-se:

$$p_{cm} = v_d i_{cm} = v_{dc} i_{dc} = p_{dc} \tag{4.77}$$

Onde, pela Fig. 4.14, v_{dc} e i_{dc} são a tensão e a corrente do barramento *cc*, respectivamente. Portanto, a corrente no barramento *cc* é dada por:

$$i_{dc} = C_{dc} \frac{dv_{dc}}{dt} \tag{4.78}$$

Ou ainda,

$$i_{dc} = \frac{v_d \cdot i_{cm}}{v_{dc}}. \tag{4.79}$$

Através de (4.78) e (4.79) obtém-se:

$$\frac{dv_{dc}}{dt} = \frac{1}{C_{dc}}\left(\frac{v_d \cdot i_{cm}}{v_{dc}}\right) \tag{4.80}$$

Uma vez que a variação de tensão no barramento *cc* é pequena, pode-se construir a malha de controle usando um modelo de pequenos sinais. Realizando a linearização da equação (4.80) em torno de um ponto de operação definido por v'_{dc} e i'_{cm} tem-se:

$$\frac{dv_{dc}}{dt} = f(v_{dc}, i_{cm}) = f(v'_{dc}, i'_{cm}) + \frac{\partial f}{\partial v_{dc}}\Big|_y \left(v_{dc} - v'_{dc}\right) + \frac{\partial f}{\partial i_{cm}}\Big|_y \left(i_{cm} - i'_{cm}\right) + \ldots \tag{4.81}$$

Onde, $y = (v_{dc} = v'_{dc};\ i_{cm} = i'_{cm})$

$$\frac{dv_{dc}}{dt} - \frac{dv_{dc}}{dt}\Big|_y \cong \frac{\partial f}{\partial v_{dc}}\Big|_y (\Delta V_{dc}) + \frac{\partial f}{\partial i_{cm}}\Big|_y (\Delta I_{cm}) \tag{4.82}$$

Ou ainda,

$$\frac{d\Delta V_{dc}}{dt} \cong \frac{v_d i'_{cm}}{C_{dc}}\left(-\frac{1}{(v'_{dc})^2}\right)\Delta V_{dc} + \frac{v_d}{C_{dc} v'_{dc}}\Delta I_{cm} \tag{4.83}$$

Aplicando a transformada de *Laplace* em (4.83), obtém-se:

$$\Delta V_{dc}(s)\, s + \frac{v_d i'_{cm}}{C_{dc}}\left(\frac{1}{v'^{\,2}_{dc}}\right)\Delta V_{dc}(s) = \frac{v_d}{C_{dc} v'_{dc}}\Delta I_{cm}(s) \tag{4.84}$$

Desse modo, através de (4.84), o diagrama de blocos do modelo linearizado que representa o sistema de regulação da tensão no barramento *cc* é apresentado na Fig. 4.15, considerando a função de transferência do controlador *PI*, $G_{pi}(s) = (K_I/s) + K_p$ e a função de transferência do conversor *VSI* do filtro ativo $G_c(s) = 1$.

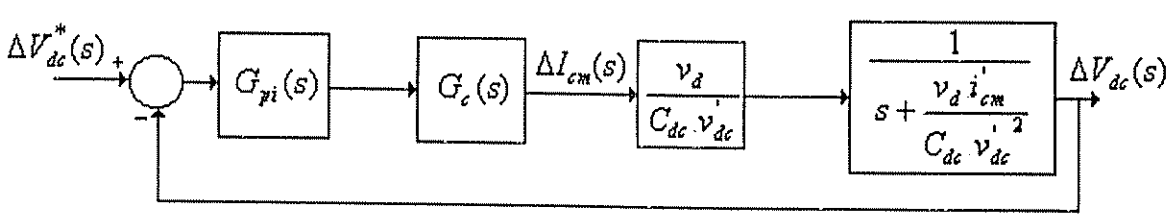


Fig. 4.15-Diagrama de blocos do sistema de regulação da tensão no barramento *cc*.

Pelo diagrama de blocos da Fig. 4.15, a função de transferência do sistema é dada por:

$$\frac{\Delta V_{dc}(s)}{\Delta V_{dc}^{*}(s)} = \frac{\dfrac{K_I v_d}{C_{dc} v_{dc}^{'}}\left(\dfrac{K_p}{K_I}s + 1\right)}{s^2 + \dfrac{v_d}{C_{dc} v_{dc}^{'}}\left(\dfrac{i_{cm}^{'}}{v_{dc}^{'}} + K_p\right)s + \dfrac{K_I v_d}{C_{dc} v_{dc}^{'}}} \tag{4.85}$$

O diagrama da Fig. 4.15, pode ser redesenhado pela Fig. 4.16, considerando as expressões (4.77) e (4.85) onde $i_{cm}^{'} = 0$, $v_{dc}^{'} = V_{dc}^{*} = V_{dc}$.

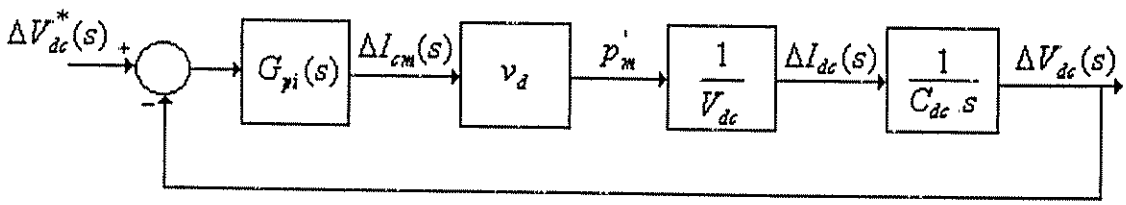


Fig. 4.16 - Diagrama de blocos do sistema de regulação da tensão no barramento *cc*.

Assim, a função de transferência do sistema de regulação da tensão no barramento *cc* é obtida pela expressão (4.86).

$$\frac{\Delta V_{dc}(s)}{\Delta V_{dc}^{*}(s)} = \frac{\dfrac{K_I v_d}{C_{C_{dc}} V_{dc}}\left(\dfrac{K_p}{K_I}s + 1\right)}{s^2 + \dfrac{v_d K_p}{C_{dc} V_{dc}}s + \dfrac{K_I v_d}{C_{dc} V_{dc}}} \tag{4.86}$$

No caso do barramento *cc* ser composto por um banco de baterias, o controlador *PI* deve ser projetado, inicialmente, desconsiderando o mesmo, o que caracteriza o caso mais crítico, pois idealmente o banco de baterias pode ser considerado como um grande capacitor de capacitância infinita. No entanto, o controlador de tensão do barramento *cc* ainda deve incluir uma malha adicional para limitar a corrente das baterias. Quanto aos *ripples* de corrente existentes nas baterias, estes devem ser minimizados através da utilização de pequenos filtros *LC* no barramento *cc*.

4.5.2.2 – Dimensionamento do capacitor *cc* - C_{dc}

A compensação da potência harmônica p_h, através do filtro ativo, provoca flutuações de tensão no capacitor *cc* do barramento [24, 64]. Para suprir as solicitações da carga com respeito à potência p_h, o capacitor *cc* deve absorver uma determinada variação de energia, durante um certo

intervalo de tempo, sem que isto resulte em oscilações excessivas no barramento. Esta energia, denominada por ϖ, é dada pela equação (4.87).

$$\varpi = \int_{t1}^{t2} p_h dt \tag{4.87}$$

Considerando a potência oscilante p_h senoidal tem-se:

$$\varpi = \int_{t1}^{t2} P_M sin(\omega_h t) dt \tag{4.88}$$

Realizada a integração da equação (4.88) no intervalo de integração correspondente a $\Delta t = t_2 - t_1 = T_h / 2$ obtém-se:

$$\varpi = \frac{2P_M}{\omega_h} \tag{4.89}$$

Onde $\omega_h = 2\pi f_h = \frac{2\pi}{T_h}$ (rad/s) é a freqüência angular da ondulação da tensão no capacitor *cc*.

Tem-se ainda que a energia absorvida pelo capacitor *cc* a cada meio período ($T_h / 2$) é dada por:

$$\frac{\varpi}{2} = \frac{1}{2} C_{dc} \left(V_{C_{dc\,\max}}^2 - V_{C_{dc\,\min}}^2 \right) \tag{4.90}$$

Definindo ε a regulação de tensão no barramento e $V_{C_{dc}}$ a tensão média no capacitor *cc*, pelas equações (4.91) e (4.92), respectivamente, a equação (4.90) poderá ser reescrita por (4.93)

$$\varepsilon = \frac{V_{C_{dc\,\max}} - V_{C_{dc\,\min}}}{V_{C_{dc}}} \tag{4.91}$$

$$V_{C_{dc}} = \frac{V_{C_{dc\,\max}} + V_{C_{dc\,\min}}}{2} \tag{4.92}$$

$$\frac{\varpi}{2} = \varepsilon C_{dc} V_{C_{dc}}^2 \tag{4.93}$$

Desse modo, através das expressões (4.89) e (4.93), o valor do capacitor *cc* pode ser determinado pela equação (4.94).

$$C_{dc} = \frac{P_M}{\varepsilon \omega_h V_{C_{dc}}^2} \tag{4.94}$$

4.5.3 – Diagrama para geração de sincronismo baseado no sistema *PLL*

Os sistemas *PLL* (*Phase Locked Loop*) são utilizados em diversas aplicações de equipamentos onde existe a necessidade de informações da tensão da rede elétrica como por exemplo, freqüência, ângulo, fase, etc. O bom desempenho de algumas aplicações tais como os filtros ativos de potência, cicloconversores, compensadores estáticos de reativos, sistemas ininterruptos de energia, dentre outros, dependem da qualidade e precisão com que uma ou mais informações relacionadas com a rede elétrica são obtidas.

Neste trabalho, para implementar o compensador *SRF*, um circuito *PLL* é utilizado para obter o sincronismo do controlador na freqüência síncrona ω e gerar as coordenadas $cos\theta$ e $sen\theta$, onde $\theta = \omega t$. A descrição de funcionamento, o modelo e os procedimentos de projeto do sistema *PLL* implementado, são apresentados no *Apêndice B*.

4.6 – Estratégia de compensação baseado no método das correntes instantâneas ativa e reativa (método i_d-i_q).

O método i_d - i_q, proposto por *Marques et al.* [23, 27] (1997), caracteriza-se por ser similar ao método *SRF*, podendo ainda ser chamado de método *SRF* modificado. A diferença fundamental reside na forma com que são geradas as coordenadas $cos\theta$ e $sen\theta$ que definem o vetor unitário síncrono. Enquanto no método *SRF* os vetores unitários são obtidos via um circuito *PLL*, no método i_d - i_q estes vetores são obtidos diretamente do eixo de referência estacionário $\alpha\beta$, como mostrado na Fig. 4.17 (a) e representados através das equações (4.95) e (4.96).

$$\cos\theta = \frac{v_\alpha}{\sqrt{v_\alpha^{\ 2} + v_\beta^{\ 2}}} \tag{4.95}$$

$$\operatorname{sen}\theta = \frac{v_\beta}{\sqrt{v_\alpha^{\ 2} + v_\beta^{\ 2}}} \tag{4.96}$$

O fato do método i_d - i_q não estar vinculado à utilização de circuitos de sincronismo, como por exemplo o circuito *PLL*, torna-o independente da freqüência da rede. Por outro lado, possui o inconveniente dos vetores unitários $cos\theta$ e $sen\theta$ serem sensíveis aos harmônicos e desequilíbrios das tensões de alimentação como visto pelas equações (4.95) e (4.96). O algoritmo para a determinação das correntes de compensação de referência está mostrado na Fig. 4.17 (b).

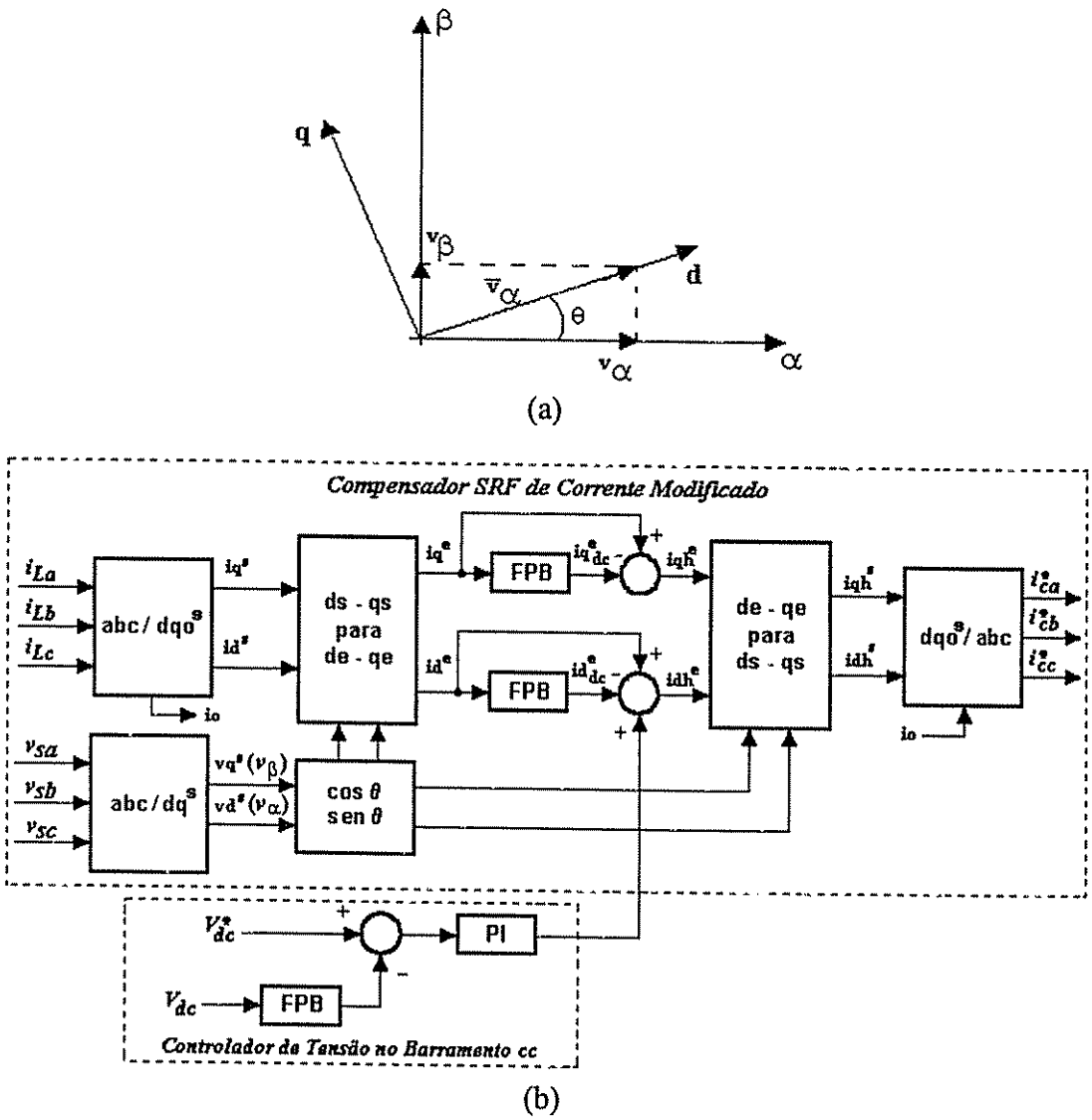


Fig. 4.17 – Método i_d - i_q : (a) Vetores instantâneos de tensão; (b) Diagrama de blocos do compensador *SRF* de corrente modificado pelo método i_d - i_q .

4.7 – Compensação harmônica da tensão de entrada através do *FAS* usando os métodos *SRF* e componentes simétricas.

O *FAZ*, a ser estudado nesta seção, está voltado para a compensação da tensão de saída, ou seja, a eliminação de harmônicos e/ou desequilíbrios de tensão na alimentação de entrada. Problemas oriundos da assimetria da tensão de entrada, na alimentação de diversos tipos de cargas trifásicas, são amplamente discutidos em [62].

A regulação da tensão de saída é estudada no capítulo 5, onde são apresentados dois algoritmos distintos para este fim, os quais são usados nos sistemas de energia ininterrupta propostos neste trabalho.

4.7.1 – Método para a compensação de tensão utilizando o compensador *SRF*

O diagrama de blocos do compensador *SRF* para a compensação de tensão está mostrado na Fig. 4.18. Para a geração das tensões de compensação de referência $(v_{ca}^*, v_{cb}^*, v_{cc}^*)$, são necessárias as informações das grandezas de tensão a serem compensadas (v_{sa}, v_{sb}, v_{sc}).

O princípio, bem como o procedimento de obtenção das tensões de compensação, estão descritos no item 4.5 deste capítulo, onde foi considerada a compensação dos harmônicos e reativos gerados pela corrente de carga. Neste caso, nas equações 4.67 à 4.70, basta substituir as grandezas de corrente pelas de tensão, para a geração das tensões de compensação.

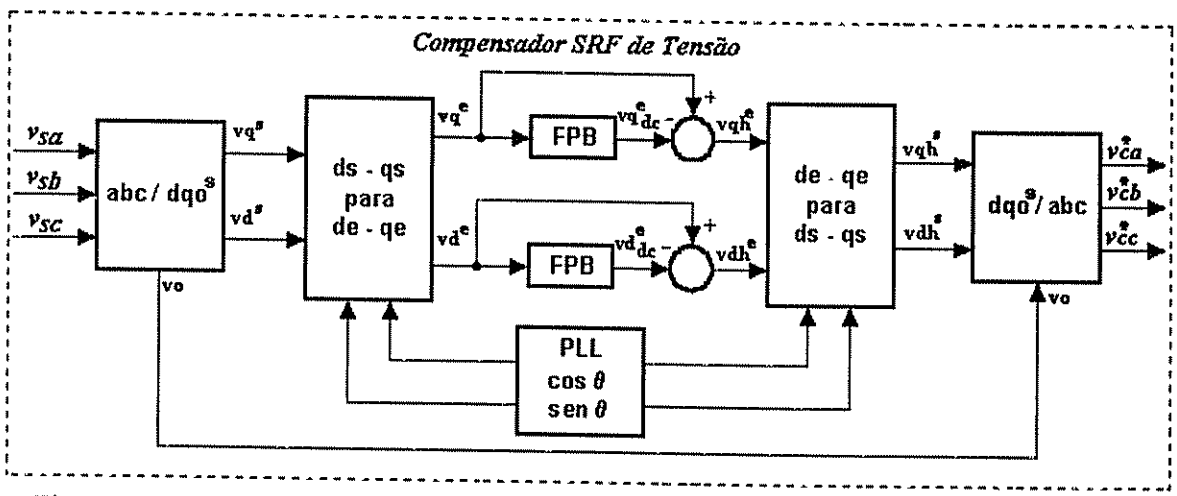


Fig. 4.18 – Diagrama de blocos do compensador *SRF* de tensão.

Pelo fato do sistema de alimentação ser desequilibrado, existirá a presença da componente de seqüência negativa de tensão. O compensador *SRF* de tensão, mostrado na Fig. 4.18, transforma a componente fundamental de seqüência negativa em componente de 120 Hz no eixo síncrono de referência dq^e. Isto pode ser observado através das simulações de uma sistema desequilibrado e sem harmônicos, mostrado na Fig. 4.19. Esta simulação apresenta as tensões trifásicas na entrada do *FAS* (v_{sa}, v_{sb}, v_{sc}), as tensões no eixo síncrono v_q^e e v_d^e, as tensões de compensação das fase *abc* (v_{ca}, v_{cb}, v_{cc}) e as tensões de saída do filtro já balanceadas (v_{fa}, v_{fb}, v_{fc}). Como na compensação de corrente, a freqüência de corte do *FPB* da malha de tensão no eixo síncrono dq^e deve ser uma década abaixo da freqüência de 120 Hz. Na Fig. 4.20 são apresentadas as mesmas grandezas da Fig. 4.18, considerando a presença do 5° e 7° harmônicos na tensão de entrada. Observa-se a eliminação dos harmônicos da tensão de entrada, bem como o balanceamento das mesmas, obtido através das tensões de compensação (v_{ca}, v_{cb}, v_{cc}).

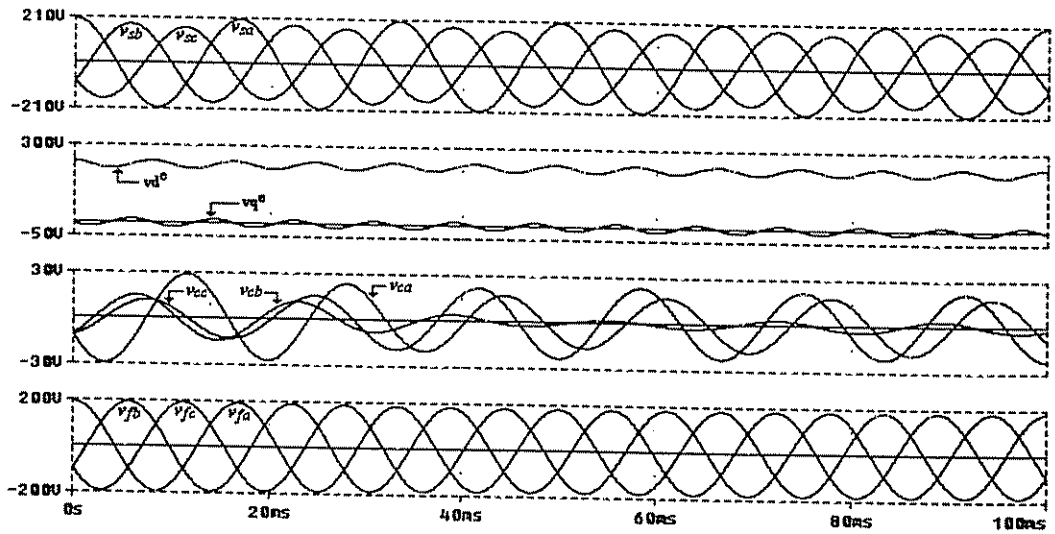


Fig. 4.19 – Simulação do *FAS* na compensação de tensões desequilibradas e sem harmônicos.

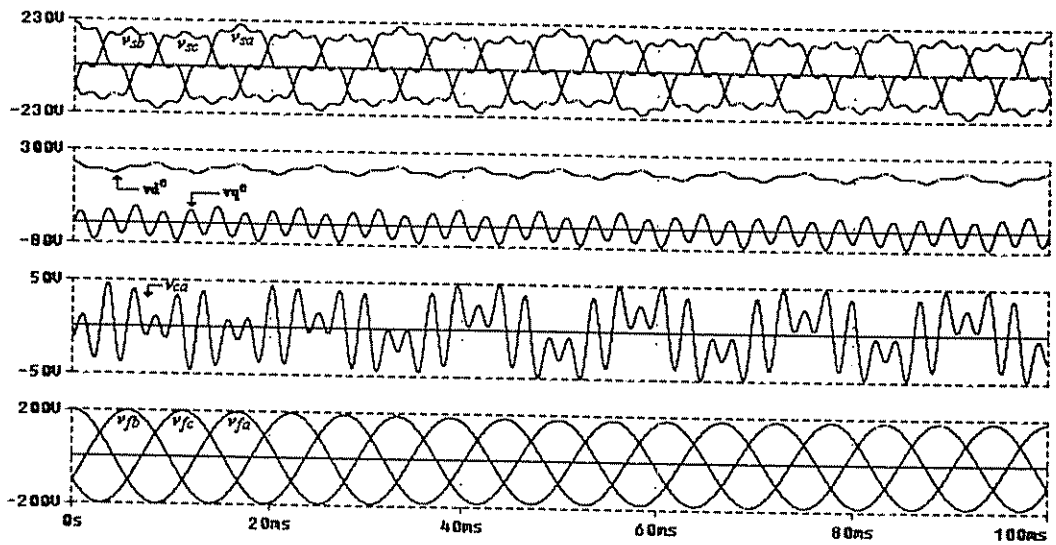


Fig. 4.20 – Simulação do *FAS* na compensação de tensões desequilibradas e com harmônicos.

4.7.2 – Método para a compensação de tensão utilizando componentes simétricas

A utilização das componentes simétricas em filtros ativos, destinadas para a compensação da tensão de entrada, tem sido empregada em conjunto com a compensação de correntes harmônicas da carga [58]. Em [62], as componentes simétricas foram usadas na implementação de um condicionador ativo de linha.

O teorema formulado por *Fortescue* [66] mostra que um sistema trifásico de três fasores desbalanceados pode ser decomposto em três sistemas trifásicos balanceados chamados de

componentes simétricas de seqüência positiva, negativa e zero. A transformação fasorial de tensões e/ou correntes em componentes simétricas esta baseada no operador 'a' definido por:

$$a = 1\angle 120^o \tag{4.97}$$

As componentes de seqüência positiva $\dot{v}_{a1}$, negativa $\dot{v}_{a2}$ e zero $\dot{v}_{ao}$ são definidas pela expressão abaixo:

$$\begin{bmatrix} \dot{v}_{ao} \\ \dot{v}_{a1} \\ \dot{v}_{a2} \end{bmatrix} = \frac{1}{3} \cdot \begin{bmatrix} 1 & 1 & 1 \\ 1 & a & a^2 \\ 1 & a^2 & a \end{bmatrix} \begin{bmatrix} \dot{v}_{sa} \\ \dot{v}_{sb} \\ \dot{v}_{sc} \end{bmatrix} \tag{4.98}$$

Onde $\dot{v}_{sa} = V_m\angle 0^o$, $\dot{v}_{sb} = V_m\angle -120^o$ e $\dot{v}_{sc} = V_m\angle -240^o$ são as tensões de fase do sistema.

A transformação inversa da equação (4.98) é dada por:

$$\begin{bmatrix} \dot{v}_{sa} \\ \dot{v}_{sb} \\ \dot{v}_{sc} \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 \\ 1 & a^2 & a \\ 1 & a & a^2 \end{bmatrix} \begin{bmatrix} \dot{v}_{ao} \\ \dot{v}_{a1} \\ \dot{v}_{a2} \end{bmatrix} \tag{4.99}$$

O princípio de compensação consiste em calcular tensões de referência a serem impostas pelo filtro ativo série de maneira a compensar as componentes de seqüência negativa e zero. Os sinais de referência são gerados fazendo a componente de seqüência positiva igual a zero como mostrado na equação (4.100).

$$\begin{bmatrix} \dot{v}_{ca}^* \\ \dot{v}_{cb}^* \\ \dot{v}_{cc}^* \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 \\ 1 & a^2 & a \\ 1 & a & a^2 \end{bmatrix} \begin{bmatrix} -\dot{v}_{ao} \\ 0 \\ -\dot{v}_{a2} \end{bmatrix} \tag{4.100}$$

Dessa forma, as tensões de saída do *FAS* no domínio do tempo são dadas por (4.101):

$$\begin{bmatrix} v_{fa}(t) \\ v_{fb}(t) \\ v_{fc}(t) \end{bmatrix} = \begin{bmatrix} v_{sa}(t) \\ v_{sb}(t) \\ v_{sc}(t) \end{bmatrix} - \begin{bmatrix} v_{ca}^*(t) \\ v_{cb}^*(t) \\ v_{cc}^*(t) \end{bmatrix} \tag{4.101}$$

A Fig. 4.21 mostra as simulações da compensação de um sistema desequilibrado utilizando componentes simétricas. Desse modo, por (4.101), ao subtrair as tensões desequilibradas (v_{sa}, v_{sb}, v_{sc}) pelas tensões de referência $(v_{ca}^*, v_{cb}^*, v_{cc}^*)$ obtêm-se as tensões equilibradas na saída do filtro (v_{fa}, v_{fb}, v_{fc}).

Bhavaraju et al. [62], ao empregar o conceito de componentes simétricas, realizam a compensação do desequilíbrio das tensões de linha de um sistema trifásico atuando em apenas uma das fases do sistema.

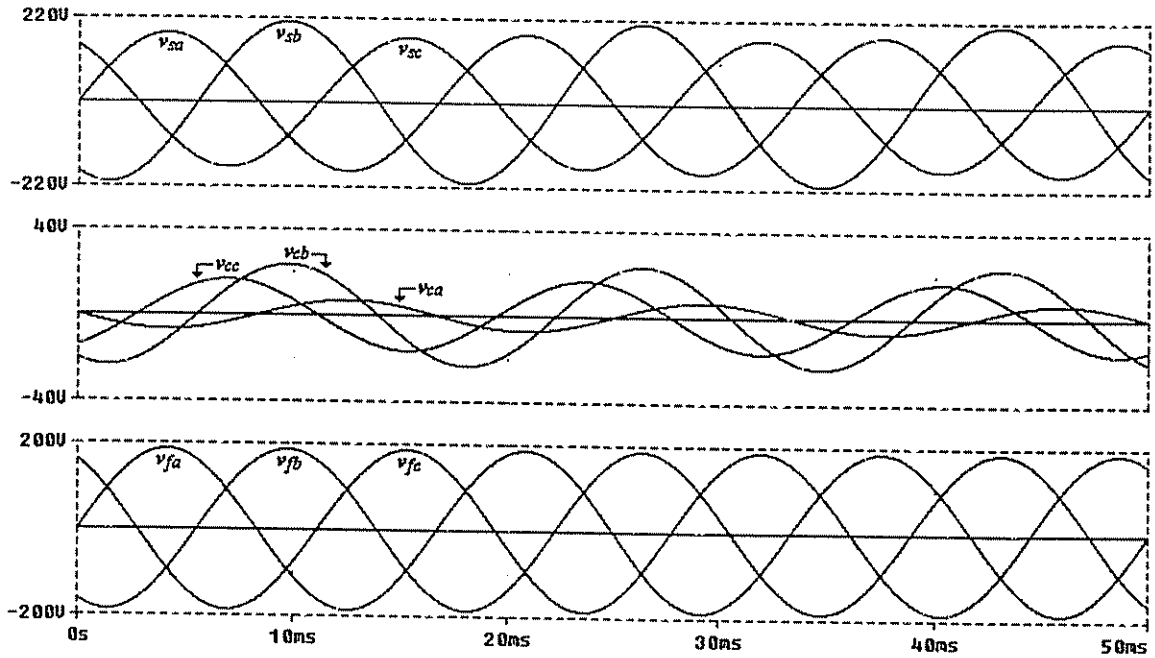


Fig. 4.21 – Simulação do *FAS* na compensação de tensões desequilibradas utilizando componentes simétricas.

4.8 – Simulações digitais do filtro ativo paralelo na compensação dos harmônicos de corrente gerados por cargas não lineares

Nesta seção são realizadas simulações dos quatro métodos de compensação *p-q*, *p-q-e*, *SRF* e i_d - i_q usados na compensação de harmônicos gerados por cargas não lineares. É considerado um sistema trifásico a quatro fios, alimentando cargas monofásicas não lineares desequilibradas, como mostrado na Fig. 4.22.

A fonte de alimentação trifásica, usada nas simulações, possui três características distintas, sendo elas: perfeitamente equilibrada e sem harmônicos, desequilibrada e sem harmônicos e desequilibrada com harmônicos de 5ª e 7ª ordem. O desequilíbrio considerado se situa em torno de ± 10% da tensão de fase nominal de 127 Volts eficazes.

As Figs. 4.23, 4.24 e 4.25 apresentam a simulação do *FAP* utilizando o método de compensação *p-q*, apresentado na seção 4.3.1. Pela Fig. 4.23, mesmo com as tensões de alimentação trifásicas (V_a, V_b, V_c) puramente senoidais e equilibradas, observa-se claramente a distorção das

correntes da fonte (i_{sa}, i_{sb}, i_{sc}) pelo fato do algoritmo *p-q* não considerar a compensação da corrente de neutro. As distorções são maiores quando as tensões de entrada são desequilibradas, ou ainda são desequilibradas com a presença de harmônicos, como pode ser visto através das Figs. 4.26 e 4.27, respectivamente.

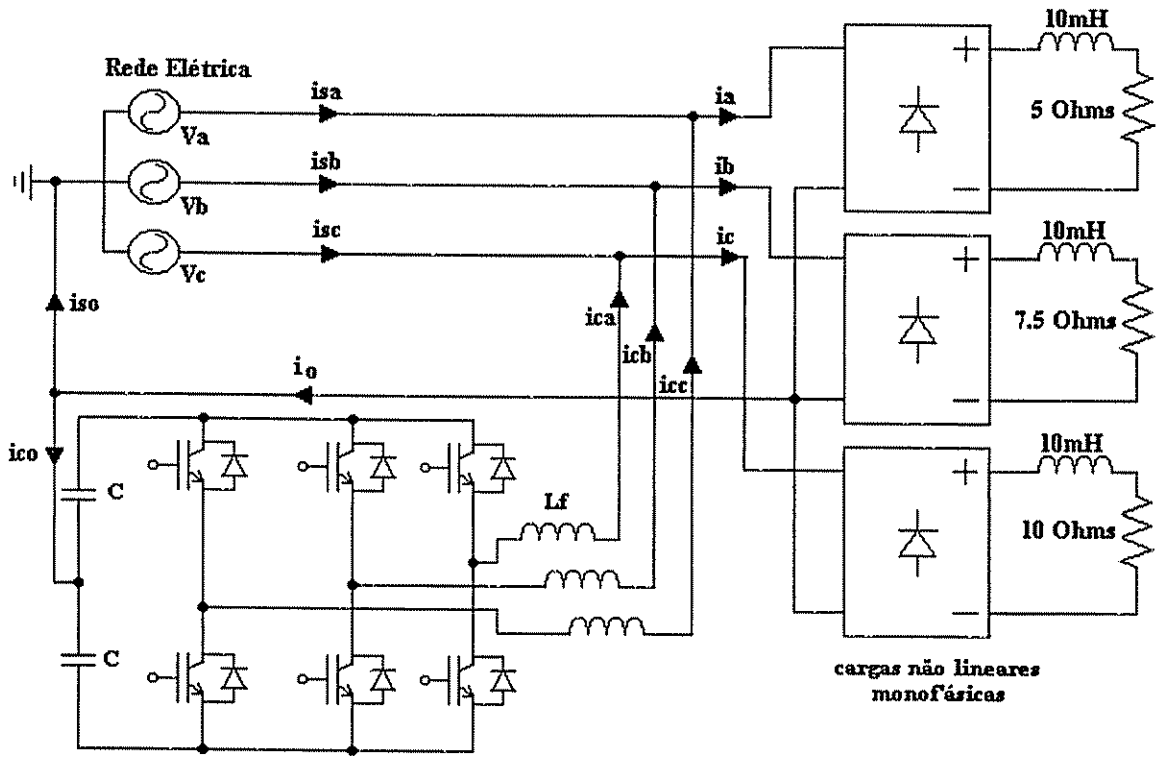


Fig. 4.22 – *FAP* para a compensação de harmônicos de corrente de cargas monofásicas não lineares.

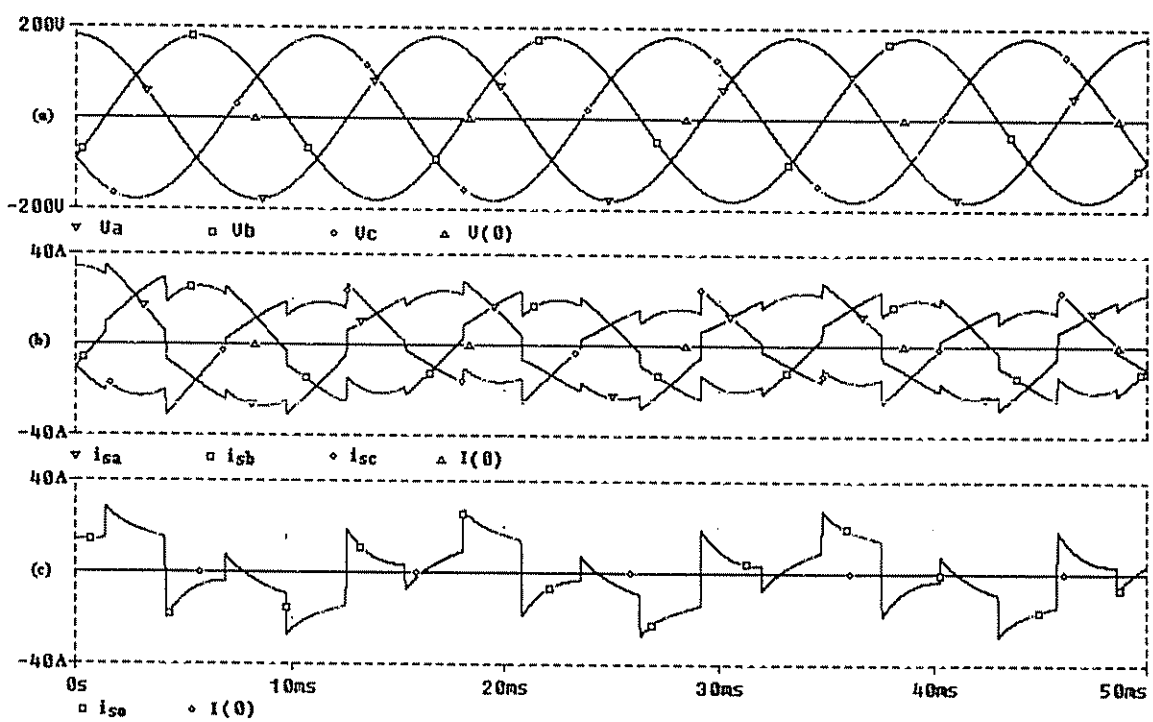


Fig. 4.23 – Método *p-q* para tensões de alimentação equilibradas.

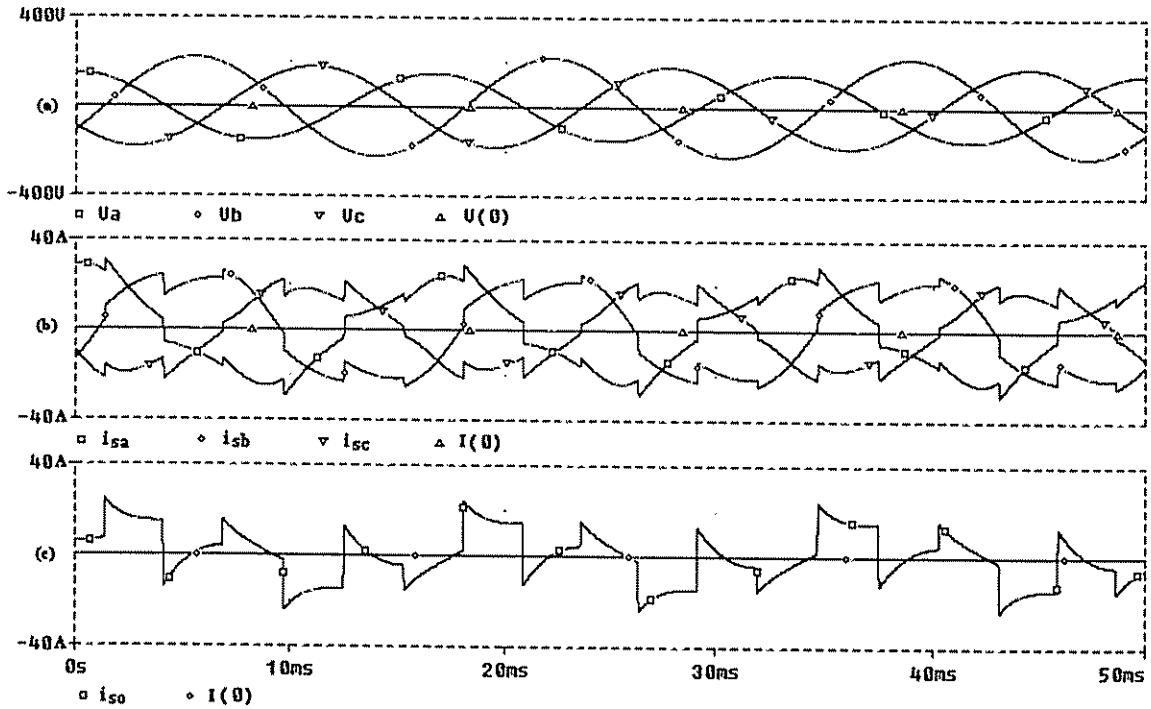


Fig. 4.24 – Método *p-q* para tensões de alimentação desequilibradas.

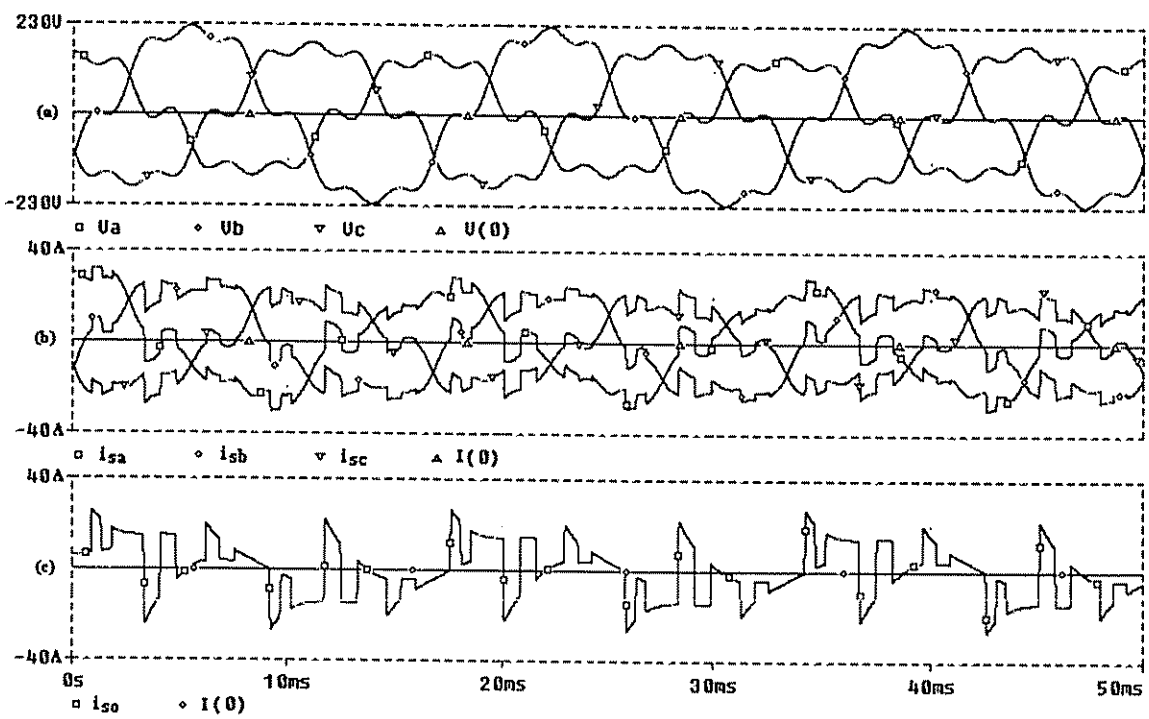


Fig. 4.25 – Método *p-q* para tensões de alimentação desequilibradas e com harmônicos.

O método *p-q* também foi usado na simulação de um retificador trifásico a diodos no qual não existe corrente de neutro. Para tensões equilibradas e sem harmônicos de tensão o método *p-q* teve um bom desempenho no que se refere ao equilíbrio das correntes de fase e baixa distorção

harmônica, como visto na Fig. 4.26. Já com tensões de alimentação desequilibradas com e sem harmônicos mostradas pelas Figs. 4.27 e 4.28, respectivamente, percebe-se maiores distorções nas correntes da fonte i_{sa}, i_{sb} e i_{sc}, caracterizando um aumento da taxa de distorção harmônica.

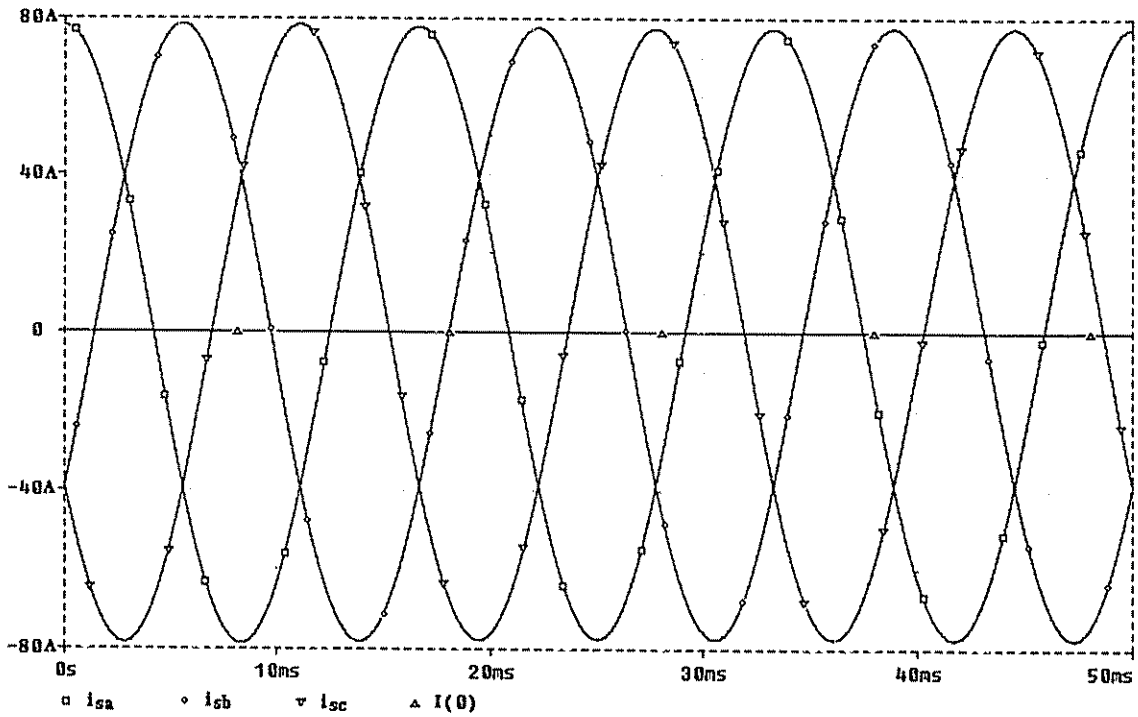


Fig. 4.26 – Correntes compensadas para o método *p-q* com tensões equilibradas (carga - ponte trifásica a diodos)

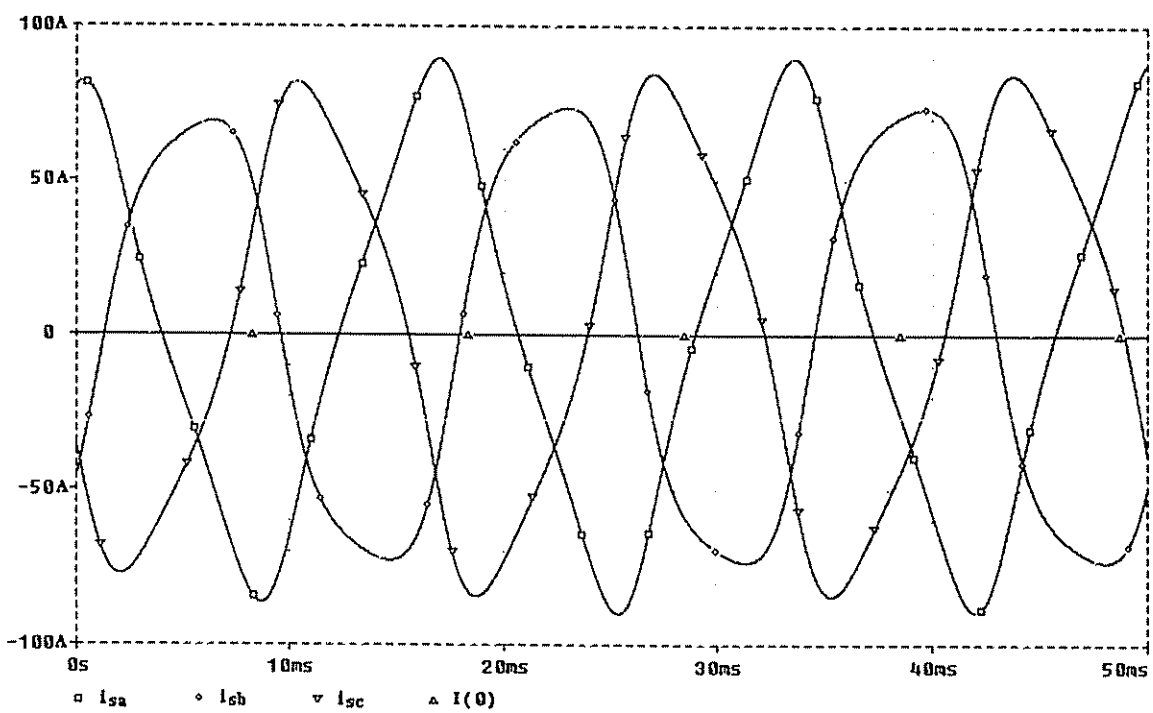


Fig. 4.27 – Correntes compensadas para o método *p-q* com tensões de alimentação desequilibradas (carga - ponte trifásica a diodos)

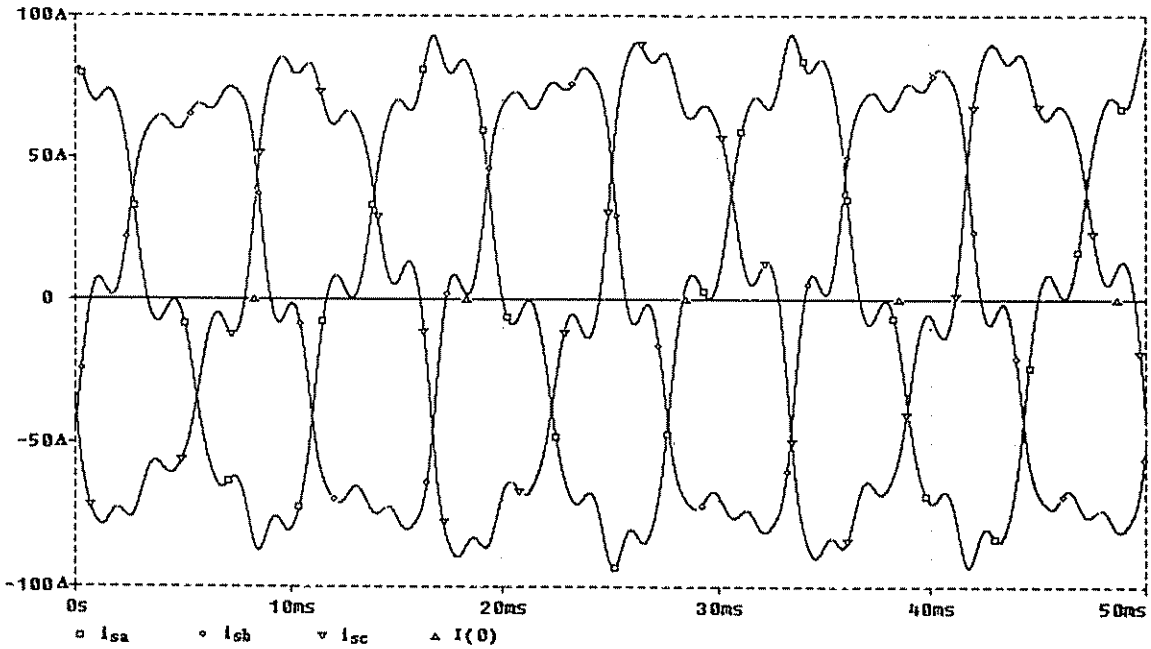


Fig. 4.28 – Correntes compensadas para o método *p-q* com tensões de alimentação desequilibradas e com harmônicos (carga - ponte trifásica a diodos).

Na Fig. 4.29 é mostrada a utilização do método *p-q-e* considerando tensões equilibradas na alimentação dos retificadores monofásicos da Fig. 4.22. Percebe-se um desempenho satisfatório do método pelo fato do algoritmo considerar a compensação da componente de seqüência zero (eq. 4.65). Observa-se que a corrente de neutro (i_{so}), mostrada na Fig. 4.29 (c), situa-se na faixa dos *mili-ampéres* sendo bem inferior ao resultado da simulação da Fig. 4.23 (c).

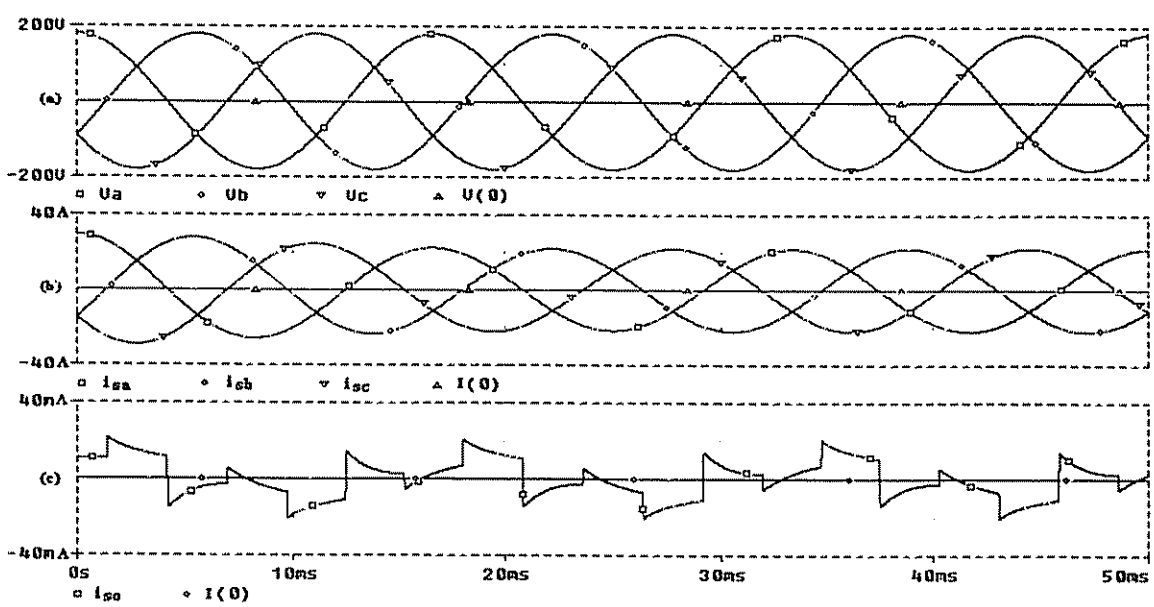


Fig. 4.29 – Método *p-q-e* para as tensões de alimentação equilibradas.

A estratégia de compensação das correntes de entrada (i_{sa}, i_{sb}, i_{sc}) baseada no método das correntes instantâneas ativa e reativa (método i_d-i_q) foi simulada através do algoritmo de compensação estudado na seção 4.6 e os resultados apresentados pelas Figs. 4.30, 4.31 e 4.32. O método possui bom desempenho (Fig. 4.30) quando a fonte de alimentação é equilibrada e não possui harmônicos já que estas não influenciam na geração dos coordenadas $cos\theta$ e $sen\theta$ do vetor unitário, obtidas através das equações (4.95) e (4.96), respectivamente. A única diferença deste método em relação ao método *SRF* é que $cos\theta$ e $sen\theta$ não são obtidos através de um circuito *PLL*, tornando o controle independente da freqüência da rede e de quaisquer variações de ajuste no circuito *PLL*. Observa-se na Fig. 4.30 (a), uma pequena corrente de neutro i_{so} o que caracteriza o excelente equilíbrio das correntes das fases. Possivelmente este pequeno valor de i_{so} se deve a alguma imprecisão nos cálculos das correntes de referência no programa de simulação.

As tensões dos eixos de referência v_α e v_β, geradas através dos vetores unitários $cos\theta$ e $sen\theta$, podem ser vistas pelas Figs. 4.31 (c) e 4.31 (d) (tensões desequilibradas) e 4.32 (c) e 4.32 (d) (tensões desequilibradas e com harmônicos). Percebe-se distorções em v_α e v_β, e consequentemente em $cos\theta$ e $sen\theta$, o que também implica distorções nas correntes de compensação de referência $(i^*_{ca}, i^*_{cb}, i^*_{cc})$ geradas pelo algoritmo de compensação. Pelas simulações das Figs. 4.31 e 4.32 observa-se claramente a influência de v_α e v_β, nas características das correntes de entrada (Figs. 4.31-a e 4.32-a).

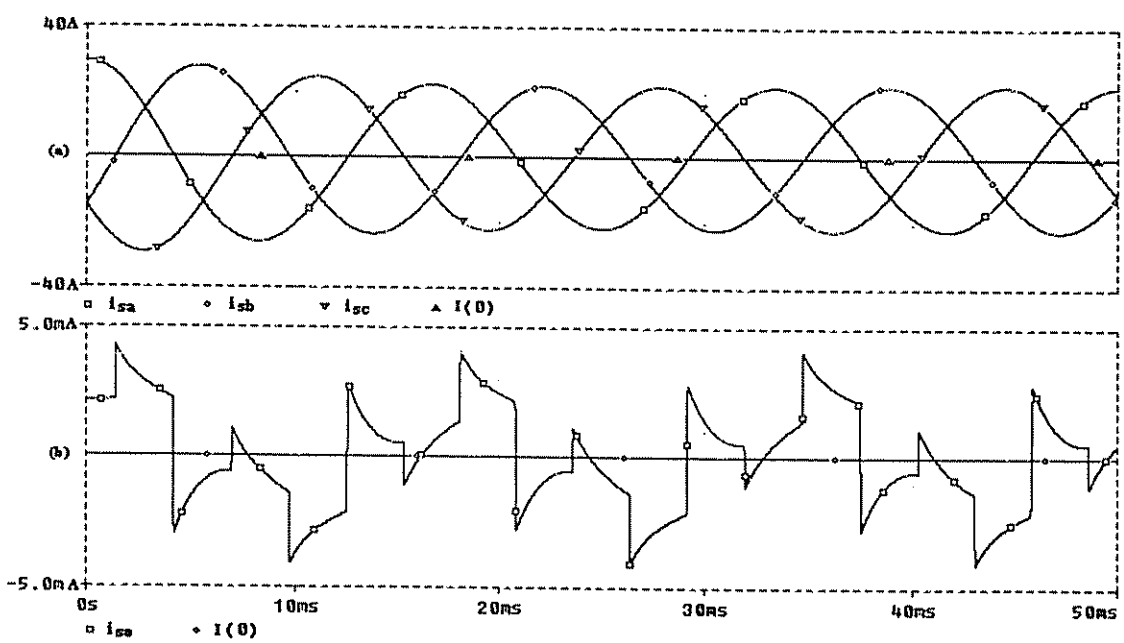


Fig. 4.30 – Método i_d-i_q para as tensões de alimentação equilibradas.

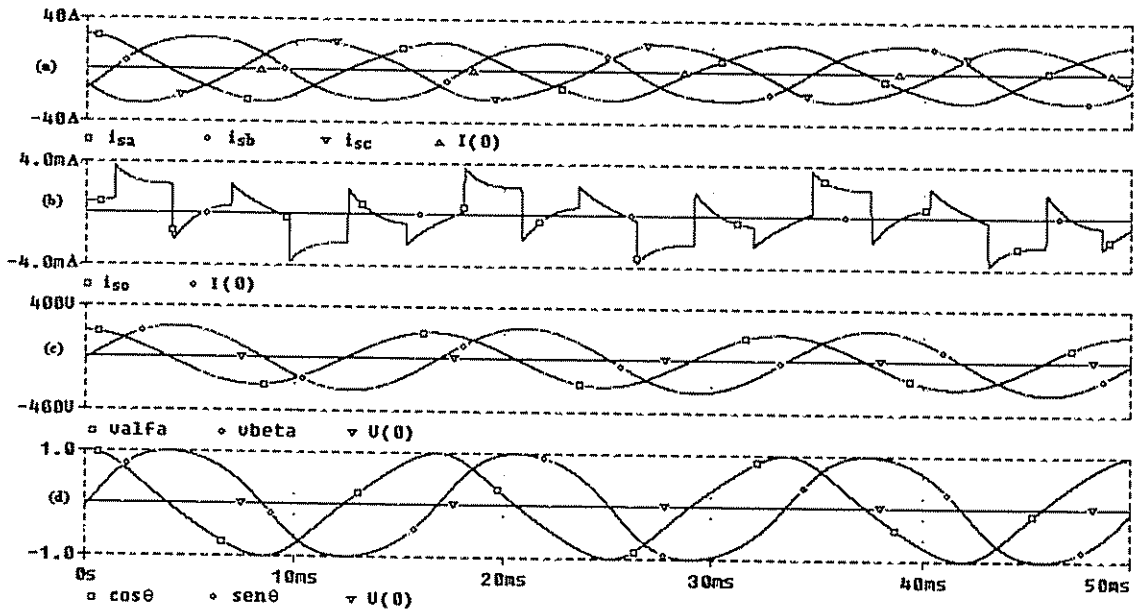


Fig. 4.31 – Método i_d - i_q para as tensões de alimentação desequilibradas.

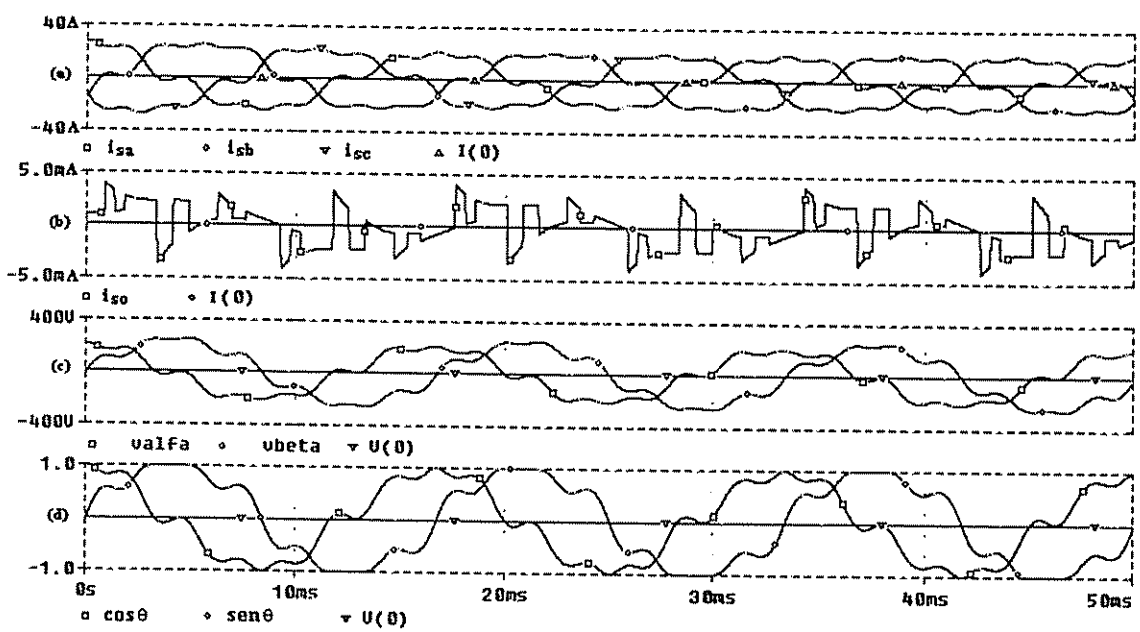


Fig. 4.32 - Método i_d - i_q para as tensões de alimentação desequilibradas e com harmônicos.

A Fig. 4.33 mostra a simulação do compensador *SRF* apresentado na seção 4.5 considerando o pior caso, ou seja, com as tensões de entrada desequilibradas e com harmônicos. Observa-se que independente das características da tensão de alimentação as correntes da fonte tornaram-se equilibradas e sem distorções. Nas Figs. 4.34 (a) e (b) são mostrados os espectros harmônicos da corrente da fonte com e sem compensação, respectivamente. Nas simulações o circuito *PLL* adotado foi considerado ideal.

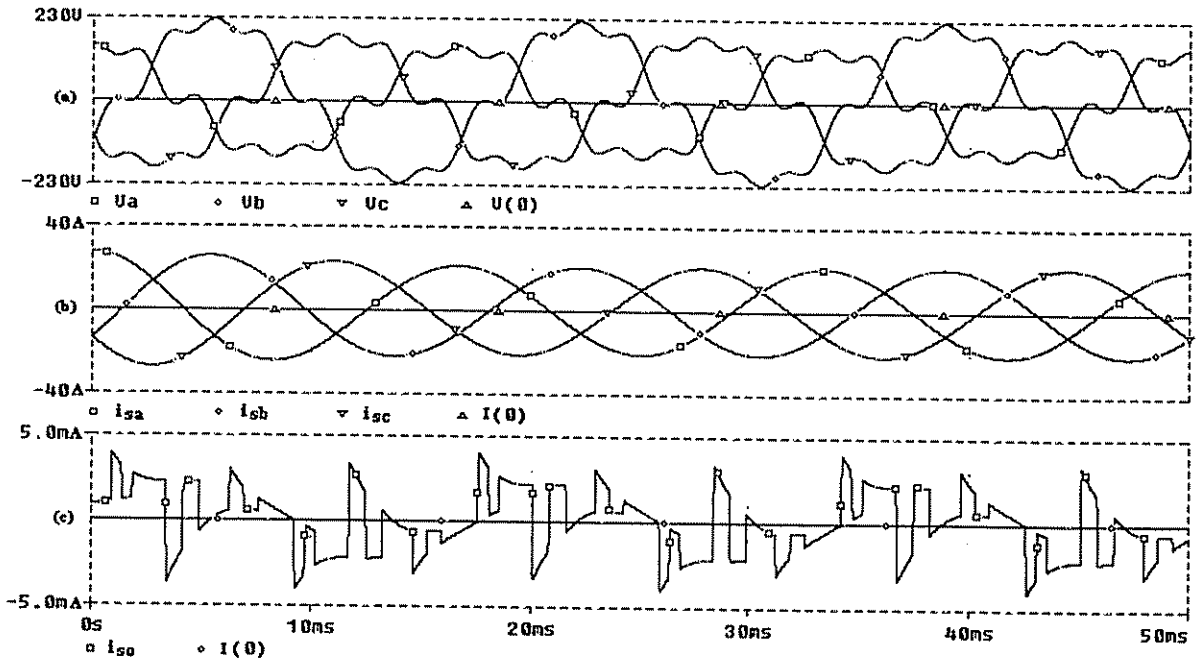
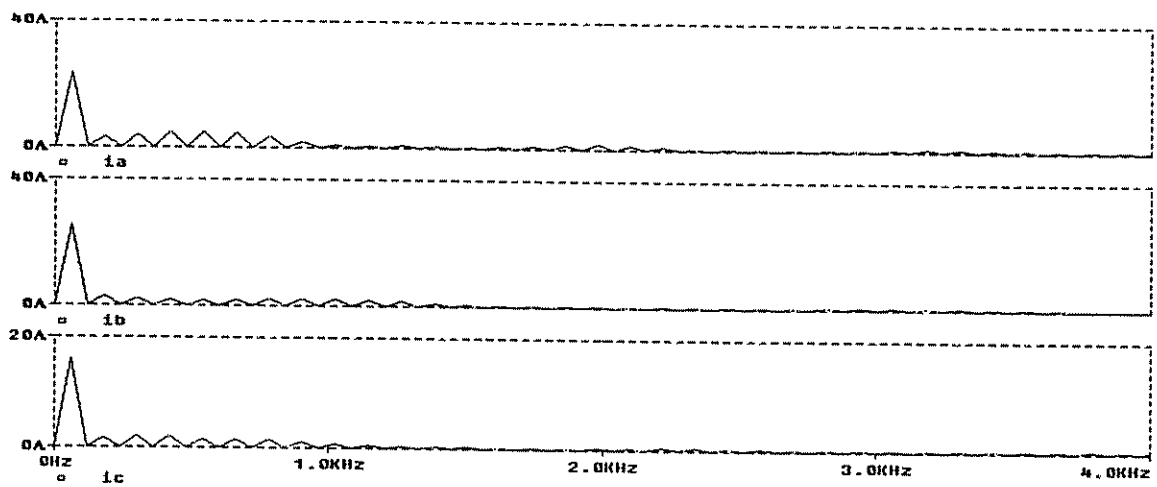
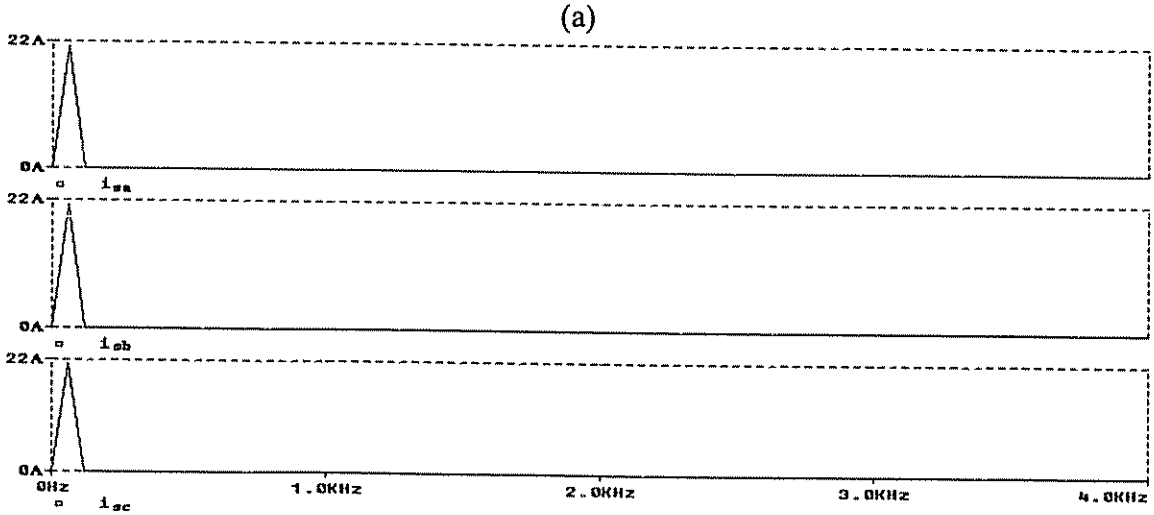


Fig. 4.33 - Método *SRF* para as tensões de alimentação desequilibradas e com harmônicos.



(a)



(b)

Fig. 4.34 – Espectro harmônico das correntes de entrada: (a) sem compensação, (b) com compensação pelo método *SRF*.

4.9 – Simulações do filtro ativo paralelo considerando o método *SRF* para a compensação de reativos e supressão de harmônicos

Com o intuito de exemplificar a versatilidade do método *SRF*, simulações adicionais são apresentadas.

Pelo algoritmo da Fig. 4.9, observa-se a existência de duas grandezas contínuas no eixo síncrono dq^e (id^e e iq^e). Estas ao serem filtradas por filtros passa-baixa, obtêm-se as componentes de seqüência positiva na freqüência fundamental da corrente de carga (id^e_{dc} e iq^e_{dc}), onde id^e_{dc} representa a parcela ativa e iq^e_{dc} a parcela reativa. Quando a carga é geradora de reativos e caso se queira compensá-los, o uso de filtro no eixo q deve ser suprimido de forma a incluir na compensação as parcelas contínua e alternada da corrente iq^e que representam, respectivamente, as parcelas reativa e harmônica da corrente de carga ($iq^e = iq^e_{dc} + iq^e_h$).

Para ilustrar a estratégia de compensação de reativos, é feita a simulação de uma ponte trifásica a tiristores como mostrado na Fig. 4.35, operando com um ângulo de disparo ajustado de 10 (dez) graus. Primeiramente é feito o uso do filtro passa-alta no eixo q de forma a compensar apenas os harmônicos de carga, e em seguida este é retirado de modo a incluir na compensação também os reativos da carga.

A Fig. 4.36 apresenta os resultados da simulação onde compensou-se apenas os harmônicos da carga. Observa-se o defasamento de 10 ° entre a tensão de entrada V_a e corrente compensada na fase a (i_{sa}), caracterizando a presença de reativos na carga. A Fig. 4.37 mostra as mesmas grandezas onde considerou-se no algoritmo a compensação destes reativos. Neste caso, a tensão e corrente de entrada passam a estar em fase apresentando fator de potência unitário, como pode ser visto na Fig. 4.37 (b).

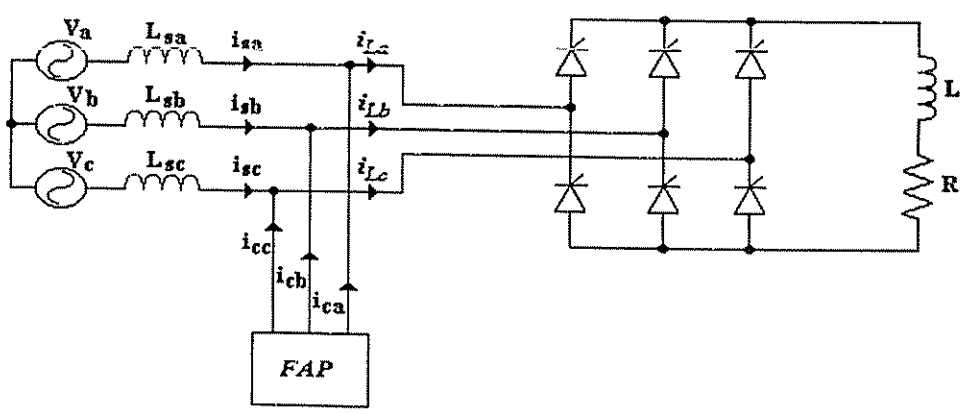


Fig. 4.35 – Filtro ativo paralelo atuando na compensação de reativos e harmônicos.

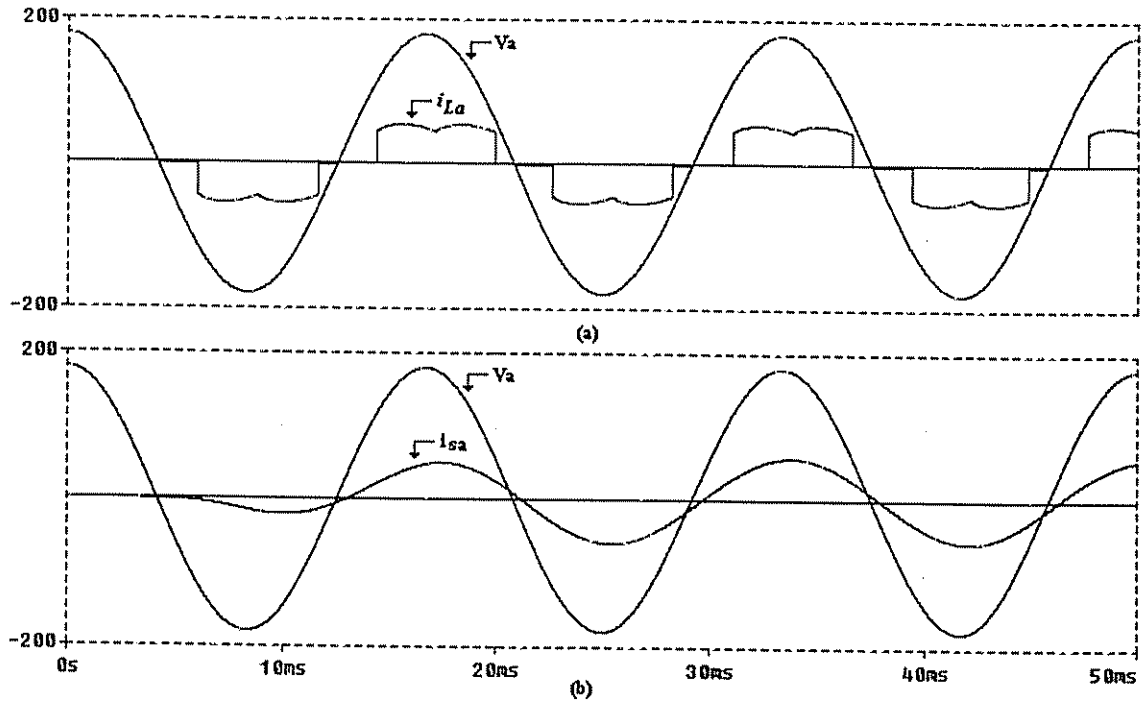


Fig. 4.36 – Método *SRF* sem compensação de reativos – (a) Tensão da fase a (V_a) e corrente de carga da fase a (i_{La}); (b) Tensão da fase a (V_a) e corrente da fase a apenas com supressão dos harmônicos (i_{sa}).

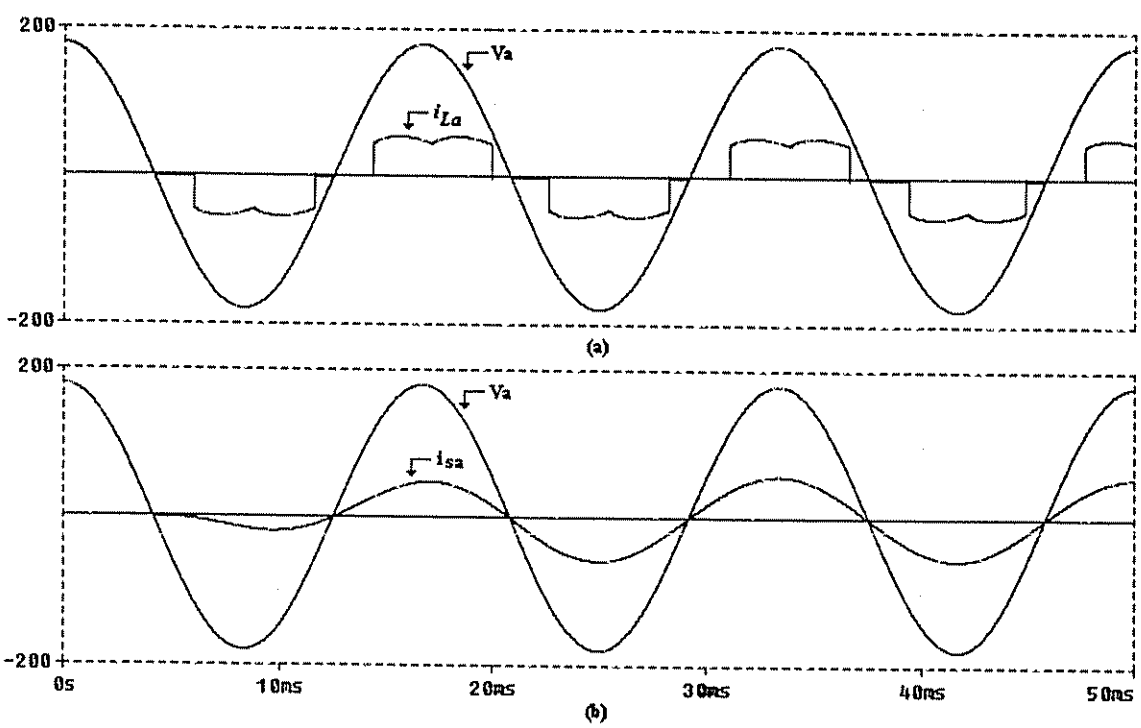


Fig. 4.37 – Método *SRF* com compensação de harmônicos e reativos – (a) Tensão da fase a (V_a) e corrente de carga da fase a (i_{La}); (b) Tensão da fase a (V_a) e corrente da fase a com compensação de reativos e harmônicos (i_{sa}).

4.10 – Simulação do controle da tensão no barramento *cc* através do método *SRF*

Como explanado na seção 4.3.2, a tensão no barramento *cc* deve ser regulada para compensar as perdas nas chaves de potência do conversor *PWM*. A estratégia de controle adotada está apresentada pelo diagrama de blocos da Fig. 4.38.

Foi simulado o *FAP* compensando uma carga composta por uma ponte trifásica retificadora a diodos como mostrado na Fig. 4.38. A modulação *PWM* foi utilizada na simulação com uma freqüência de chaveamento de 20 kHz.

Apesar de não haver necessidade do ponto central no barramento *cc*, em função da ausência do condutor neutro na carga e consequentemente da não necessidade de compensação da corrente de neutro, a topologia de inversor utilizada foi a *Split-capacitor*.

A Fig. 4.39 apresenta a dinâmica do sistema onde aos 100ms foi dado um degrau de carga de 100%. A estabilização das correntes compensadas em aproximadamente dois ciclos da rede, deveu-se ao atraso introduzido pelos filtros passa-alta dos algoritmos de compensação usados para a geração das referências de corrente. Observa-se que a tensão do barramento *cc* estabiliza-se em uma referência de 600 Volts preestabelecida pelo controlador *cc*.

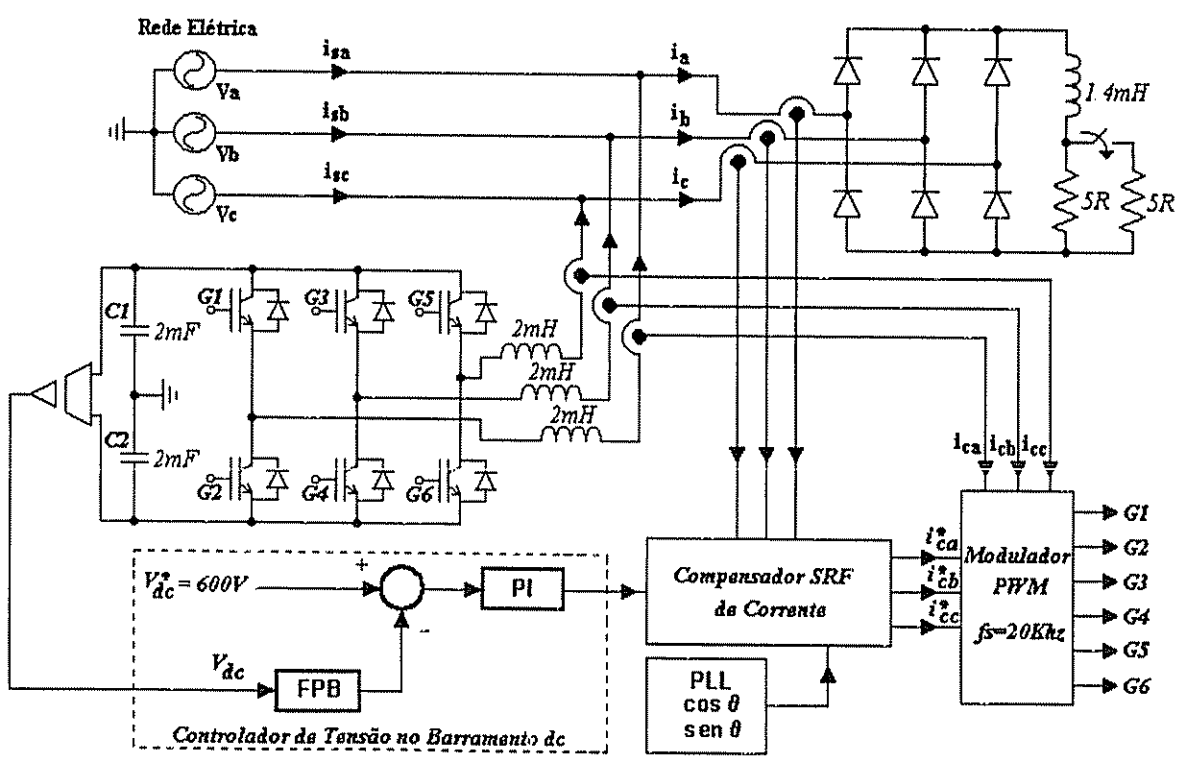


Fig. 4.38 – Filtro Ativo Paralelo com o controlador do barramento *cc*.

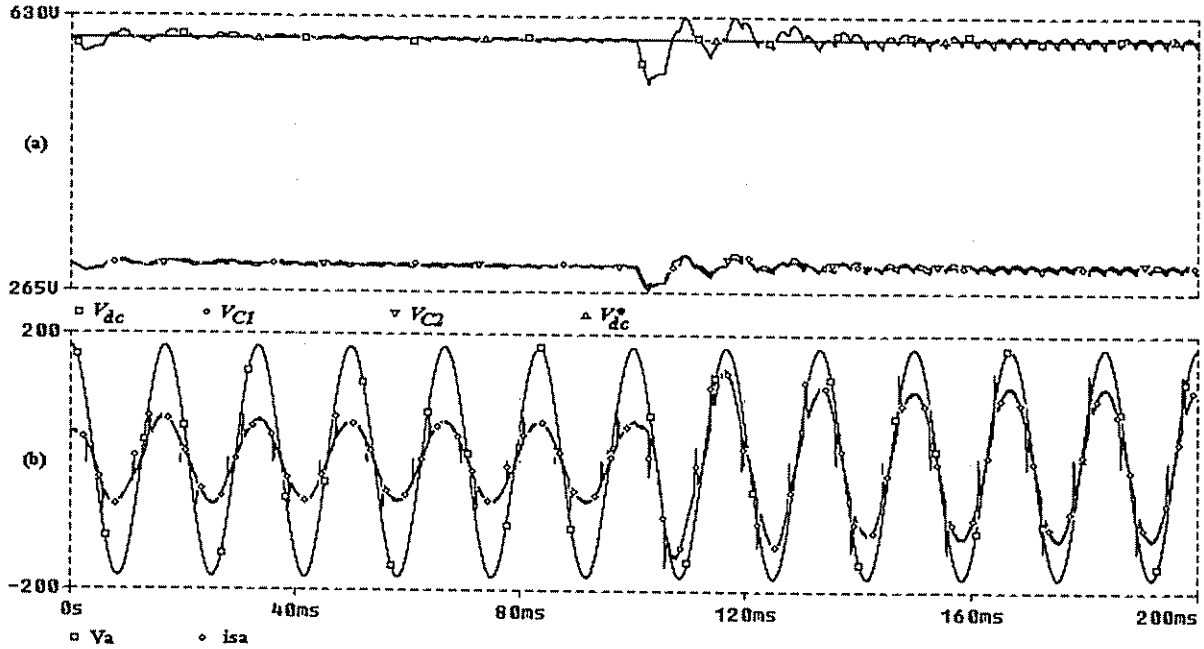


Fig. 4.39 – Controle de tensão no barramento *cc*: (a) Tensão no barramento *cc* e nos capacitores *C1* e *C2*; (b) Tensão e corrente de entrada na fase *a*.

4.11 – Simulação do filtro ativo série-paralelo

A integração do filtro ativo série com o paralelo é um dos objetivos principais deste trabalho. Até então o filtro ativo paralelo foi simulado separadamente do filtro ativo série.

Nesta seção, é apresentada através de simulações, a interação do *FAS* com o *FAP*, utilizando os compensadores *SRF*. A carga utilizada para a simulação é um retificador trifásico a diodos representando uma carga não linear. A fonte de alimentação trifásica possui desequilíbrios e um considerável conteúdo harmônico.

Nas Figs. 4.40 (a) e (b) são mostradas as formas de onda das tensões de entrada sem compensação (V_a, V_b, V_c), e com compensação (V_{fa}, V_{fb}, V_{fc}), respectivamente. As correntes das fases *abc* sem compensação (i_a, i_b, i_c) podem ser vistas nas Figs. 4.40 (c), (d) e (e). As correntes já compensadas (i_{sa}, i_{sb}, i_{sc}) são mostradas na Fig. 4.40 (f). Observa-se a qualidade da tensão de saída do filtro série (V_{fa}, V_{fb}, V_{fc}) e das correntes de entrada da fonte de alimentação (i_{sa}, i_{sb}, i_{sc}), o que caracteriza o propósito deste trabalho.

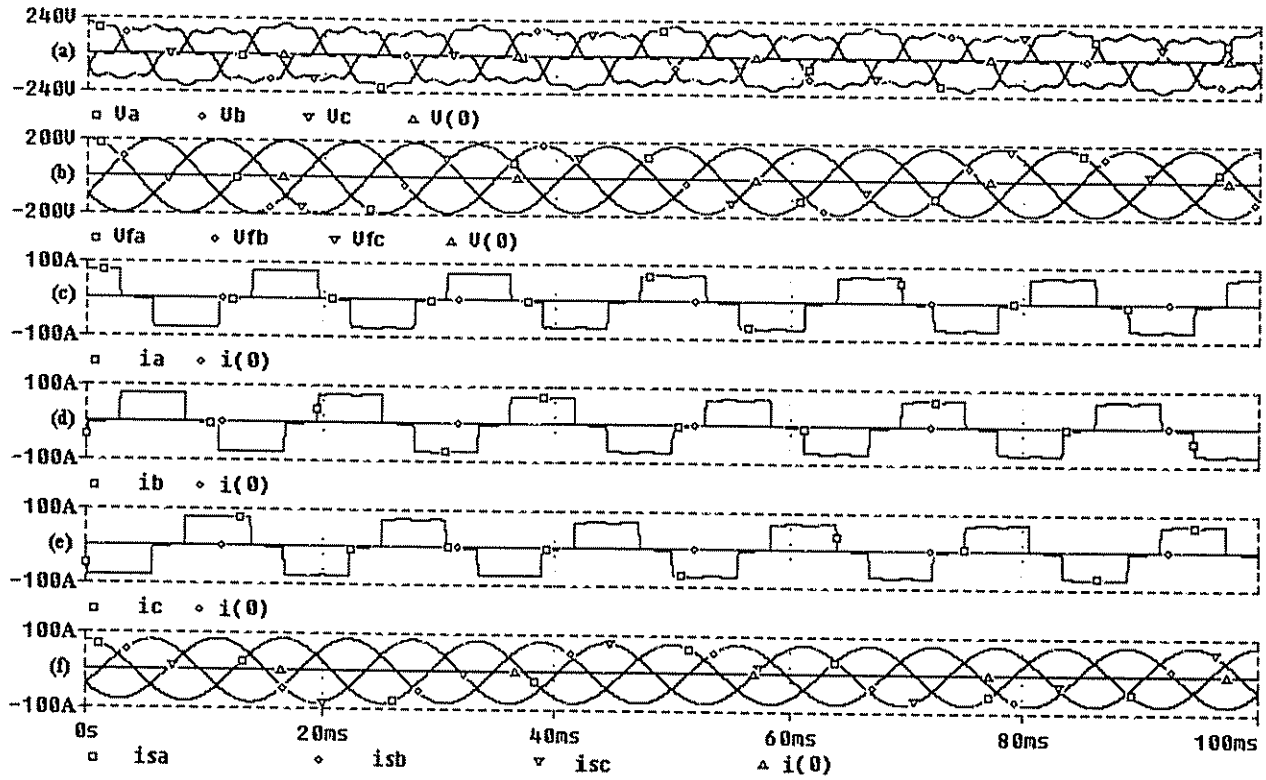


Fig. 4.40 –Formas de ondas de tensão e corrente do filtro ativo série-paralelo.

4.12 – Conclusões

Neste capítulo foram apresentados diversos métodos de compensação de harmônicos tanto de tensão quanto de corrente, por intermédio dos filtros ativos paralelo e série.

Através das formulações matemáticas apresentadas e das comprovações via simulações digitais dos quatro métodos de compensação apresentados (*p-q*, *p-q-e*, *SRF* e i_d-i_q), constatou-se que a estratégia de compensação baseada no sistema de eixos de referência síncrona (*SRF*) apresentou um desempenho bastante satisfatório sob condições adversas das tensões de alimentação.

Dependendo do tipo de carga a ser compensada (monofásicas ou trifásicas), das características do sistema de alimentação trifásico (três ou quatro-fios), bem como das condições das tensões de entrada, a compensação de corrente pelos métodos *p-q*, *p-q-e* e i_d-i_q também pode ser empregada com satisfatório desempenho e sem a necessidade do circuito *PLL* adicional.

A presença das componentes de seqüência negativa e zero e de harmônicos nas tensões de entrada influenciam na obtenção das referências de corrente quando o método *p-q* é usado para compensar as correntes de carga, já que o algoritmo proposto por *Akagi et al.* em [21-22] não leva

em consideração as características das tensões de entrada. Isto porque o método *p-q* baseia-se na transformação do sistema de eixo estacionário trifásico *abc* para um sistema de eixos ortogonais bifásico $\alpha\beta$ e quando as tensões de alimentação possuem distorções harmônicas ou são desequilibradas, a ortogonalidade obtida pelas transformações dos eixos, tanto a direta (abc-$\alpha\beta$) como a inversa ($\alpha\beta$-abc), não é perfeita. No entanto, este método não perde a sua importância, ainda mais se forem adotados algoritmos alternativos baseados nesta mesma teoria, e que consideram apenas a componente de seqüência positiva das tensões de entrada para a obtenção das referências de corrente, como o proposto por *Aredes* em [44].

O método *SRF* também foi empregado na compensação de harmônicos e desequilíbrios da tensão de entrada, através da utilização do *FAS*. Neste caso, não considerou-se a regulação das tensões de saída do *FAS*, a qual é tratada no capítulo seguinte. O *FAS* também foi simulado utilizando componentes simétricas, apenas para corrigir o desequilíbrio das tensões trifásicas de entrada. Pelo fato das simulações apresentadas terem como intuito principal a comprovação das características de compensação dos diversos métodos estudados, os níveis de distorção introduzidos nas tensões da fonte de alimentação trifásica, foram muito superiores aos níveis de distorção em torno de 5% no máximo, encontrados na prática.

O modelo do sistema para o controle do barramento *cc* foi apresentado bem como o procedimento de cálculo para o dimensionamento do capacitor *cc*. Simulações foram realizadas para observar a dinâmica do controle da tensão do barramento *cc*, considerando um degrau de carga de 100%.

Através dos estudos realizados até aqui, conclui-se que para a aplicação dos filtros ativos série e paralelo nos sistemas de energia ininterrupta propostos neste trabalho, optou-se pelo método de compensação *SRF* em função de suas características serem consideradas satisfatórias como pôde ser observado através das simulações apresentadas.

Capítulo 5

Controle dos SEI Line Interactive Trifásicos com Compensação Ativa de Potência Série e Paralela

5.1 – Introdução

Baseado nas vantagens preliminares apresentadas pelo *SEI Line interactive* trifásico com compensação ativa de potência série e paralela discutidas no item 2.3.5 do capítulo 2, justifica-se o seu estudo mais aprofundado. Topologias similares têm sido propostas e usadas em outras aplicações tais como os Condicionadores Unificados de Qualidade de Potência (*UPQC*) [59] e os Controladores Unificados de Fluxo de Potência (*UPFC*) [60], os quais também realizam a integração de filtros ativos série e paralelo. A diferença dos *SEI* propostos neste trabalho, em relação às topologias apresentadas em [59, 60], é a incorporação de um banco de baterias no barramento *cc* e de uma chave estática de transferência destinada a promover a desconexão entre o *SEI* e a rede elétrica, quando uma interrupção ocasional de energia ocorrer.

Neste capítulo, são apresentados dois modos de controlar a topologia apresentada na Fig. 5.1. O primeiro modo de controle é empregado no chamado *Sistema 1*, onde o *FAS* atua no controle das tensões de saída e o *FAP* no controle das correntes de entrada. Já o segundo modo de controle é empregado no chamado *Sistema 2*, onde o *FAS* controla as correntes de entrada e o *FAP* controla as tensões de saída. Em ambas as formas de compensação do *SEI Line interactive*, são apresentados os modelos matemáticos e os respectivos compensadores *SRF*, cuja finalidade é obter uma efetiva correção no fator de potência, supressão dos harmônicos das correntes de entrada e a regulação e eliminação de harmônicos das tensões de saída. Simulações digitais são feitas para avaliar as características dos *Sistemas 1* e *2*, bem como o comportamento dos *SEI* quanto às transições dos modos de operação *Standby-Backup* e *Backup-Standby*.

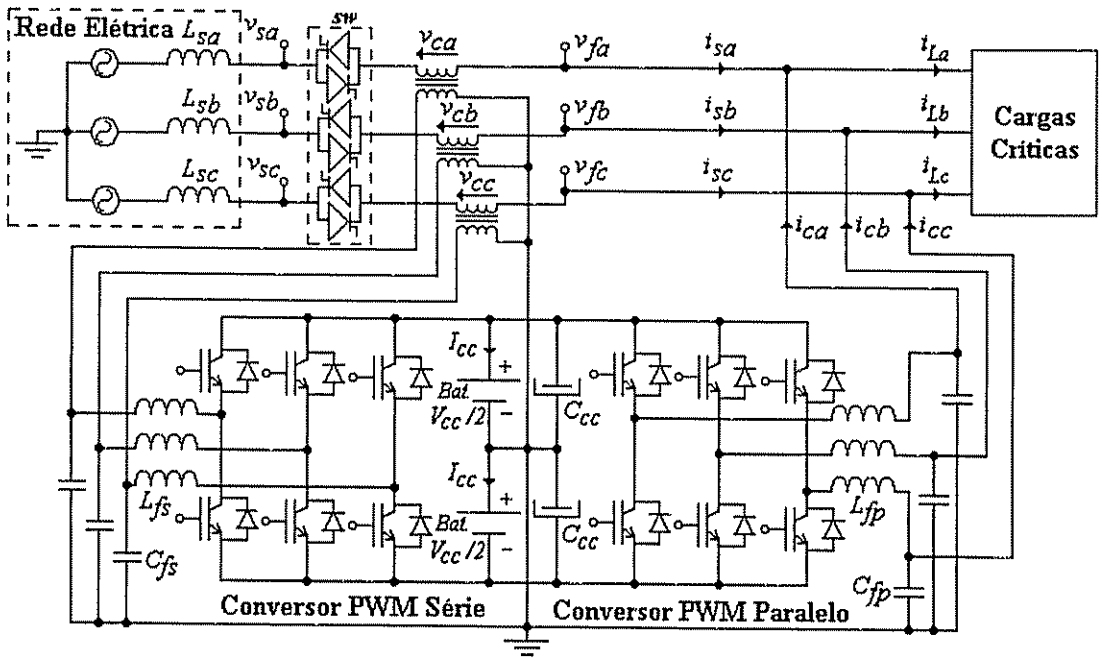


Fig. 5.1 – Topologia de *SEI Line interactive* com compensação ativa série e paralela.

5.2 – Topologias propostas de *SEI Line interactive*

5.2.1 – Características do *Sistema 1*

Como visto anteriormente, o *Sistema 1* apresentado em [10, 11] utiliza compensadores ativos baseados no método *SRF*, para extrair as grandezas de corrente e tensão de referências.

O conversor paralelo do *Sistema 1* deve ser controlado para operar de maneira diferenciada quando o *SEI* estiver trabalhando nos modos de operação *Standby* ou *Backup*. Isto porque quando o *SEI* estiver operando no modo *Standby* o *FAP* estará atuando na compensação das correntes de entrada, através das referências de corrente obtidas por meio do compensador *SRF*. Já no modo de operação *Backup* o *FAP* deverá controlar as tensões de saída do *SEI*.

O conversor série atuará apenas no modo de operação *Standby* do *SEI*, realizando a compensação das tensões de saída. No modo *Backup* a chave estática é aberta e o conversor série é inibido.

A Tabela 5.1 resume as funções dos conversores série e paralelo quando em operação nos modos *Standby* e *Backup* do *SEI*.

Tabela 5.1
FUNÇÕES DOS FILTROS ATIVOS SÉRIE E PARALELO NOS MODOS DE OPERAÇÃO *STANDBY* E *BACKUP*.

SEI Line interactive (Sistema 1)	
Filtro Ativo Paralelo (FAP)	***Filtro Ativo Série (FAS)***
(modo *Standby*)	**(modo *Standby*)**
• *Compensar as correntes harmônicas de carga incluindo as componentes de seqüência negativa e zero na freqüência fundamental;* • *Regular a tensão no barramento cc e promover a carga do banco de baterias;* • *Compensar a potência reativa da carga.*	• *Compensar as tensões harmônicas da fonte de alimentação incluindo as componentes de seqüência negativa e zero na freqüência fundamental;* • *Regular as tensões de saída.*
(modo *Backup*)	**(modo *Backup*)**
• *Fornecer à carga tensões equilibradas, reguladas e com baixo conteúdo harmônico.*	*sem função (inibido)*

5.2.1.1 – Compensadores e modelos do *Sistema 1* no modo de operação *Standby*

Nesta seção, são descritas as características principais de cada compensador *SRF* de tensão e corrente usados no *Sistema 1*, bem como os seus modelos.

5.2.1.1.1 – Compensadores de tensão do Filtro Ativo Série - (*Sistema 1*)

O método de compensação *SRF* foi apresentado e descrito no item 4.5 do capítulo 4, considerando as correntes de carga como variáveis de entrada. O diagrama de blocos, considerando as tensões da rede como entradas do algoritmo, pode ser visto através da Fig. 5.2. Neste diagrama, o compensador gera as referências apenas para compensar as tensões harmônicas e os desequilíbrios das tensões de entrada, ou seja, a regulação das tensões não é considerada.

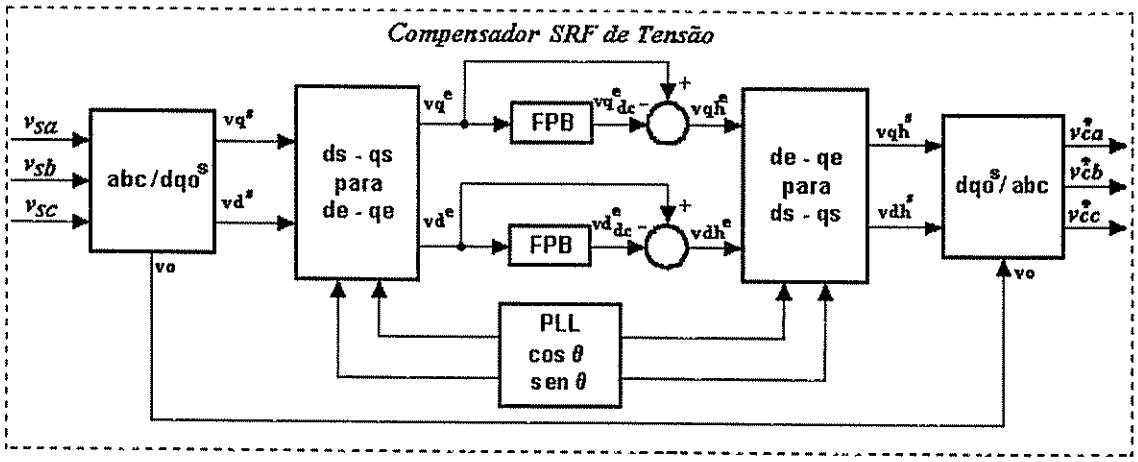


Fig. 5.2 - Diagrama de blocos do compensador *SRF* de tensão do *Sistema 1*.

As equações (5.1) e (5.2) fazem as transformações das tensões dos eixos estacionários *abc* para o dqo^s e do eixo dqo^s para o *abc*, respectivamente. As transformações do eixo bifásico estacionário dq^s para o eixo síncrono dq^e e vice-versa, são feitas por (5.3) e (5.4), respectivamente.

$$\begin{bmatrix} vd^s \\ vq^s \\ v_o \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} v_{sa} \\ v_{sb} \\ v_{sc} \end{bmatrix} \tag{5.1}$$

$$\begin{bmatrix} v_{ca} \\ v_{cb} \\ v_{cc} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} vd^s \\ vq^s \\ v_o \end{bmatrix} \tag{5.2}$$

$$\begin{bmatrix} vd^e \\ vq^e \end{bmatrix} = \begin{bmatrix} \cos\theta & \operatorname{sen}\theta \\ -\operatorname{sen}\theta & \cos\theta \end{bmatrix} \begin{bmatrix} vd^s \\ vq^s \end{bmatrix} \tag{5.3}$$

$$\begin{bmatrix} vd^s \\ vq^s \end{bmatrix} = \begin{bmatrix} cos\theta & -sen\theta \\ sen\theta & cos\theta \end{bmatrix} \begin{bmatrix} vd^e \\ vq^e \end{bmatrix} \tag{5.4}$$

A regulação das tensões de saída do *SEI* para determinadas ($v^*_{fa}, v^*_{fb}, v^*_{fc}$), as quais são geradas via o circuito *PLL* apresentado no *Apêndice B*, pode ser realizada de duas maneiras distintas [72]. Uma delas é mostrada na Fig. 5.3 onde, no *Controlador das Tensões ca de Saída*, três controladores *PI* são usados para regular individualmente cada fase. Isto é feito somando o sinal de saída de cada controlador *PI* com as respectivas tensões (v_{ca}, v_{cb}, v_{cc}) geradas pelo compensador *SRF* de tensão, obtendo-se, dessa forma, as novas tensões de referência ($v^*_{ca}, v^*_{cb}, v^*_{cc}$).

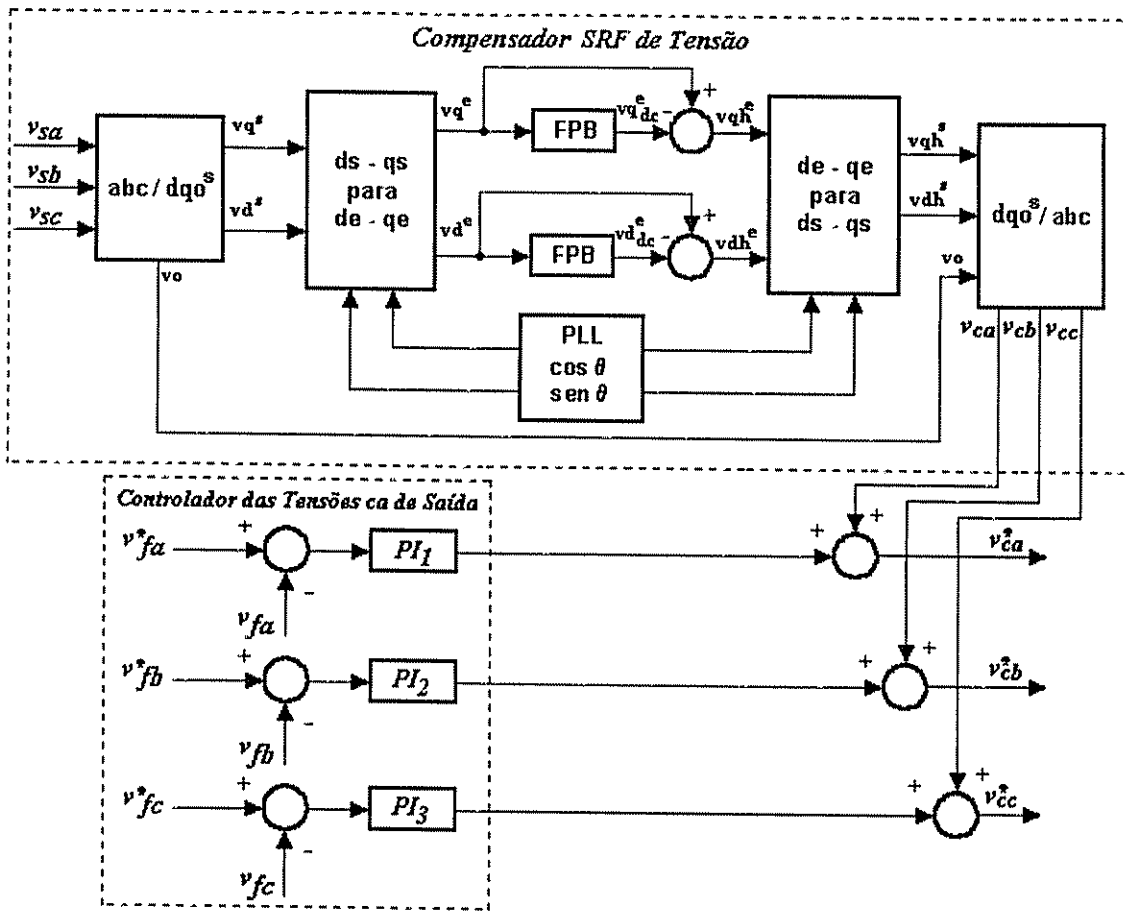


Fig. 5.3 - Diagrama de blocos do compensador *SRF* de tensão com regulação da tensão de saída.

Na Fig. 5.4 é mostrado o outro modo de realizar a regulação da tensão de saída. Neste caso, o controle das grandezas de tensão é feito nos eixos de referência síncrona dq^e como pode ser visto no bloco adicional pontilhado da Fig. 5.4 (*Controlador das tensões ca de saída*). As grandezas de tensão de fase (v_{fa}, v_{fb}, v_{fc}), já teoricamente equilibradas e isentas de harmônicos, são medidas e transformadas do eixo estacionário trifásico *abc* para o eixo estacionário bifásico dq^s. Em seguida as tensões v_{fd}^s e v_{fq}^s são transformadas do eixo estacionário bifásico para o eixo síncrono dq^e gerando as tensões v_{fd}^e e v_{fq}^e. As tensões do eixo síncrono v_{fd}^e e v_{fq}^e são filtradas e comparadas com as referências síncronas no eixo direto e quadratura v_{fd}^* e v_{fq}^*, respectivamente. Os sinais de erro, ao passarem pelos controladores $PI_{1,2}$, são introduzidos no eixo síncrono dq^e do compensador *SRF* de tensão. A referência de tensão de saída do eixo direto é dada pela expressão (5.5), onde V_{ef}^* é a tensão de referência eficaz de saída do *SEI*.

$$v_{fd}^* = \sqrt{3}\, V_{ef}^* \tag{5.5}$$

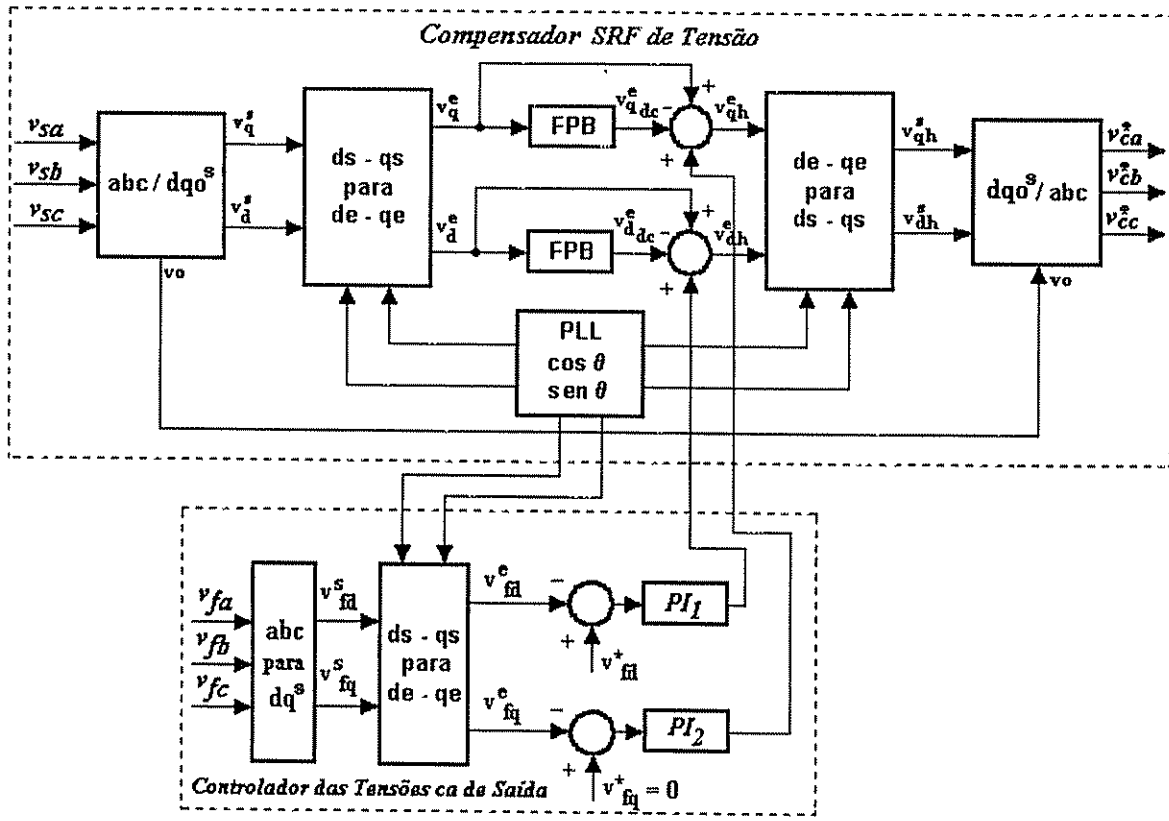


Fig. 5.4 - Diagrama de blocos do compensador *SRF* de tensão com regulação da tensão de saída.

5.2.1.1.2 – Modelo do Filtro Ativo Série (*FAS*) - (*Sistema 1*)

A Fig. 5.5 mostra o diagrama de blocos simplificado do controle do *FAS* considerando as referências de tensão geradas pelos compensadores das Figs. 5.3 ou 5.4, onde K_{Is} e K_{Ps} são, respectivamente, os ganhos integral e proporcional do controlador $[G_{csI}(s)]$, L_{fs} o indutor de filtragem, R_{fs} a resistência série do indutor de filtragem e C_{fs} o capacitor de filtragem.

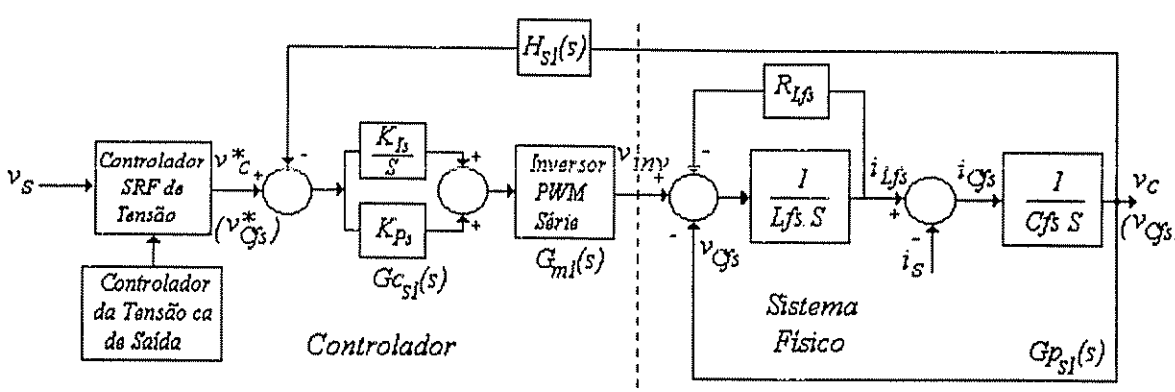


Fig. 5.5 - Diagrama de blocos da malha de controle de tensão do compensador série do *Sistema 1*(modo *Standby*).

Considerando os ganhos do modulador *PWM* série $[G_{ml}(s)]$ e da malha de realimentação $[H_{sl}(s)]$ unitários, as funções de transferência da planta $[Gp_{sl}(s)]$, do controlador *PI* $[G_{csl}(s)]$, de malha aberta $[G_{sl}(s)=G_{csl}(s)G_{ml}(s)Gp_{sl}(s)H_{sl}(s)]$ e de malha fechada do sistema $[T_{sl}(s)]$, são dadas pelas equações (5.6), (5.7), (5.8) e (5.9), respectivamente.

$$Gp_{sl}(s)=\frac{1}{L_{fs}C_{fs}s^2+C_{fs}R_{fs}s+1} \tag{5.6}$$

$$G_{csl}(s)=\frac{K_{Ps}s+K_{Is}}{s} \tag{5.7}$$

$$G_{sl}(s)=\frac{K_{Ps}s+K_{Is}}{L_{fs}C_{fs}s^3+C_{fs}R_{fs}s^2+s} \tag{5.8}$$

$$T_{sl}(s)=\frac{v_{Cfp}(s)}{v^*_{Cfp}(s)}=\frac{v_c(s)}{v^*_c(s)}=\frac{K_{Ps}s+K_{Is}}{L_{fs}C_{fs}s^3+C_{fs}R_{fs}s^2+(K_{Ps}+1)s+K_{Is}} \tag{5.9}$$

Os procedimentos para a determinação dos ganhos do controlador $G_{csl}(s)$ são mostrados no *Apêndice A*.

5.2.1.1.3 – Compensador de corrente do Filtro Ativo Paralelo - (*Sistema 1*)

Como discutido nos capítulos anteriores, em condições normais da rede elétrica, a função do conversor *PWM* paralelo é operar como filtro ativo paralelo, compensando os harmônicos e reativos da carga, bem como realizando a carga do banco de baterias.

O método de compensação *SRF* foi apresentado e descrito no item 4.5 do capítulo 4. O diagrama de blocos do compensador paralelo pode ser visto através da Fig. 5.6.

Nota-se no *Sistema 1* (Fig. 5.1), que a presença dos capacitores de filtragem C_{fp} representam uma carga reativa para o *SEI*. Desse modo, este reativo pode ser compensado pela inclusão das correntes dos capacitores de filtragem (i_{Cfp_a}, i_{Cfp_b}, i_{Cfp_c}) no algoritmo de compensação mostrado na Fig. 5.7 onde estas são somadas com as respectivas correntes medidas da carga (i_{La}, i_{Lb}, i_{Lc}). As correntes dos capacitores podem ser medidas ou estimadas através dos valores das capacitâncias e das tensões de referência de saída do *FAP*.

Sendo assim, considerando a Fig. 5.6, o filtro passa-baixa *FPB* do eixo *q* de referência síncrona, deve ser removido de forma a compensar tanto as correntes reativas introduzidas pelos capacitores de filtragem como aquelas geradas pela carga.

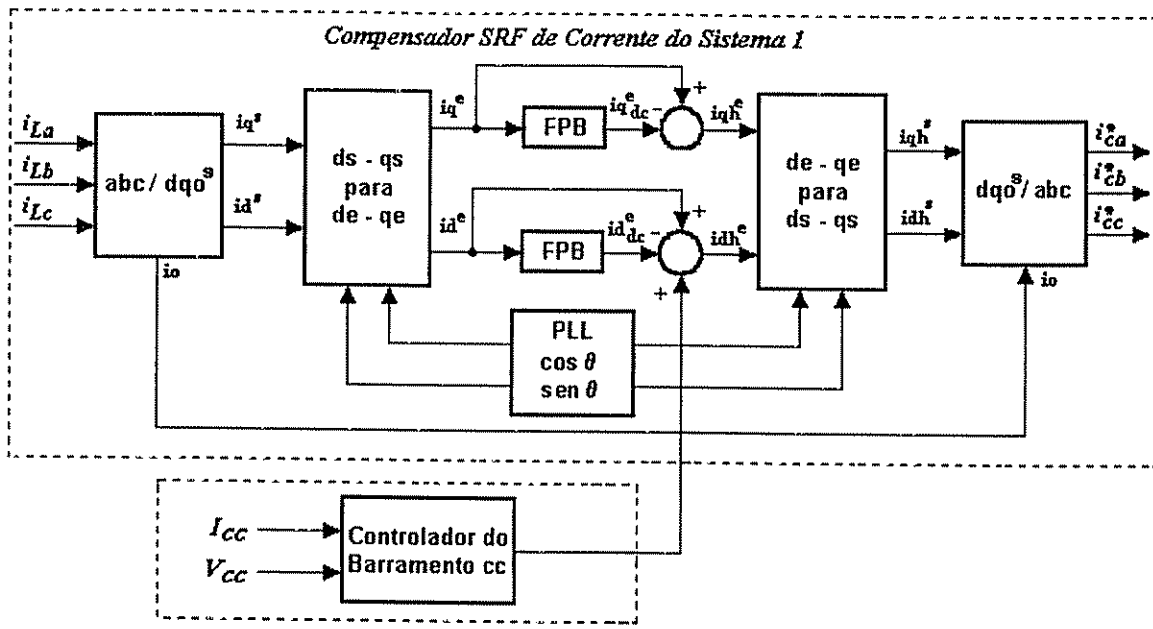


Fig. 5.6 - Diagrama de blocos do compensador *SRF* de corrente do *Sistema 1*.

5.2.1.1.4 – Modelo do Filtro Ativo Paralelo (*FAP*) - (*Sistema 1*)

A Fig. 5.7 mostra o diagrama de blocos simplificado do controle do *FAP* considerando as referências de corrente geradas pelo controlador da Fig. 5.6, onde K_{Ip} e K_{Pp} são os ganhos integral e proporcional do controlador $[G_{cp}(s)]$, respectivamente, L_{fp} o indutor de filtragem, R_{fp} a resistência série do indutor de filtragem L_{fp} e C_{fp} o capacitor de filtragem.

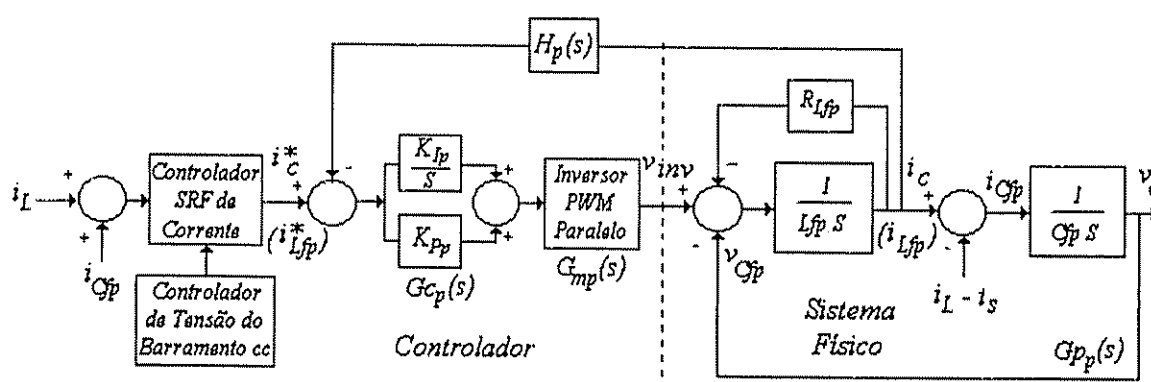


Fig. 5.7 - Diagrama de blocos da malha de controle de corrente do *Sistema 1*(modo *Standby*).

Considerando os ganhos do modulador *PWM* paralelo $[G_{mp}(s)]$ e da malha de realimentação $[H_p(s)]$ unitários, as funções de transferência da planta $[Gp_p(s)]$, do controlador *PI* $[G_{cp}(s)]$, de malha aberta $[G_p(s) = G_{cp}(s)G_{mp}(s)Gp_p(s)H_p(s)]$ e de malha fechada $[T_p(s)]$, são dadas pelas equações (5.10), (5.11), (5.12) e (5.13), respectivamente.

$$G_{P_p}(s)=\frac{1}{L_{fp}s+R_{Lfp}} \tag{5.10}$$

$$G_{cp}(s)=\frac{K_{Pp}s+K_{Ip}}{s} \tag{5.11}$$

$$G_p(s)=\frac{K_{Pp}s+K_{Ip}}{L_{fp}s^2+R_{Lfp}s} \tag{5.12}$$

$$T_p(s)=\frac{i_{Lfp}(s)}{i^*_{Lfp}(s)}=\frac{i_c(s)}{i^*_c(s)}=\frac{K_{Pp}s+K_{Ip}}{L_{fp}s^2+(k_{Pp}+R_{Lfp})s+K_{Ip}} \tag{5.13}$$

Os procedimentos para a determinação dos ganhos do controlador $G_{cp}(s)$ são mostrados no *Apêndice A*.

5.2.1.2 – Controladores do *Sistema 1* no modo de operação *Backup*

5.2.1.2.1 – Modelo do Filtro Ativo Paralelo - (*Sistema 1*)

Quando a rede elétrica está ausente, o conversor *PWM* paralelo, mostrado na Fig. 5.8, envia potência para a carga a partir da energia armazenada no banco de baterias. O filtro ativo paralelo operando no modo inversor deve, além de manter a tensão na carga regulada e com baixo conteúdo harmônico, fornecer uma resposta transitória satisfatória com respeito às variações bruscas de carga. Baseado no fato de que existe o ponto central do barramento *cc*, estabelecendo uma referência comum para os capacitores de filtragem ($C_{fp_a}, C_{fp_b}, C_{fp_c}$), obtém-se o desacoplamento entre as fases e, para efeito de análise, o inversor trifásico poderá ser representado por um modelo equivalente monofásico como mostrado na Fig. 5.9.

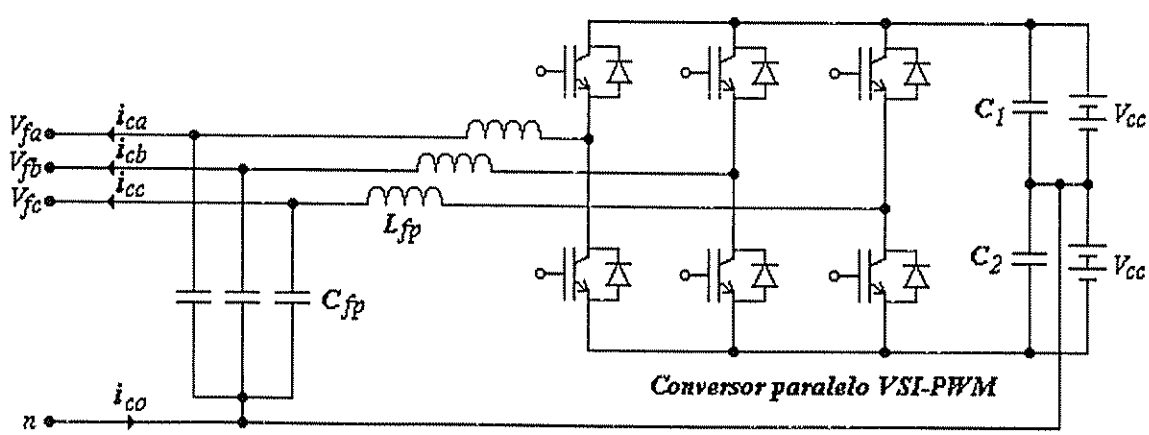


Fig. 5.8 – Conversor paralelo *VSI-PWM* do *SEI Line interactive*

A Fig. 5.9 (a) mostra o modelo equivalente monofásico simplificado do inversor *VSI-PWM* operando como fonte de tensão. Neste modelo, o filtro passa-baixa $L_{fp} - C_{fp}$ introduz um tempo de atraso na compensação do sinal de tensão medido o que implica distorções significativas da tensão de saída, principalmente quando o inversor alimenta cargas não lineares [6].

No entanto, o conversor *PWM* paralelo pode ser controlado por corrente tanto no modo *Standby* quanto no *Backup*, ou seja, o inversor e o indutor de filtragem L_{fp} podem ser considerados como uma fonte de corrente (I_{Lfp}), como apresentado pelo modelo monofásico equivalente da Fig. 5.9 (b). O diagrama de blocos do modelo do filtro ativo paralelo trabalhando no modo inversor é mostrado na Fig. 5.10.

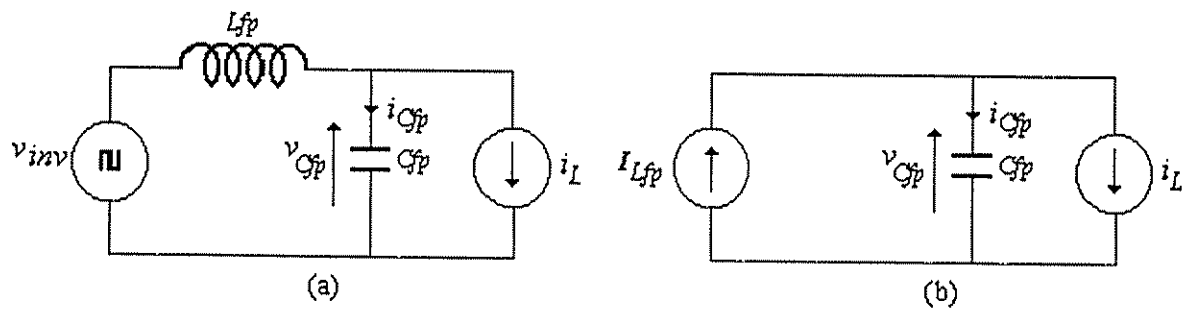


Fig. 5.9 – Modelo equivalente monofásico do conversor paralelo *VSI-PWM*.

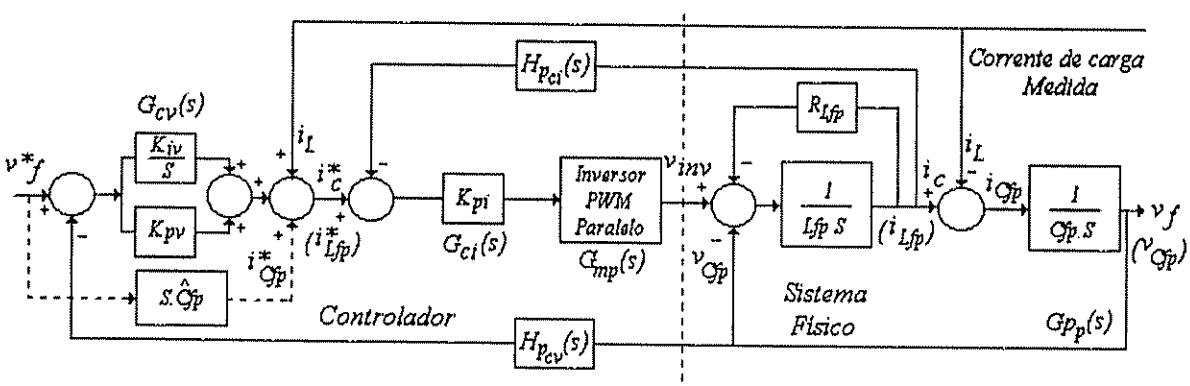


Fig. 5.10 - Diagrama de blocos da malha de controle de tensão do *Sistema 1* (modo *Backup*).

Como dito na seção 5.2.1 o conversor paralelo no *Sistema 1* é controlado de duas maneiras distintas nos modos *Standby* e *Backup*. Dessa forma, existe uma mudança no sistema de controle, onde o modelo do conversor paralelo no modo de operação *Standby*, que antes era representado pelo diagrama da Fig. 5.7, passa agora a ser representado pelo diagrama da Fig. 5.10.

O diagrama de blocos da Fig. 5.10 é composto por duas malhas de controle. Uma malha interna, que regula a corrente no indutor de filtragem através de um regulador proporcional de corrente (P_{ci}), cuja função de transferência é definida por [$G_{ci}(s)$]. A outra, uma malha externa que regula a tensão de saída do conversor através de um regulador proporcional-integral de tensão

(PI_{cv}) com função de transferência definida por [$G_{cv}(s)$], que fornece referência de corrente i_c^* para a malha interna. A malha externa de tensão não pode ter uma velocidade de resposta maior que a malha interna de corrente sob o risco de haver instabilidade no controle.

Considerando os ganhos do modulador *PWM* paralelo [$G_{mp}(s)$] e das malhas de realimentação [$H_{pci}(s)$] e [$H_{pcv}(s)$] unitários, as funções de transferências da planta [$Gp_p(s)$], do controlador proporcional-intergral [$G_{cv}(s)$] e do controlador proporcional [$G_{ci}(s)$], são dadas pelas equações (5.14), (5.15) e (5.16), respectivamente. Os procedimentos para a determinação dos ganhos dos controladores $[G_{cv}(s)]$ e $[G_{ci}(s)]$ são mostrados no *Apêndice A*.

$$Gp_p(s)=\frac{1}{L_{fp}s+R_{Lfp}} \tag{5.14}$$

$$G_{cv}(s)=\frac{K_{Pv}s+K_{Iv}}{s} \tag{5.15}$$

$$G_{ci}(s)=K_{Pi} \tag{5.16}$$

As funções de transferência representadas pelas equações (5.17) e (5.18) são úteis no momento do cálculo dos ganhos dos controladores $G_{cv}(s)$ e $G_{ci}(s)$. As equações (5.19) e (5.20) mostram, respectivamente, as funções de transferência de malha fechada sem e com a realimentação da corrente de referência do capacitor C_{fp} (i_{Cfp}^*) mostrada na Fig. 5.10.

$$T(s)=\frac{v_f(s)}{i_c^*(s)}=\frac{v_{Cfp}(s)}{i_{Lfp}^*(s)}=\frac{K_{Pi}}{(L_{fp}.C_{fp})s^2+[C_{fp}(k_{Pi}+R_{Lfp})]s+1} \tag{5.17}$$

$$W(s)=Gc_{pv}(s)T(s)=\frac{K_{Pv}s+K_{Iv}}{s}T(s)=\frac{(K_{Pv}K_{Pi})s+K_{Iv}K_{Pi}}{(L_{fp}.C_{fp})s^3+[C_{fp}(k_{Pi}+R_{Lfp})]s^2+s} \tag{5.18}$$

$$G_T(s)\Big|_{SR}=\frac{W(s)}{1+W(s)H(s)}=$$

$$\frac{v_f(s)}{v_f^*(s)}\Bigg|_{SR}=\frac{K_{Pv}K_{Pi}s+K_{Iv}K_{Pi}}{(L_{fp}.C_{fp})s^3+[C_{fp}(k_{Pi}+R_{Lfp})]s^2+(K_{Pv}K_{Pi}+1)s+K_{Iv}K_{Pi}} \tag{5.19}$$

$$G_T(s)\Big|_{CR}=\frac{W(s)}{1+W(s)H(s)}=$$

$$\frac{v_f(s)}{v_f^*(s)}\Bigg|_{CR}=\frac{\hat{C}_{fp}K_{Pi}s^2+K_{Pv}K_{Pi}s+K_{Iv}K_{Pi}}{(L_{fp}.C_{fp})s^3+[C_{fp}(k_{Pi}+R_{Lfp})]s^2+(K_{Pv}K_{Pi}+1)s+K_{Iv}K_{Pi}} \tag{5.20}$$

5.2.2 – Características do *Sistema 2*

Como no *Sistema 1*, o *Sistema 2* também utiliza os compensadores baseados no método *SRF* para extrair as correntes de referência de compensação [72, 75]. No modo de operação *Standby*, o conversor série opera como fonte de corrente senoidal ao passo que o conversor paralelo opera como fonte de tensão nos dois modos de operação *Standby* e *Backup*.

O circuito equivalente monofásico simplificado do *Sistema 2* é mostrado na Fig. 5.11 (a). O filtro ativo série pode ser representado por uma fonte de corrente senoidal (I_s) e o filtro ativo paralelo por um fonte senoidal de tensão (V_i). O circuito equivalente harmônico monofásico é mostrado na Fig. 5.11 (b).

Idealmente, é assumido que o *FAS* possui impedância Z infinita para todos os harmônicos de corrente da carga, pelo fato deste operar como uma fonte de corrente senoidal na freqüência fundamental. As tensões da fonte de alimentação V_{sh} e do filtro ativo série V_{ch} são dadas pelas equações (5.21) e (5.22), respectivamente, já assumindo que a parcela de tensão harmônica V_{ih} é nula assim como a corrente harmônica I_{sh} pelo fato da impedância Z ser assumida com valor infinito. Portanto, como pode ser notado pela equação (5.22), toda a tensão harmônica oriunda do sistema de alimentação é absorvida pelo *FAS*.

A corrente harmônica da fonte de alimentação é dada pela equação (5.23). Assumindo I_{sh} igual a zero, toda a corrente harmônica da carga é suprida pelo conversor paralelo, pelo fato deste representar um caminho de impedância muito baixa.

$$V_{sh} = I_{sh}.Z_s + V_{ch} + V_{ih} \tag{5.21}$$

$$V_{ch} \cong V_{sh} \tag{5.22}$$

$$I_{sh} = I_{Lh} - I_{ih} \tag{5.23}$$

$$I_{ih} \cong I_{Lh} \tag{5.24}$$

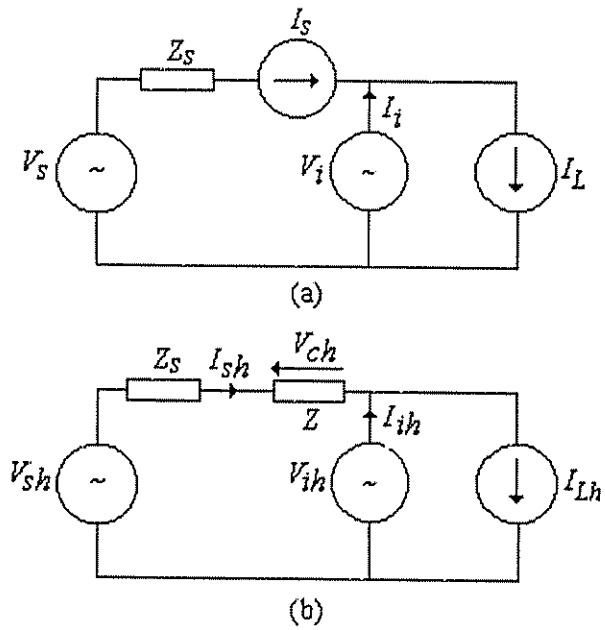


Fig. 5.11 – *Sistema 2*: (a) Circuito equivalente monofásico; (b) Circuito equivalente harmônico monofásico.

A Tabela 5.2 apresenta as funções dos conversores série e paralelo quando em operação nos modos *Standby* e *Backup*.

Tabela 5.2
FUNÇÕES DOS FILTROS ATIVOS SÉRIE E PARALELO NOS MODOS DE OPERAÇÃO *STANDBY* E *BACKUP*.

SEI Line interactive (Sistema 2)	
Filtro Ativo Paralelo (FAP)	***Filtro Ativo Série (FAS)***
(modo *Standby*)	**(modo *Standby*)**
• *Compensar as correntes harmônicas de carga incluindo as componentes de seqüência negativa e zero na freqüência fundamental;* • *Compensar a potência reativa da carga;* • *Fornecer à carga tensões equilibradas, reguladas e com baixo conteúdo harmônico;* • *Regular a tensão no barramento cc e promover a carga do banco de baterias.*	• *Controlar o fluxo de potência ativa através dos SEI;* • *Regular a tensão no barramento cc e promover a carga do banco de baterias.*
(modo *Backup*)	**(modo *Backup*)**
• *Fornecer à carga tensões equilibradas, reguladas e com baixo conteúdo harmônico.*	*Sem função (inibido)*

5.2.2.1 – Compensadores e modelos do *Sistema 2* no modo de operação *Standby*

Nesta seção são descritas as características principais do compensador *SRF* de corrente do *Sistema 2*, bem como são apresentados os modelos de controle.

5.2.2.1.1 – Compensador de corrente do Filtro Ativo Série - (*Sistema 2*)

Tradicionalmente, filtros ativos série, combinados com filtros passivos paralelos, têm sido aplicados como isoladores harmônicos da corrente de carga [45-53].

Neste trabalho, o *FAS* é combinado com o *FAP* e as referências de corrente de compensação são obtidas a partir do eixo de referência síncrona (*SRF*), de forma similar aos métodos apresentados em [45-48]. Dependendo das características de carga, tanto a potência reativa como a potência harmônica poderão ser compensadas através do algoritmo selecionado para o compensador *SRF*. Como mostrado na Fig. 5.12, o conversor *PWM* série é conectado nas fases através de três transformadores monofásicos para realizar a conexão série entre a fonte de alimentação e a carga, sendo que este deverá comportar-se como uma fonte de corrente controlada senoidal.

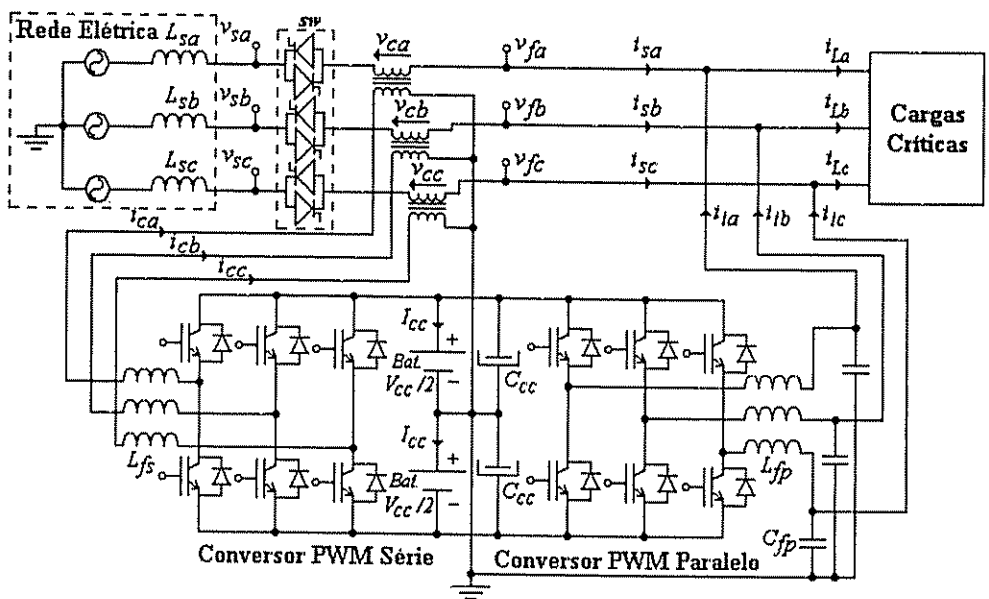


Fig. 5.12 - Topologia de *SEI Line interactive* com compensação ativa série-paralela do *Sistema 2*.

O diagrama de blocos do esquema de compensação de corrente é mostrado na Fig. 5.13. O algoritmo deve ser implementado para fornecer as correntes de referência i_{ca}^*, i_{cb}^* e i_{cc}^*. Observa-se que as três grandezas de corrente de carga (i_{La}, i_{Lb}, i_{Lc}), até então não compensadas, são medidas e transformadas a partir do eixo de referência estacionário trifásico, em grandezas bifásicas no eixo

estacionário (id^s, iq^s). Em seguida, estas grandezas são transformadas a partir do eixo de referência estacionário bifásico dq^s para o eixo de rotação síncrona bifásico dq^e, através da matriz de transformação apresentada pela equação (5.25), onde $\theta = \omega.t$, é o ângulo variante no tempo que representa a posição angular do eixo de referência síncrona. A matriz de transformação inversa do eixo de referência síncrona bifásico para o eixo estacionário bifásico é dada por (5.26).

$$\begin{bmatrix} id^e \\ iq^e \end{bmatrix} = \begin{bmatrix} \cos\theta & \operatorname{sen}\theta \\ -\operatorname{sen}\theta & \cos\theta \end{bmatrix} \cdot \begin{bmatrix} id^s \\ iq^s \end{bmatrix} \tag{5.25}$$

$$\begin{bmatrix} id^s \\ iq^s \end{bmatrix} = \begin{bmatrix} cos\theta & -sen\theta \\ sen\theta & cos\theta \end{bmatrix} \cdot \begin{bmatrix} id^e_{dc} \\ iq^e_{dc} \end{bmatrix} \tag{5.26}$$

As correntes na freqüência fundamental ω são agora grandezas contínuas e todos os harmônicos de corrente, superpostos a estas, podem ser filtrados usando filtros passa-baixa (*FPB*), como mostrado na Fig. 5.13. Desse modo, id^e_{dc} representa a componente ativa fundamental da corrente de carga e iq^e_{dc} a componente reativa fundamental, ambas no eixo dq. Como o *FAS* deverá fornecer sempre a parcela fundamental de corrente controlando assim o fluxo ativo de potência a componente iq^e_{dc} do compensador *SRF* da Fig. 5.13 é anulada fazendo-se $k_q = 0$, e a equação (5.26), usada na implementação do *Sistema 2*, pode ser reescrita por (5.27), com segue:

$$\begin{bmatrix} id^s \\ iq^s \end{bmatrix} = \begin{bmatrix} cos\theta & -sen\theta \\ sen\theta & cos\theta \end{bmatrix} \cdot \begin{bmatrix} id^e_{dc} \\ 0 \end{bmatrix} \tag{5.27}$$

Desse modo, as componentes *cc* do eixo de referência síncrona id^e_{dc} e iq^e_{dc} são transformadas de volta ao eixo de referência estacionário trifásico *abc* onde são obtidas as referências de corrente desejadas ($i^*_{ca}, i^*_{cb}, i^*_{cc}$). No método *SRF* é usado um circuito *PLL* que gera externamente os sinais de sincronismo através das coordenadas $cos\theta$ e $sen\theta$ do vetor unitário síncrono (*Apêndice B*).

A equação (5.28) mostra a transformação linear do sistema de eixos estacionário trifásico para o bifásico. A transformação inversa é obtida pela equação (5.29) onde, no algoritmo implementado, i_o é feito igual a zero.

$$\begin{bmatrix} id^s \\ iq^s \\ i_o \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} i_{La} \\ i_{Lb} \\ i_{Lc} \end{bmatrix} \tag{5.28}$$

$$\begin{bmatrix} i_{ca}^{*} \\ i_{cb}^{*} \\ i_{cc}^{*} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} id_f^s \\ iq_f^s \end{bmatrix} \tag{5.29}$$

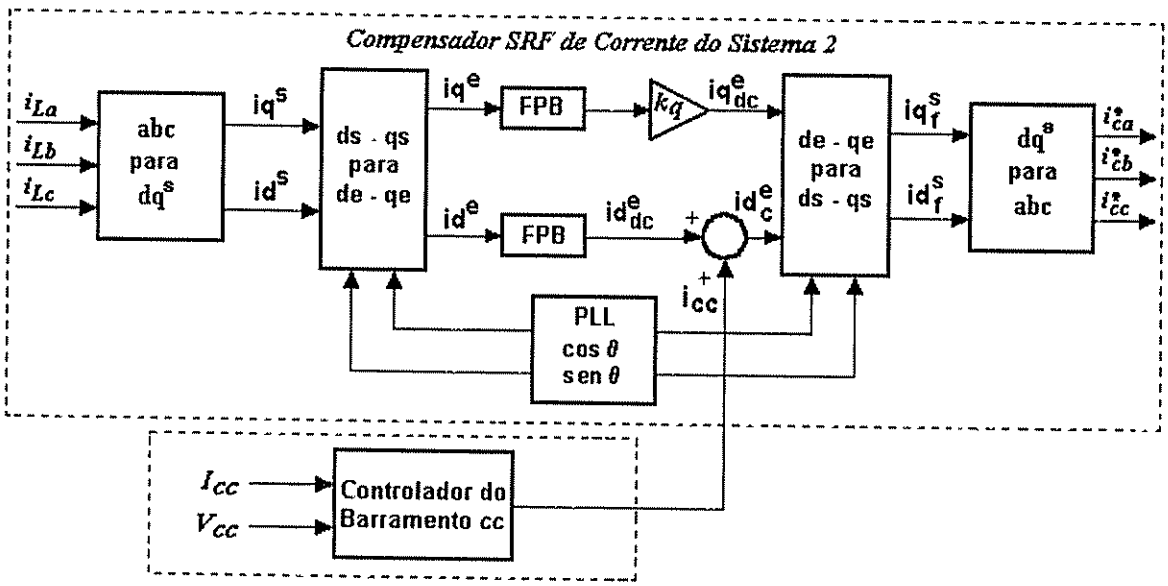


Fig. 5.13 - Diagrama de blocos do compensador *SRF* de corrente do *Sistema 2*.

5.2.2.1.2 – Controlador do barramento *cc* - (*Sistema 2*)

O controlador do barramento *cc* (Fig. 5.13) tem como objetivo controlar o fluxo de potência através do *SEI Line interactive* a partir de referências preestabelecidas de tensão e corrente.

Como mostrado na Fig. 5.13, o sinal de saída do controlador *cc* i_{cc} é adicionado à corrente id_{dc}^{e} do compensador *SRF* de corrente, originando a nova corrente id_{c}^{e} cuja função é a de controlar a amplitude das correntes de referência do *SEI* estabelecendo o controle do fluxo de potência e a carga do banco de baterias. Neste caso a corrente I_{cc} do barramento *cc* também deve ser monitorada como proposto em [8, 9].

5.2.2.1.3 – Modelo do Filtro Ativo Série - (*Sistema 2*)

O diagrama de blocos do *FAS* operando como fonte de corrente senoidal é mostrado na Fig. 5.14. O controle é implementado utilizando um controlador *PI* $[G_{cs2}(s)]$ na malha de controle de corrente.

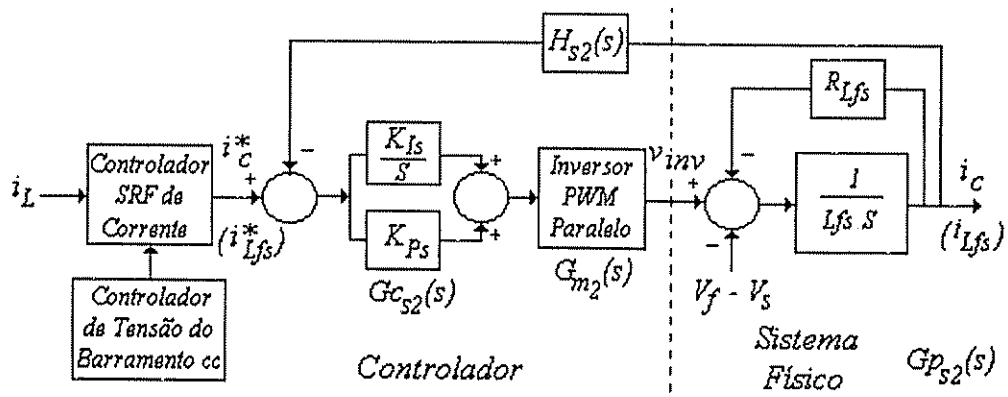


Fig. 5.14 - Diagrama de blocos da malha de controle de corrente do *Sistema 2* (modo *Standby*).

Considerando os ganhos do modulador *PWM* série $[G_{m2}(s)]$ e da malha de realimentação $[H_{s2}(s)]$ unitários, as funções de transferência da planta $[Gp_{s2}(s)]$, do controlador *PI* $[G_{cs2}(s)]$, de malha aberta $[G_{s2}(s)=G_{cs2}(s)G_{m2}(s)Gp_{s2}(s)H_{s2}(s)]$ e de malha fechada do sistema $[T_{s2}(s)]$, são dadas pelas equações (5.30), (5.31), (5.32) e (5.33), respectivamente. Os procedimentos para a determinação dos ganhos do controlador $[G_{cs2}(s)]$ são mostrados no *Apêndice A*.

$$Gp_{s2}(s)=\frac{1}{L_{fs}s+R_{Lfs}} \tag{5.30}$$

$$G_{cs2}(s)=\frac{K_{Ps2}s+K_{Is2}}{s} \tag{5.31}$$

$$G_{s2}(s)=\frac{K_{Ps2}s+K_{Is2}}{L_{fs}s^2+R_{fs}s} \tag{5.32}$$

$$T_{s2}(s)=\frac{i_c(s)}{i_c^*(s)}=\frac{i_{Lfs}(s)}{i_{Lfs}^*(s)}=\frac{K_{Ps2}s+K_{Is2}}{L_{fs}s^2+(K_{Ps2}+R_{Lfs})s+K_{Is2}} \tag{5.33}$$

A equação da rigidez dinâmica, a qual mostra o efeito da diferença entre as tensões de saída e de entrada $[v_f(s)-v_s(s)]$ sobre a corrente de compensação $i_c(s)$, é dada pela equação (5.34). Neste caso, $[v_f(s)-v_s(s)]$ é tratado como um distúrbio.

$$\frac{v_f(s)-v_s(s)}{i_c(s)}=\frac{L_{fs}s^2+(K_{Ps2}+R_{Lfs})s+K_{Is2}}{s} \tag{5.34}$$

A resposta em freqüência do sistema representado pela equação (5.33) está mostrada na Fig. 5.15 (a) e (b). Baseado nos dados de projeto do conversor com freqüência de chaveamento f_s =20 kHz, freqüência angular de cruzamento $\omega_c = \omega_s / 12{,}5$, margem de fase $\phi_{mi} = 50^o$, indutor de filtragem $L_{fs} = 1{,}46mH$ e resistência do indutor de filtragem $R_{Lfs} = 0{,}05\Omega$, encontrou-se os ganhos do controlador proporcional-integral, $K_{Ps2} = 11{,}21\Omega$ e $K_{Is2} = 95231\Omega/s$.

Pela Fig. 5.15 (a) e (b), na freqüência angular da rede ($\omega_s = 377rad/s$), o ganho da função de transferência do sistema situa-se por volta de *0 dB* e o atraso de fase é de aproximadamente zero graus. Verifica-se ainda que, a faixa de passagem do sistema encontra-se em torno 1600Hz, a qual é adequada para a malha de corrente cuja freqüência do sinal de referência é 60Hz. A Fig. 5.16 mostra a rigidez dinâmica do sistema onde é notado que o *FAS* possui alta impedância em uma larga faixa do espectro de freqüência, suficiente para isolar a linha da carga com respeito aos harmônicos.

A Fig. 5.17 mostra a resposta do sistema para uma referência senoidal a qual é utilizada na prática. Com o intuito de observar a resposta do sistema, em torno de 20 ms a referência de corrente foi variada caracterizando a variação da corrente de carga. Apesar de difícil identificação, o sinal controlado está mostrado juntamente com o sinal de referência senoidal.

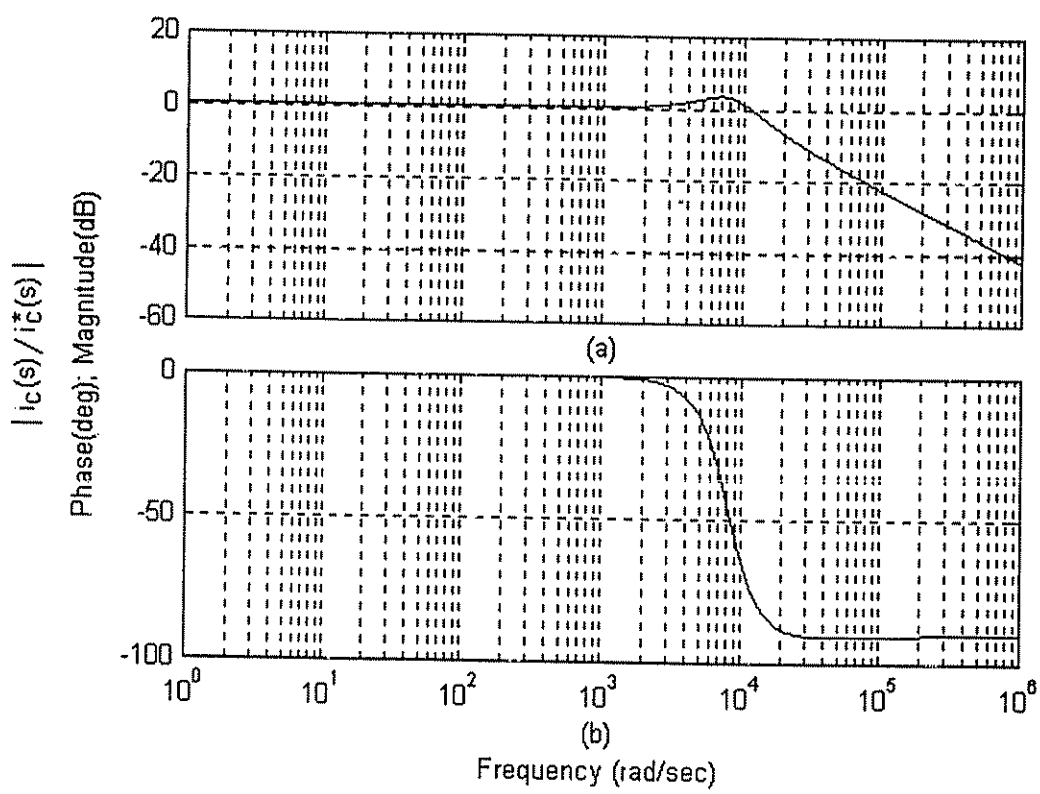


Fig. 5.15. Resposta em freqüência do *FAS* do *Sistema 2* [$i_c(s)/i_c^*(s)$]:
(a) Resposta em amplitude; (b) Resposta de fase.

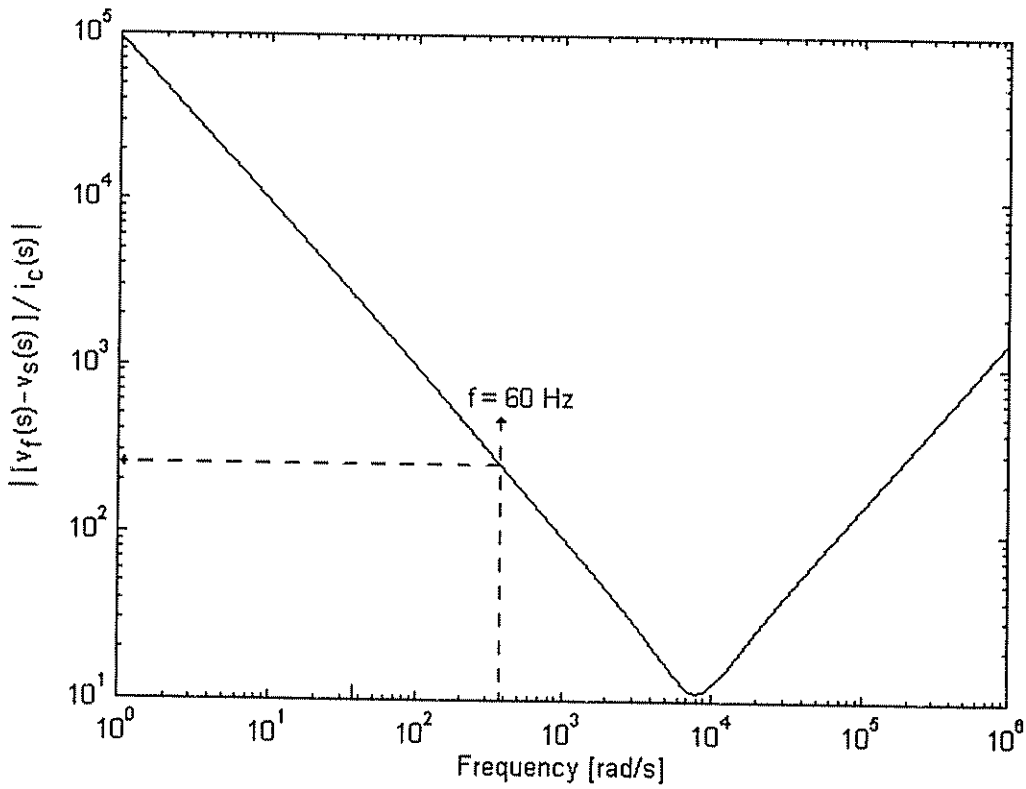


Fig. 5.16. Rigidez dinâmica do controlador de corrente do *FAS* do *Sistema 2* $\left|(v_f(s)-v_s(s))/i_c(s)\right|$: Resposta em Amplitude.

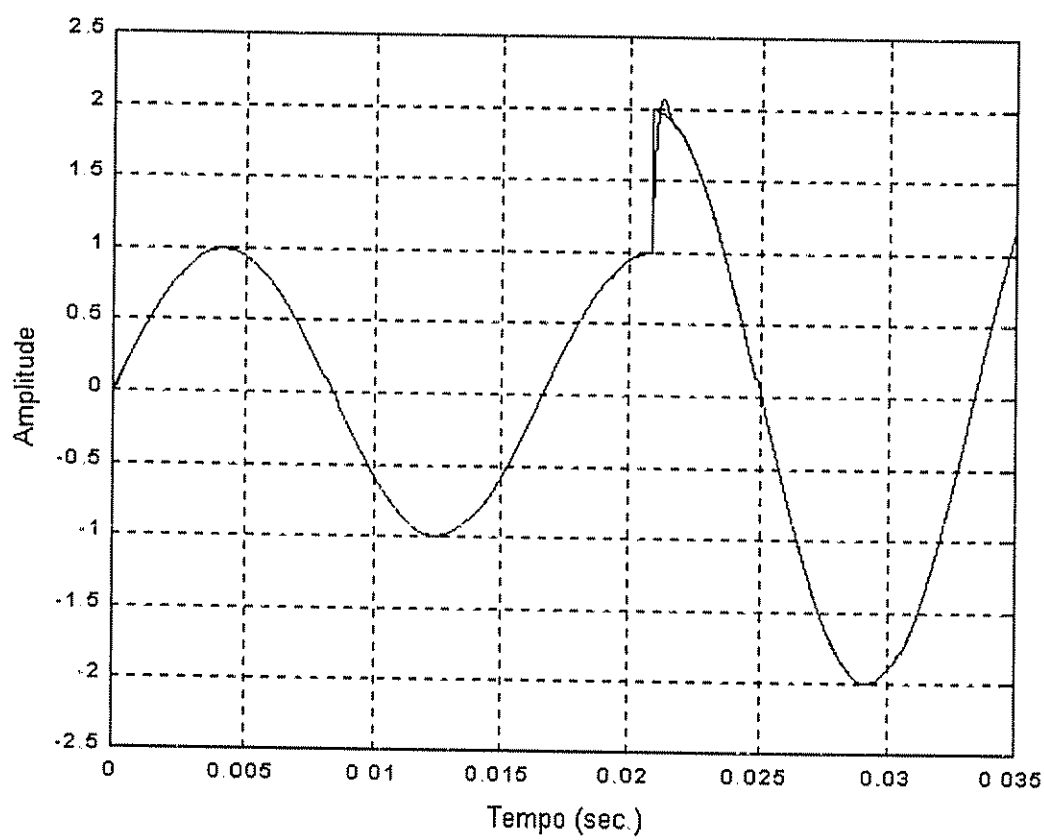


Fig. 5.17. Resposta a uma referência senoidal do filtro ativo série do *Sistema 2*.

5.2.2.1.4 - Modelo do Filtro Ativo Paralelo - (*Sistema 2*)

O modelo do conversor *PWM* paralelo é o mesmo que o conversor paralelo do *Sistema 1* operando no modo *Backup* e está mostrado na Fig. 5.18.

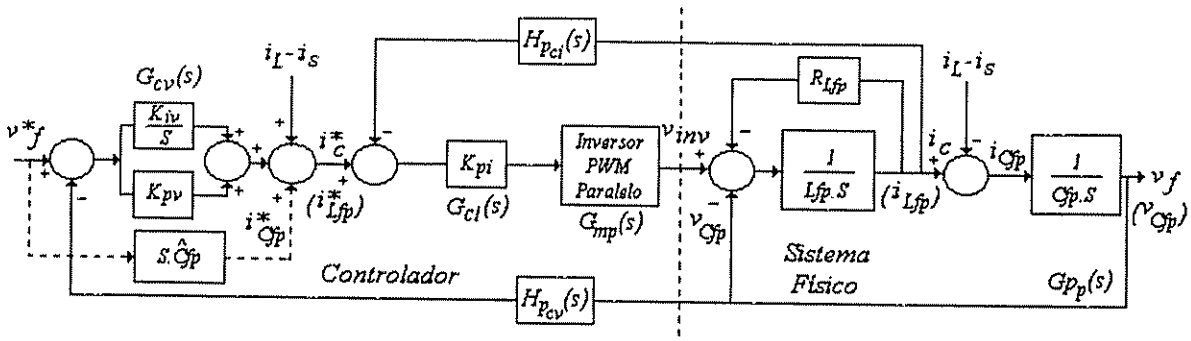


Fig. 5.18 - Diagrama de blocos da malha de controle de tensão do *Sistema 2* (modo *Standby*).

A função de transferência de malha fechada $v_f(s)/v_f^*(s)$ é obtida através da equação (5.35). A rigidez dinâmica a qual mostra o efeito da diferença entre a corrente de carga $i_L(s)$ e a corrente de entrada compensada $i_s(s)$ sobre a tensão de saída regulada $v_f(s)$ é dada pela equação (5.36). Neste caso, a diferença entre as correntes de carga e a de entrada ($i_L(s) - i_s(s)$) é tratada como um distúrbio. Os coeficientes das equações (5.35) e (5.36) estão representados na equação (5.37).

$$\frac{v_f(s)}{v_f^*(s)} = \frac{X_1 s^2 + X_2 s + X_3}{Y_1 s^3 + Y_2 s^2 + Y_3 s + Y_4} \tag{5.35}$$

$$\frac{i_L(s) - i_s(s)}{v_f(s)} = -\frac{Y_1 s^3 + Y_2 s^2 + Y_3 s + Y_4}{Z_1 s^2 + Z_2 s} \tag{5.36}$$

$$\left.\begin{array}{lll} X_1 = \hat{C}_{fp}.K_{Pi} & Y_1 = L_{fp}.C_{fp} & Z_1 = L_{fp} \\ X_2 = K_{pv}.K_{Pi} & Y_2 = C_{fp}.(K_{Pi} + R_{Lfp}) & Z_2 = R_{Lfp} \\ X_3 = Y_4 = K_{Iv}.K_{Pi} & Y_3 = K_{pv} K_{Pi} + 1 & \end{array}\right\} \tag{5.37}$$

A resposta em freqüência do sistema representado pela equação (5.34) está mostrada na Fig. 5.19 (a) e (b). Baseado nos dados de projeto do conversor com freqüência de chaveamento f_s =20 kHz, freqüência angular de cruzamento da malha de corrente $\omega_{ci} = \omega_s / 4$, freqüência angular de cruzamento da malha de tensão $\omega_{cv} = 0{,}55\omega_{ci}$, margem de fase em malha aberta da

malha de corrente $\phi_{mi} = 60^o$, margem de fase em malha aberta da malha de tensão $\phi_{mv} = 30^o$, indutor de filtragem $L_{fp} = 250\mu H$, capacitor de filtragem $C_{fp} = 130\mu F$ e resistência do indutor de filtragem $R_{Lfp} = 0{,}05\Omega$, encontrou-se os ganhos do controlador proporcional da malha de corrente, $K_{Pi_{s2}} = 7{,}854\ \Omega$ e os ganhos proporcional e integral da malha de tensão, $K_{Pv_{s2}} = 2{,}09\Omega^{-1}$ e $K_{Iv_{s2}} = 24253\Omega^{-1}/s$, respectivamente.

Com a escolha do indutor de filtragem $L_{fp} = 250\mu H$ e $C_{fp} = 130\mu F$ encontrou-se uma freqüência de corte para o filtro de saída do *FAP* de aproximadamente 800Hz, que representa uma ordem de grandeza 25 vezes menor que a freqüência de chaveamento de 20kHz do conversor *PWM*.

O sistema foi simulado com e sem a presença da corrente de referência i^*_{Cfp} do capacitor de filtragem estimado $\hat{C}_{fp}$ mostrado na Fig. 5.18. Na implementação prática i^*_{Cfp} pode ser gerado via software, através das referências de tensão disponíveis no algoritmo do compensador *SRF*.

Pela Fig. 5.19 (a) e (b), na freqüência angular da rede ($\omega = 377 rad/s$), o ganho da função de transferência do sistema situa-se por volta de *0 dB* e o atraso de fase de aproximadamente zero graus com e sem a presença de i^*_{Cfp}.

Com a presença de i^*_{Cfp}, a faixa de passagem do sistema é de aproximadamente 6000Hz, a qual é adequada para a malha de tensão cuja freqüência do sinal de referência é 60Hz. Sem a presença de i^*_{Cfp} observa-se uma diminuição da faixa de passagem para algo em torno de 1600 Hz, o que ainda pode ser considerado aceitável.

Embora no *Sistema 2* as referências senoidais de tensão permaneçam constantes, as Figs. 5.20 e 5.21 apresentam as respostas do sistema para a variação da referência senoidal sem e com a utilização da corrente de referência i^*_{Cfp} do capacitor $\hat{C}_{fp}$, respectivamente. Apesar de difícil visualização, os sinais controlados são apresentados juntamente com as suas respectivas referências senoidais. Observa-se uma diferença quase imperceptível com relação aos sinais controlados com e sem a utilização da corrente de referência i^*_{Cfp}.

Ressalta-se que não foi considerada na simulação do modelo a realimentação da corrente de carga i_L como proposto em [82] e mostrado nos modelos das Fig. 5.10 e 5.18.

A Fig. 5.22 mostra a rigidez dinâmica do sistema, onde é notado que o *FAP* possui baixa impedância ou uma alta admitância em uma larga faixa do espectro de freqüência, suficiente para absorver as correntes harmônicas da carga.

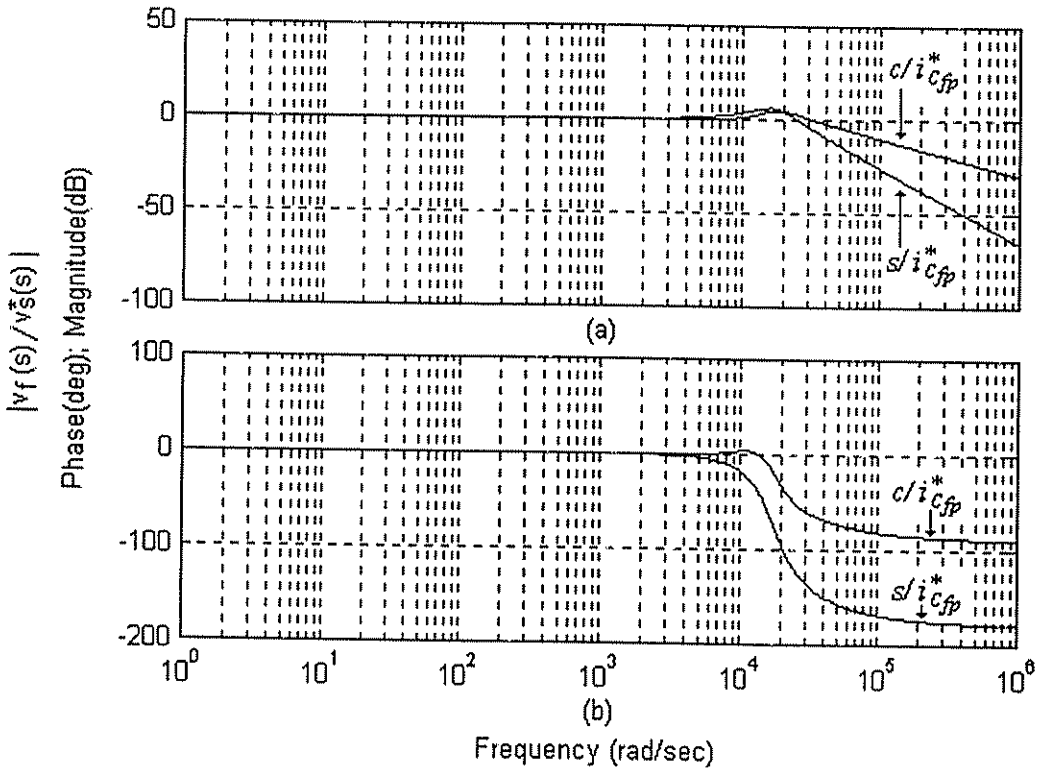


Fig. 5.19 - Resposta em freqüência do *FAP* do *Sistema 2* $[v_f(s)/v_f^*(s)]$:

(a) Resposta em amplitude; (b) Resposta de fase.

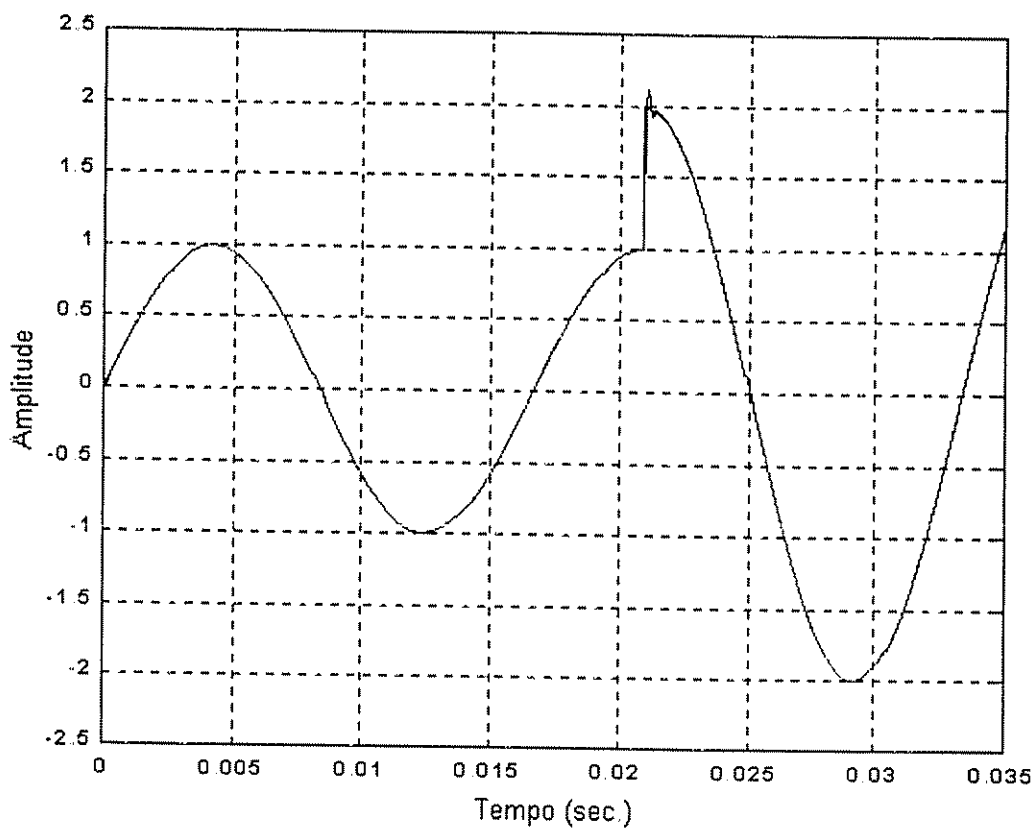


Fig. 5.20 - Resposta a uma referência senoidal do *FAP* do *Sistema 2* sem i^*_{Cfp}.

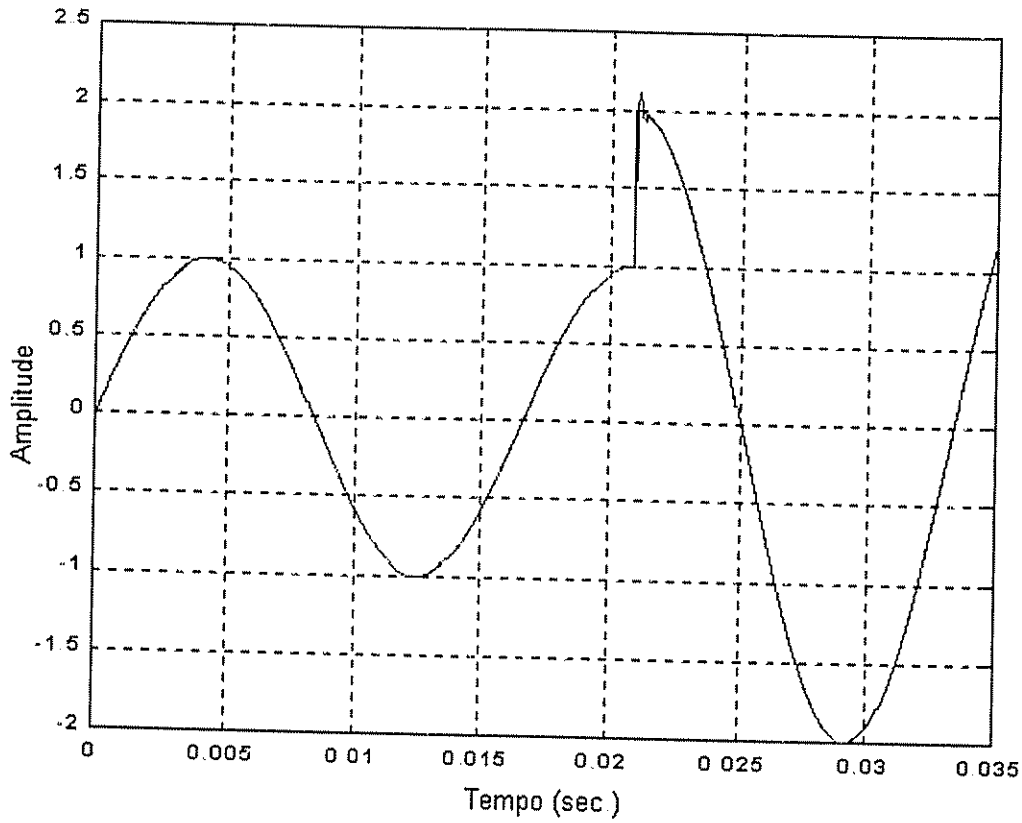


Fig. 5.21 - Resposta a uma referência senoidal do *FAP* do *Sistema 2* com i^*_{Cfp}.

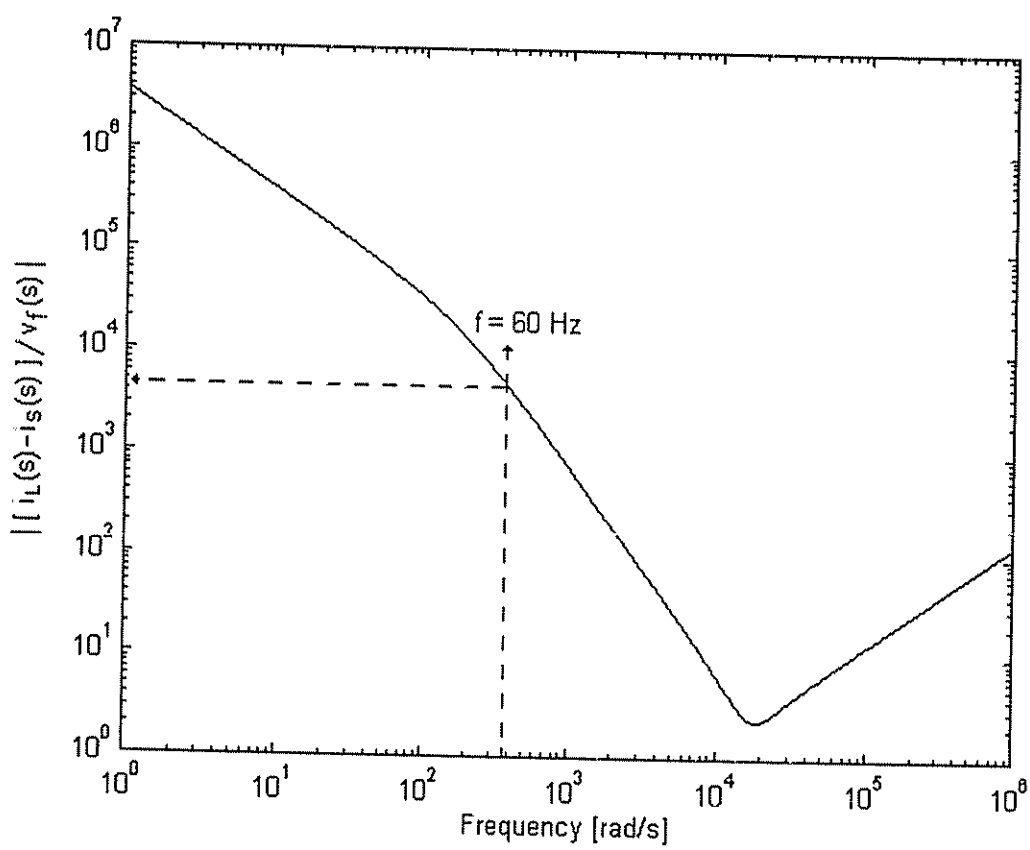


Fig. 5.22 - Rigidez dinâmica do controlador de tensão do *FAP* do *Sistema 2* $\left|(i_L(s) - i_s(s))/v_f(s)\right|$: Resposta em Amplitude.

5.2.2.2 – Controladores do *Sistema 2* no modo de operação *Backup*

Como visto anteriormente, no modo de operação *Standby*, a função do conversor paralelo é fornecer para à carga uma tensão senoidal, regulada e com baixa taxa de distorção harmônica.

5.2.2.2.1 – Modelo do Filtro Ativo Paralelo - (*Sistema 2*)

Na falta da rede elétrica, o conversor *PWM* paralelo continua alimentando a carga sem interrupção. O modelo do conversor *PWM* paralelo é o mesmo da Fig. 5.18, apenas fazendo $i_s = 0$.

5.3 – Compensação de potência no modo de operação *Standby* dos *Sistemas 1 e 2*

O fluxo de potência, através dos conversores série e paralelo, pode mudar de sentido, pelo fato das amplitudes das tensões de entrada e saída não serem iguais. Isto ocorre porque as tensões de saída do *SEI* v_{fa}, v_{fb} e v_{fc} além de serem reguladas são controladas para estarem em fase com as tensões e correntes de entrada, (v_{sa}, v_{sb}, v_{sc}) e (i_{sa}, i_{sb}, i_{sc}), respectivamente. Portanto, faz-se necessário um entendimento sobre a mudança de sentido do fluxo de potência e uma análise da sua influência no nível de potência dos conversores *PWM* série e paralelo.

5.3.1 – Algoritmo alternativo de cálculo para a compensação de potência

Apesar do controle do fluxo de potência do *SEI* poder ser feito através controlador do barramento *cc* mostrado na Fig. 5.13, é apresentado um algoritmo alternativo para este fim.

As potências instantâneas trifásicas de entrada p_s e de carga p_L operando no modo *Standby* são dadas pelas expressões (5.38) e (5.39), respectivamente. Ambas as potências p_s e p_L podem ser divididas em uma parcela média p_m e uma parcela oscilante p_h. Desse modo, as equações (5.38) e (5.39) podem ser reescritas por (5.40) e (5.41), respectivamente. A potência harmônica p_{Lh} é compensada pelo filtro ativo paralelo e a potência p_{sh} pelo filtro ativo série.

$$p_s = v_{sa}.i_{sa} + v_{sb}.i_{sb} + v_{sc}.i_{sc} \tag{5.38}$$

$$p_L = v_{fa}.i_{La} + v_{fb}.i_{Lb} + v_{fc}.i_{Lc} \tag{5.39}$$

$$p_s = p_{sm} + p_{sh} \tag{5.40}$$

$$p_L = p_{Lm} + p_{Lh} \tag{5.41}$$

Considerando que as tensões de entrada e saída do *SEI* são iguais em amplitude e que as parcelas harmônica e reativa das correntes de carga são compensadas pelo *FAP*, pode-se dizer que a parcela fundamental das correntes de carga são iguais às parcelas fundamentais das correntes de entrada compensadas, ou seja, $i_{saf} = i_{Laf}$, $i_{sbf} = i_{Lbf}$ e $i_{scf} = i_{Lcf}$. Portanto, as potências trifásicas instantâneas da entrada e saída do *FAS* podem ser escritas, respectivamente, por:

$$p_s = v_{sa}.i_{saf} + v_{sb}.i_{sbf} + v_{sc}.i_{scf} \tag{5.42}$$

$$p_o = v_{fa}.i_{Laf} + v_{fb}.i_{Lbf} + v_{fc}.i_{Lcf} \tag{5.43}$$

Admitindo que as tensões de saída do *FAS* estão livres de harmônicos e que as correntes de entrada são equilibradas e não possuem reativos nem harmônicos, pode-se dizer que a potência instantânea de saída p_o é composta apenas pela parcela média de potência, ou seja:

$$p_o = p_{om} = p_{Lm} \tag{5.44}$$

A Fig. 5.23 mostra o fluxo das potências média de entrada p_{sm}, da saída do filtro série p_{om} e da carga p_{Lm}, quando o *FAS* desempenha apenas as funções de equilibrar e eliminar harmônicos da tensão de saída. Sendo assim, pode-se escrever que:

$$p_{sm} = p_{om} = p_{Lm} \tag{5.45}$$

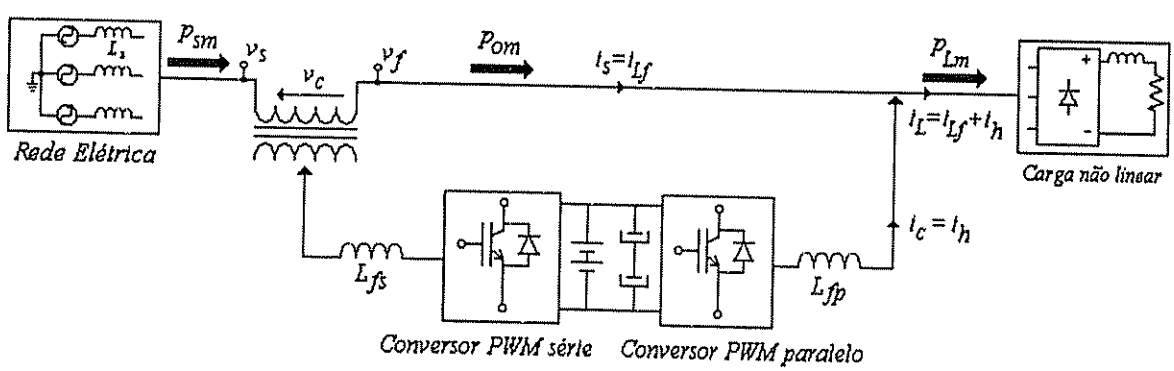


Fig. 5.23 - Fluxo de potência ativa do *SEI Line interactive* para $p_{sm} = p_{Lm}$.

Já no caso das tensões de saída serem reguladas a equação (5.45) pode não ser verdadeira, ou seja, p_{sm} pode ser diferente de p_{Lm}. A Fig. 5.24 mostra o caso em que a potência média de entrada p_{sm} é maior que a potência média da carga p_{Lm}, ou seja, $p_{sm} > p_{Lm}$. Neste caso, a potência média de entrada será dada por:

$$p_{sm} = p_{pm} + p_{Lm} \tag{5.46}$$

Onde p_{pm} é uma potência média adicional definida pela equação (5.47) e a constante k por (5.48).

$$p_{pm} = p_{Lm}\left(\frac{p_{sm}}{p_{Lm}} - 1\right) = p_{Lm}(k-1) \tag{5.47}$$

$$k = \frac{p_{sm}}{p_{Lm}} \tag{5.48}$$

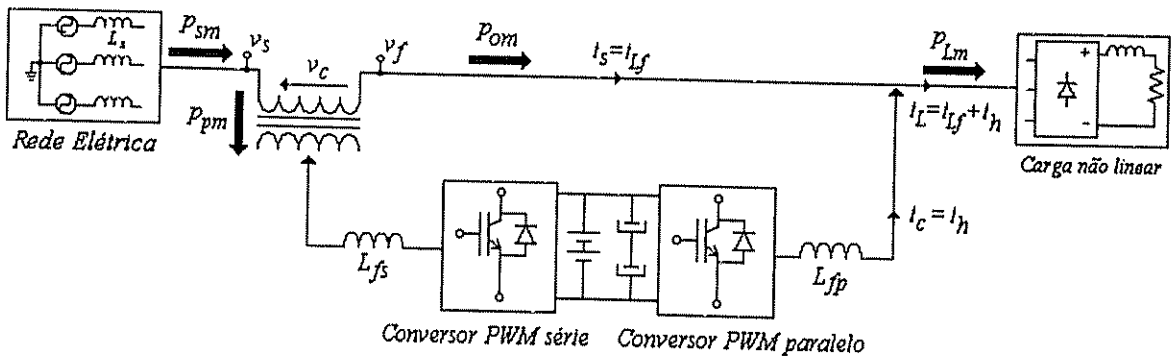


Fig. 5.24 - Fluxo de potência ativa do *SEI Line interactive* para $p_{sm} > p_{Lm}$.

Assim a potência p_{pm}, quando $p_{sm} > p_{Lm}$, flui da linha para o conversor série e do conversor paralelo para a carga e no sentido contrário quando $p_{sm} < p_{Lm}$. Neste último caso o banco de baterias tenderia a se descarregar. Sendo assim, as amplitudes das correntes de entrada devem ser controladas pelo próprio algoritmo de compensação de maneira a ajustar a potência ativa de entrada com a potência ativa da carga, ou seja, $p_{sm} = p_{Lm}$. As Figs. 5.25 (a) e (b) mostram como deve ser o fluxo de potência do *SEI* em regime permanente para $p_{sm} > p_{Lm}$ e $p_{sm} < p_{Lm}$, de modo que a nova potência média de entrada, agora chamada de p'_{sm}, seja igual à potência de saída p_{Lm}. Também é mostrada a nova potência que flui pelos conversores série e paralelo p'_{pm}. As expressões 5.49 e 5.50 apresentam quantitativamente as grandezas p'_{sm} e p'_{pm}, respectivamente.

$$p'_{sm} = \frac{p_{sm}}{k} = p_{Lm} \tag{5.49}$$

$$p'_{pm} = \frac{p_{pm}}{k} = p_{Lm}\left(1 - \frac{p_{Lm}}{p_{sm}}\right) = p_{Lm}(1 - k_2) = p_{Lm}k_1 \tag{5.50}$$

Onde:

$$k_1 = \left(1 - \frac{p_{Lm}}{p_{sm}}\right) \tag{5.51}$$

$$k_2 = \frac{p_{Lm}}{p_{sm}} \tag{5.52}$$

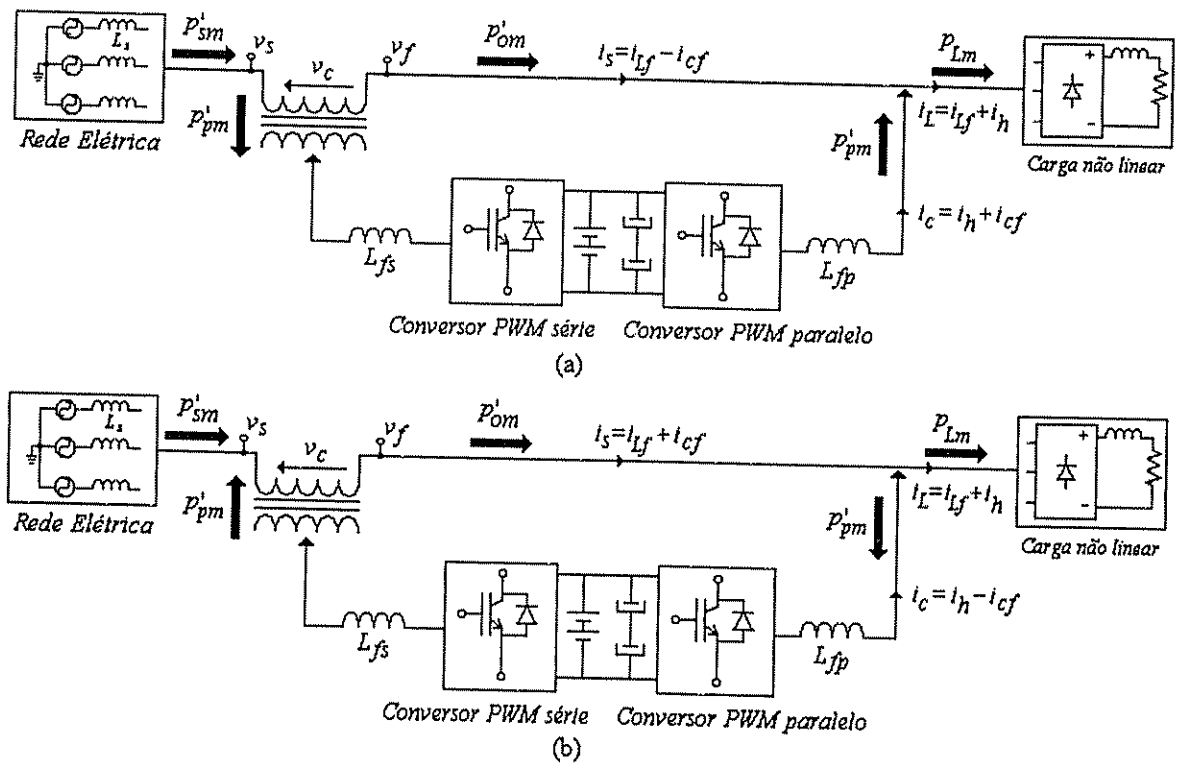


Fig. 5.25 – Fluxo ativo de potência: (a) $p_{sm} > p_{Lm}$; (b) $p_{sm} < p_{Lm}$.

O controle da amplitude das correntes da fonte deve ser realizado através do cálculo das constantes k_1 e k_2. Estas constantes, calculadas através do algoritmo apresentado na Fig. 5.26, podem ser usadas nos algoritmos para o cálculo das correntes de compensação dos *Sistema 1* e *2*. As Figs. 5.27 e 5.28 mostram a maneira com que as constantes k_1 e k_2 são introduzidas nos algoritmos de compensação de corrente dos *Sistemas 1* e *2*. Para o *Sistema 1* é utilizada a constante k_1 e para o *Sistema 2* a constante k_2, ambas inseridas no eixo de referência síncrona *d*, diretamente relacionado com a parcela de corrente ativa do sistema trifásico.

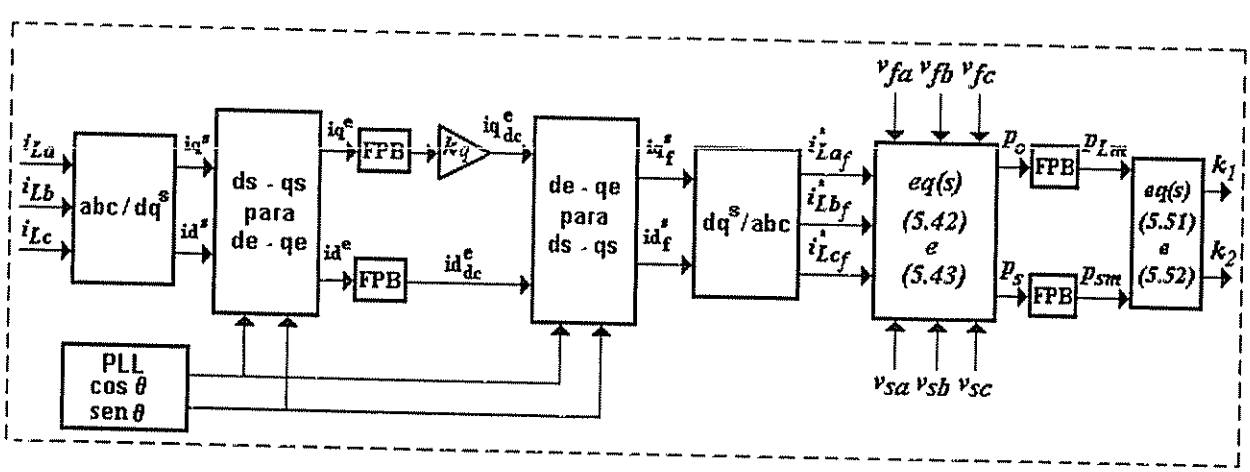


Fig. 5.26 – Diagrama para o cálculo das constantes de compensação k_1 e k_2.

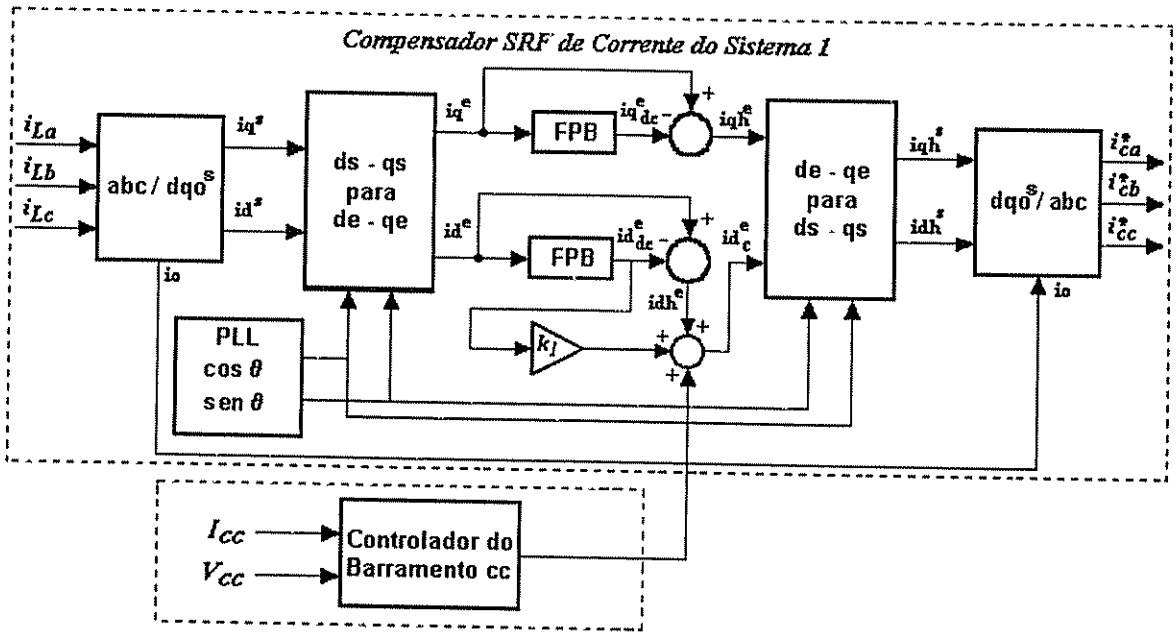


Fig. 5.27 - Diagrama de blocos do compensador *SRF* de corrente do *Sistema 1*.

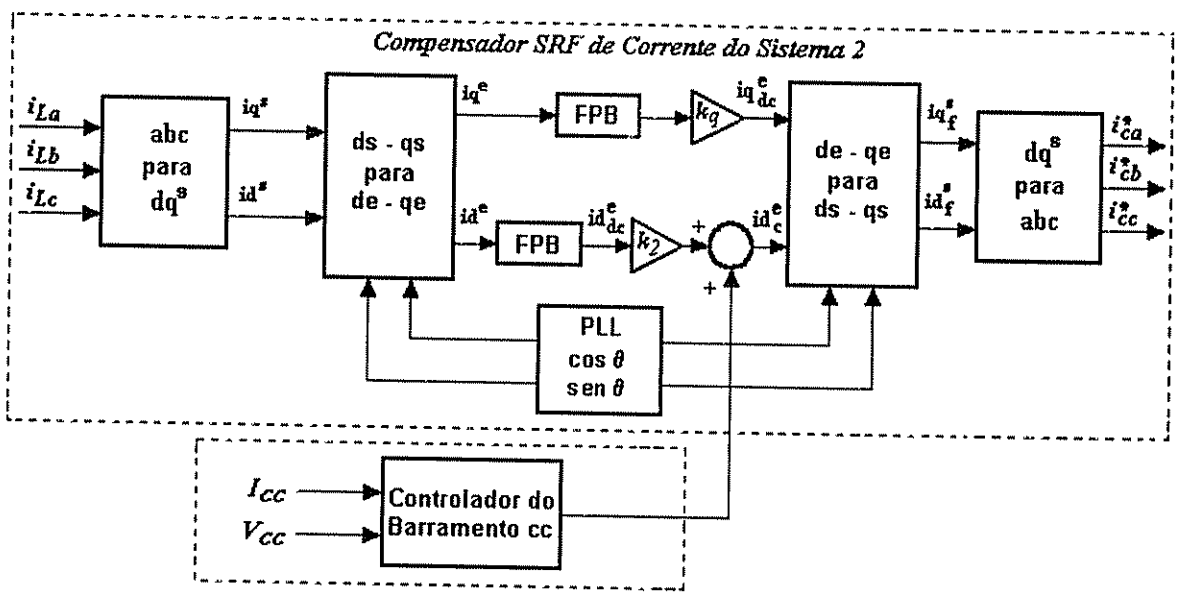


Fig. 5.28 - Diagrama de blocos do compensador *SRF* de corrente do *Sistema 2*.

5.3.2 – Fluxo de potência nos conversores série e paralelo

Os níveis de potência aparente envolvidos na operação dos conversores, S_s para o conversor série e S_p para o conversor paralelo, dependem da razão entre as tensões eficazes de entrada e saída (V_f/V_s), do fator de deslocamento $\cos\varphi_l$ e da taxa de distorção harmônica das correntes de carga i_L (THD_{iL}). As potências complexas requeridas pelo conversor série e paralelo

são dadas, respectivamente, pelas equações (5.53) e (5.54). Em regime permanente, assumindo um sistema balanceado e senoidal, as potências aparentes dos conversores série e paralelo, normalizadas em função da potência aparente da carga, são escritas pelas equações (5.55) e (5.56), as quais foram obtidas através das equações (5.53), (5.54) e (4.15) à (4.25). As grandezas S_L, P_L, Q_L e H_L representam, respectivamente, as potências aparente, ativa, reativa e harmônica da carga.

$$\boldsymbol{S}_s = (\boldsymbol{V}_s - \boldsymbol{V}_f)\boldsymbol{I}_s^* \tag{5.53}$$

$$\boldsymbol{S}_p = \boldsymbol{S}_L - \boldsymbol{V}_f \boldsymbol{I}_s^* \tag{5.54}$$

$$\left|\frac{S_s}{S_L}\right| = \frac{\sqrt{P_L^2\left(1-\frac{V_f}{V_s}\right)^2}}{\sqrt{P_L^2+Q_L^2+H_L^2}} = \frac{\cos\varphi_1\sqrt{\left(1-\frac{V_f}{V_s}\right)^2}}{\sqrt{1+TDH_{i_L}^2}} \tag{5.55}$$

$$\left|\frac{S_p}{S_L}\right| = \sqrt{\frac{\cos^2\varphi_1\frac{V_f}{V_s}\left(\frac{V_f}{V_s}-2\right)}{1+TDH_{i_L}^2}+1} \tag{5.56}$$

Na Fig. 5.29 (a) e (b) são mostradas as potências normalizadas $|S_p/S_L|$ e $|S_s/S_L|$ para dois diferentes valores de $\cos\varphi_1$ considerando THD_{iL} variando de 0 a 80%. Observa-se que, quanto menor o $\cos\varphi_1$ e maior a THD_{iL}, maior será a relação $|S_p/S_L|$ e menor a relação $|S_s/S_L|$.

Nas equações (5.55) e (5.56) não foi levada em conta a parcela adicional de potência ativa P_b destinada para a carga do banco de baterias. Sendo assim a potência ativa total do sistema P é dada pela equação (5.57) onde o fator de carga k_b, representado na equação (5.58), é definido pela relação entre a máxima potência ativa utilizada para a carga das baterias P_b e a potência ativa total consumida pela carga P_L. Portanto as equações (5.55) e (5.56) podem ser substituídas pela equações (5.59) e (5.60).

$$P = P_L + P_b = P_L + k_b P_L \tag{5.57}$$

$$k_b = \frac{P_b}{P_L} \tag{5.58}$$

$$\left|\frac{S_s}{S_L}\right| = \frac{\sqrt{P^2\left(1-\frac{V_f}{V_s}\right)^2}}{\sqrt{P_L^2+Q_L^2+H_L^2}} = \frac{\cos\varphi_1\sqrt{\left[(1+k_b)\left(1-\frac{V_f}{V_s}\right)\right]^2}}{\sqrt{1+TDH_{i_L}^2}} \tag{5.59}$$

$$\left|\frac{S_p}{S_L}\right| = \sqrt{\frac{\cos^2\varphi_1\frac{V_f}{V_s}(1+k_b)\left(\frac{V_f}{V_s}(1+k_b)-2\right)}{1+TDH_{i_L}^2}+1} \tag{5.60}$$

As curvas normalizadas de potência para dois diferentes valores de k_b ($k_b = 0$ e $k_b = 0{,}1$), considerando $\cos\varphi_1 = 1$, estão mostradas na Fig. 5.30 (a) e (b). Dependendo do valor de k_b e da variação da tensão de entrada em relação ao valor desejado da tensão de saída, a carga das baterias pode ser realizada ou pelo conversor paralelo ou pelo série, ou simultaneamente por ambos.

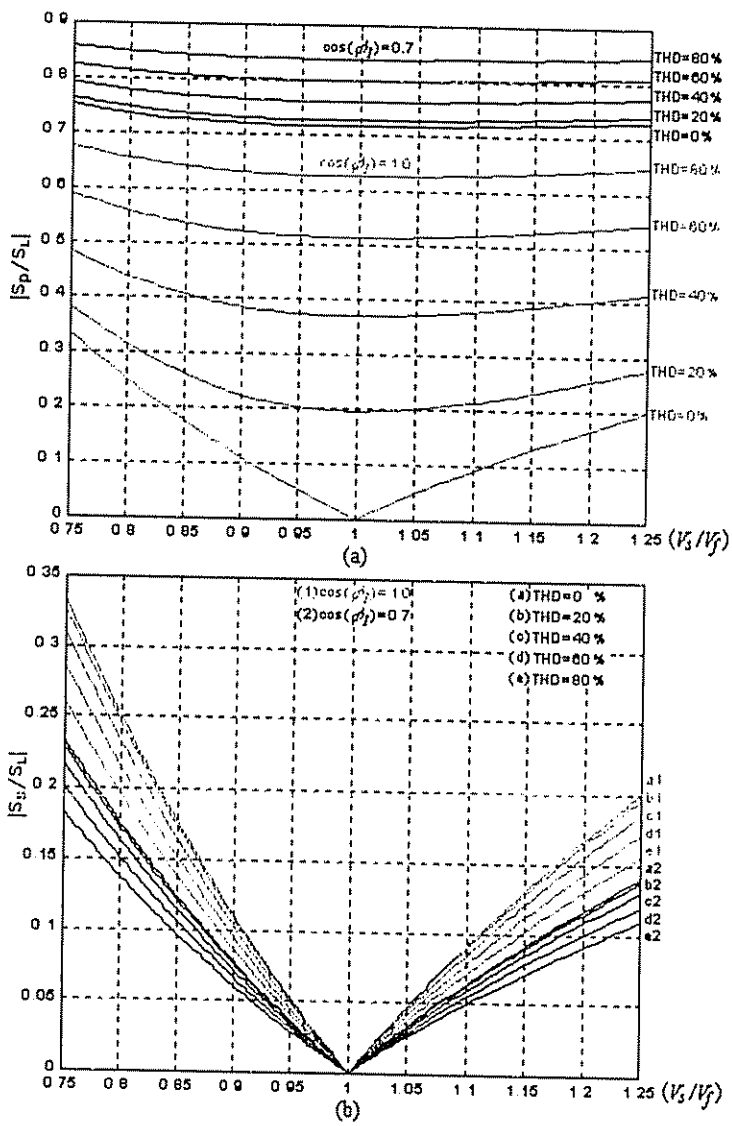


Fig. 5.29 – Potências normalizadas dos Conversores: (a) Paralelo $|S_p/S_L|$; (b) Série $|S_s/S_L|$.

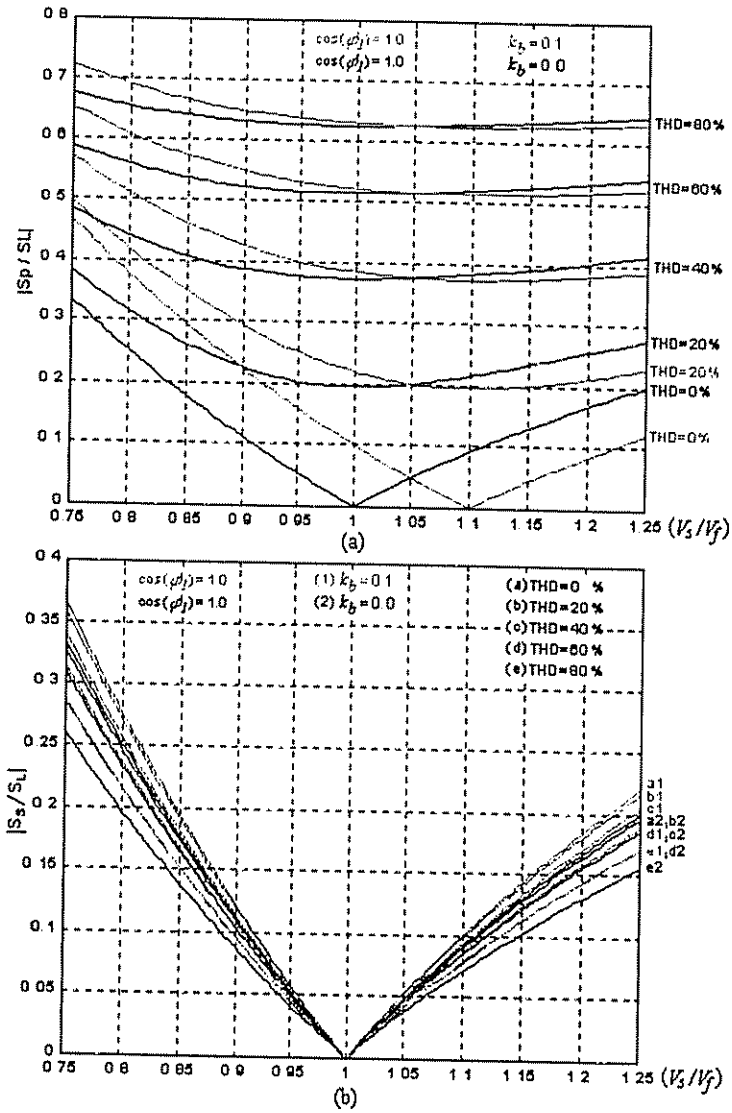


Fig. 5.30 – Potências normalizadas para $k_b = 0$ e $k_b = 0,1$ ($\cos\varphi_l = 1$): (a) Conversor Paralelo $|S_p/S_L|$; (b) Conversor Série $|S_s/S_L|$.

5.3.2.1 – Influência de k_b na potência processada pelos conversores série e paralelo

Como mostrado nas equações (5.59) e (5.60), o fator de carga k_b, definido pela equação (5.58), influencia diretamente a determinação dos níveis de potência controlados pelos conversores *PWM*. O fator k_b deve ser considerado um ponto determinante na escolha da faixa de potência na qual o *SEI Line interactive* se torna economicamente viável e passível de implementação prática.

A Fig. 5.31 (a) e (b) mostra as curvas de potência do conversor paralelo considerando o fator k_b variando de 0 a 0,5 para duas condições de carga: ($\cos\varphi_l = 1$ e $THD_{iL} = 0$ %) e ($\cos\varphi_l = 0,7$ e $THD_{iL} = 100$ %). Observa-se claramente que quanto maior o fator k_b e menor a relação V_s/V_f,

maior será $|S_p/S_L|$. Mesmo assim considerando o pior caso apresentado onde $\cos\varphi_1 = 0{,}7$, $THD_{iL} = 100$ %, $V_s/V_f = 0{,}75$ e $k_b = 0{,}5$, a relação $|S_p/S_L|$ não é superior a 1. Operando com a relação $V_s/V_f = 0{,}85$, $|S_p/S_L|$ passa a ser igual a 0,93, caracterizando um atrativo para a estrutura.

No entanto, é importante estar atento para a faixa de trabalho do *SEI* no que se refere à relação V_s/V_f. Como visto, através das curvas, a relação V_s/V_f é mostrada variando entre 0,75 e 1,25, mas na prática pode-se diminuir esta faixa e adotar uma relação entre 0,85 e 1,15.

Na Fig. 5.32 são mostradas as curvas de potência do conversor série considerando o fator k_b também variando de 0 a 0,5 para a condição crítica de carga do conversor série (Fig. 5.29-a), ou seja: ($\cos\varphi_1 = 1$ e $THD_{iL} = 0$ %). Observa-se novamente que quanto maior k_b, maior a relação $|S_s/S_L|$.

Um atrativo desta estrutura está no nível de potência processada pelo conversor série. Como um primeiro indicativo é adotado que $|S_s/S_L|$ não deve ser superior a 0,25. Neste caso, através da Fig. 5.32, para as condições de carga especificadas e $V_s/V_f = 0{,}85$, k_b não é superior a 0,4.

5.3.2.1.1 –Determinação da potência processada pelos conversores do *SEI*

Considerando as características citadas anteriormente é mostrado um indicativo de cálculo para o limite mínimo de potência para o qual o *SEI* deve ser empregado. Os dados de projeto são os seguintes: tensão no barramento *cc* ($V_{cc} = 500$ Volts); corrente máxima para a carga das baterias ($I_{cc} = 3$A); $V_s/V_f = 0{,}85$; $k_b = 0{,}4$; fator de deslocamento da carga ($\cos\varphi_1 = 0{,}7$); taxa de distorção harmônica da corrente de carga ($THD_{iL} = 100$ %); tensão eficaz de fase ($V_f = 127$ Volts).

Portanto, através dos dados apresentados encontrou-se os seguintes resultados dos níveis de potência: potência ativa máxima das baterias ($P_{b\max} = 1.500$W); potência ativa mínima da carga ($P_L = 3.750$W); corrente eficaz fundamental de fase ($I_1 = 14$A); potência aparente mínima da carga ($S_L = 7.500$VA); $|S_s/S_L| = 0{,}13$ e $|S_p/S_L| = 0{,}93$. Nota-se pela equação (5.60), que para $|S_p/S_L|$ ser igual a *1* o fator k_b poderá chegar a 0,7 o que implica a diminuição de P_L para 2.150W e S_L para 4.350VA. Além disso $|S_s/S_L|$ passou de 0,13 para apenas 0,15, ficando ainda abaixo de 0,25.

Desse modo, conclui-se que, para as características de carga especificadas como exemplo, este conversor torna-se viável se a potência da carga for superior a 4.350VA.

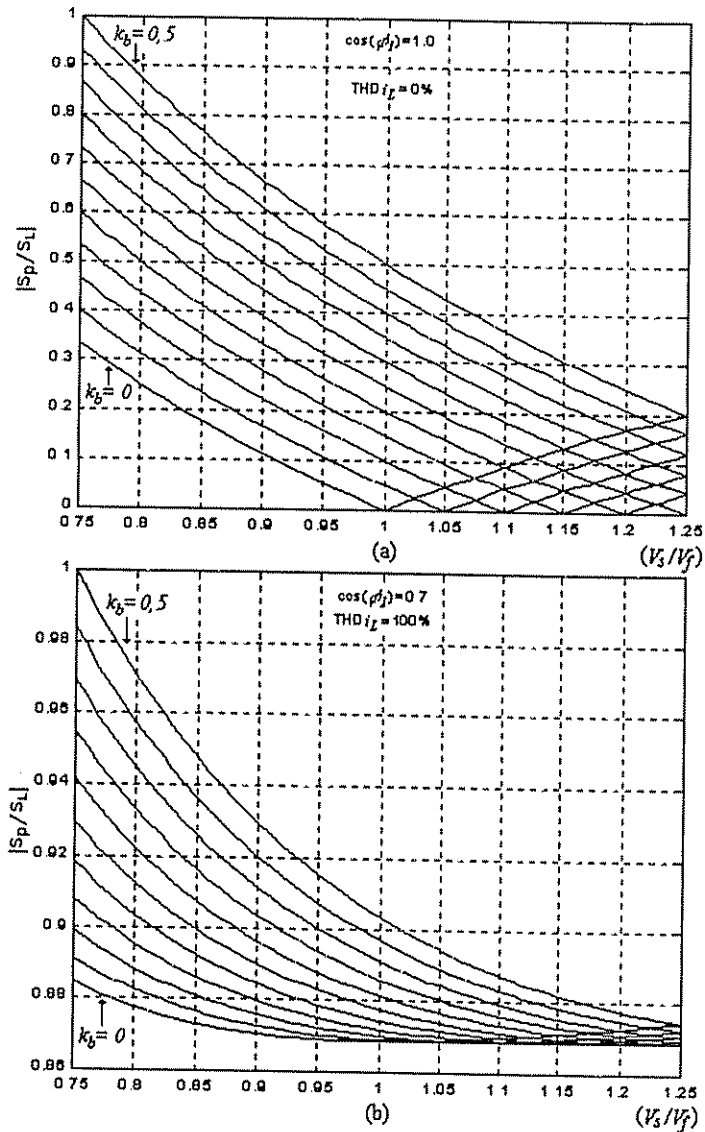


Fig. 5.31 – Potência $|S_p/S_L|$: (a) $\cos\theta_l = 1$, $THD_{iL} = 0$ %; (b) $\cos\varphi_l = 1$, $THD_{iL} = 100$ %.

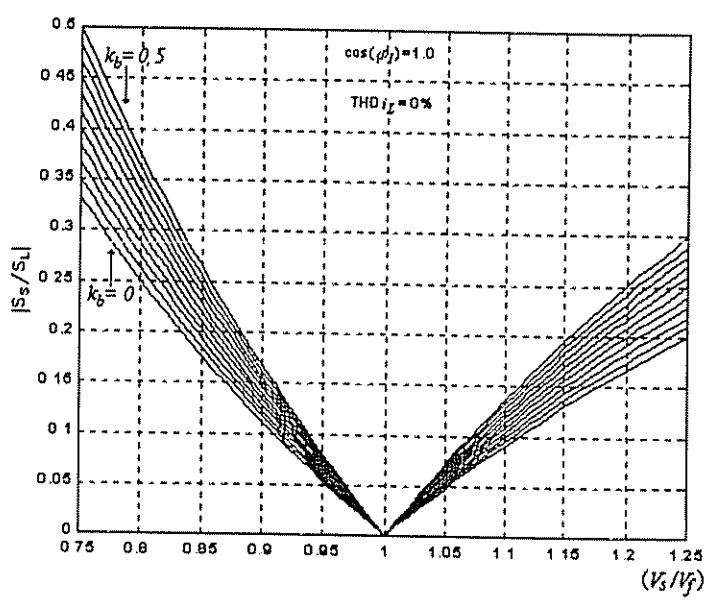


Fig. 5.32 – Potência $|S_s/S_L|$: $\cos\varphi_l = 1$, $THD_{iL} = 0$ %.

5.3.3 – Comparação do *SEI Line interactive* série-paralelo com o *SEI On-line*

Nesta seção alguns indicadores gerais são apresentados no intuito de comparar o *SEI Line interactive* trifásico série-paralelo estudado, com o *SEI On-line* trifásico com o estágio retificador *PWM* de entrada atuando no condicionamento das correntes de rede. Alguns aspectos mais importantes como o número de chaves de potência, potência em *VA* dos conversores, rendimento, custo, peso, volume, complexidade no controle, etc., são apresentados na Tabela 5.3.

Observa-se que as duas estruturas são muito similares com referência à maioria das características analisadas. O *SEI Line interactive* destaca-se quanto ao nível mais baixo de potência do conversor série quando comparado com o retificador *PWM* controlado do *SEI On-line*. Com isto o rendimento do *SEI Line interactive* pode ser superior em relação à *On-line* e o seu custo inferior.

Tabela 5.3
CARACTERÍSTICAS DOS *SEI LINE INTERACTIVE* E *ON-LINE* TRIFÁSICOS

SEI	***On-line***		***Line interactive série-paralelo***	
Número de chaves de potência	**Igual**		**Igual**	
	Retificador	06	*Conversor Série*	06
	Inversor	06	*Conversor Paralelo*	06
Potência em *VA* (%) dos conversores (Modo *Standby*)	**Maior**		**Menor**	
	Retificador	>100%	*Conversor Série*	<25%
	Inversor	100%	*Conversor Paralelo*	<100%
Potência em *VA* (%) dos conversores (Modo *Backup*)	**Igual**		**Igual**	
	Retificador	0%	*Conversor Série*	0%
	Inversor	100%	*Conversor Paralelo*	100%
Controle simultâneo das correntes de entrada e tensões de saída	**Presente**		**Presente**	
Número de elementos passivos de filtragem	**Igual**		**Igual**	
Dimensionamento em *VA* (%) dos elementos magnéticos	**Menor** Indutores de entrada ≅ 5%		**Maior** Transformadores série ≤ 25%	
Complexidade no controle	**Igual**		**Igual**	
Tempo de Transferência	**Inexistente**		**Inexistente**	
Grau de isolamento a distúrbios da rede	**Muito Alto**		**Alto**	
Peso e Volume	**Igual**		**Igual**	
Rendimento (Modo *Standby*)	**Menor**		**Maior**	
Rendimento (Modo *Backup*)	**Igual**		**Igual**	
Custo	**Maior**		**Menor**	

5.4 – Simulações digitais dos *Sistemas 1 e 2*

5.4.1 – Simulações digitais do *Sistema 2*

Primeiramente, o *SEI* será simulado através da topologia mostrada na Fig. 5.11, considerando os algoritmos de compensação propostos para o *Sistema 2* apresentados em [72-76] e nos itens 5.2.2 e 5.3 deste capítulo. Na simulação, no modo de operação *Standby*, foi considerado um desequilíbrio de ±15 % na amplitude da tensão fundamental de entrada, além da presença do 5° e 7° harmônicos superpostos a esta.

Os dados utilizados na simulação do *Sistema 2* são apresentados a seguir:

- *Potência nominal da carga:* 24 kVA;
- *Freqüência de chaveamento dos conversores PWM série e paralelo:* 20 kHz;
- *Filtro ativo paralelo:*
  - Indutor de Filtragem (L_{fp}): 0,35mH;
  - Capacitor de Filtragem (C_{fp}): 180μF;
- *Filtro ativo série:*
  - Indutor de filtragem (L_{fs}): 1mH;
  - Relação de transformação do transformador série: 1:1;
- *Barramento cc:*
  - Tensão do barramento *cc*: 600V.
- *Tensões de entrada trifásicas:*
  - Valor de pico das tensões nas fases *a*, *b* e *c*: V_{ap}=150V, V_{bp}=220V, V_{cp}=179,6V ;
  - Valor de pico de tensão do 5° e 7° harmônicos: V_5=19,75V, V_7=25,14V;
  - Indutância da linha ($L_{s\,abc}$): 80μH;
- *Tensões de saída trifásicas reguladas*:
  - Valor eficaz fase-neutro das fases *a*, *b* e *c*: 127 Volts;
- *Carga (Ponte de Greatz a Diodos)*
  - Indutor de Carga (*L*): 5,0mH;
  - Resistor de Carga (R_L): 4,0 Ohms;
- *Filtros passa baixa (malha de compensação de corrente):*
  - Ordem do filtro: 2ª ordem (freqüência de corte: 30 Hz).

Na presença da rede elétrica o *SEI Line interactive* opera como um compensador ativo série-paralelo alimentando uma carga não linear formada por um retificador trifásico a diodos de aproximadamente 24 kVA. As tensões trifásicas desequilibradas com seus harmônicos são mostradas na Fig. 5.33 (a). É notado pela Fig. 5.33 (b) que após a compensação, as tensões de saída do filtro ativo série tornaram-se balanceadas e estabilizadas no valor de referência preestabelecido de 127 Volts eficazes entre fase e neutro. Na Fig. 5.33 (c) é mostrada a tensão de compensação injetada pelo filtro ativo série na fase *a*.

Na Fig. 5.34 (a) é mostrada a corrente de carga não compensada (i_{La}) juntamente com a referência de corrente senoidal (i_{ca}^{*}) gerada pelo algoritmo de compensação da Fig. 5.13, ambas para a fase *a*. A corrente de entrada (i_{sa}) é mostrada na Fig. 5.34 (b) onde observa-se que esta segue fielmente a referência. A Fig. 5.34 (c) apresenta a corrente de entrada e a tensão de saída (v_{fa}), ambas da fase *a*, onde observa-se um fator de potência unitário.

Nas Figs. 5.35 e 5.36 são mostrados os espectros harmônicos de corrente e de tensão, respectivamente. As *TDH* das correntes de linha foram reduzidas de 28,93% para 3,59% após a compensação, o que caracteriza a operação do *SEI* na filtragem dos harmônicos de corrente. O mesmo acontece na filtragem dos harmônicos de tensão onde a *TDH* de tensão foi reduzida de 27,92% para 0,6%. A *TDH* foi calculada considerando os harmônicos até a ordem 50.

O comportamento dinâmico do *SEI Line interactive* é mostrado na Fig. 5.37, onde foi dado um degrau de carga de 100% aos 16,66ms, e aos 50ms foi realizada uma redução de carga de 50%. A Fig. 5.38 mostra o comportamento das grandezas de tensão e corrente do *SEI* com respeito às transições dos modos de operação *Standby-Backup* (16ms) e *Backup-Standby* (35ms). A corrente de entrada não compensada e a referência senoidal de corrente são mostradas na Fig. 5.38 (a). Na Fig. 5.38 (b) a corrente do filtro ativo paralelo (i_{ia}) é mostrada, podendo-se notar que, no modo de operação *Backup* (16m -35ms), o conversor paralelo assume toda a corrente necessária para alimentar a carga. A corrente de entrada compensada e a tensão de saída são mostradas nas Figs. 5.38 (c) e 5.38 (d), respectivamente.

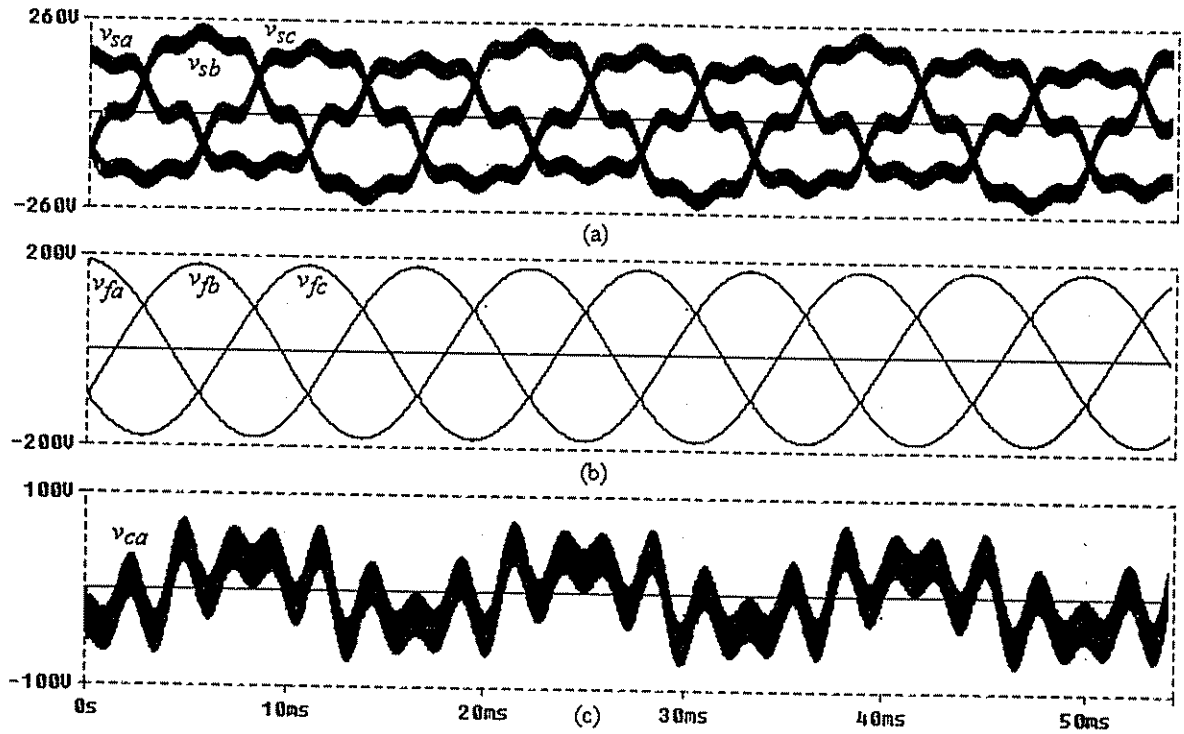


Fig. 5.33 – Simulação do *SEI Line interactive* na compensação de tensão (*Sistema 2*): (a) Tensões de entrada (v_{sa}, v_{sb} e v_{sc}); (b) Tensões de saída compensadas (v_{fa}, v_{fb} e v_{fc}); (c) Tensão de compensação da fase *a* (v_{ca}).

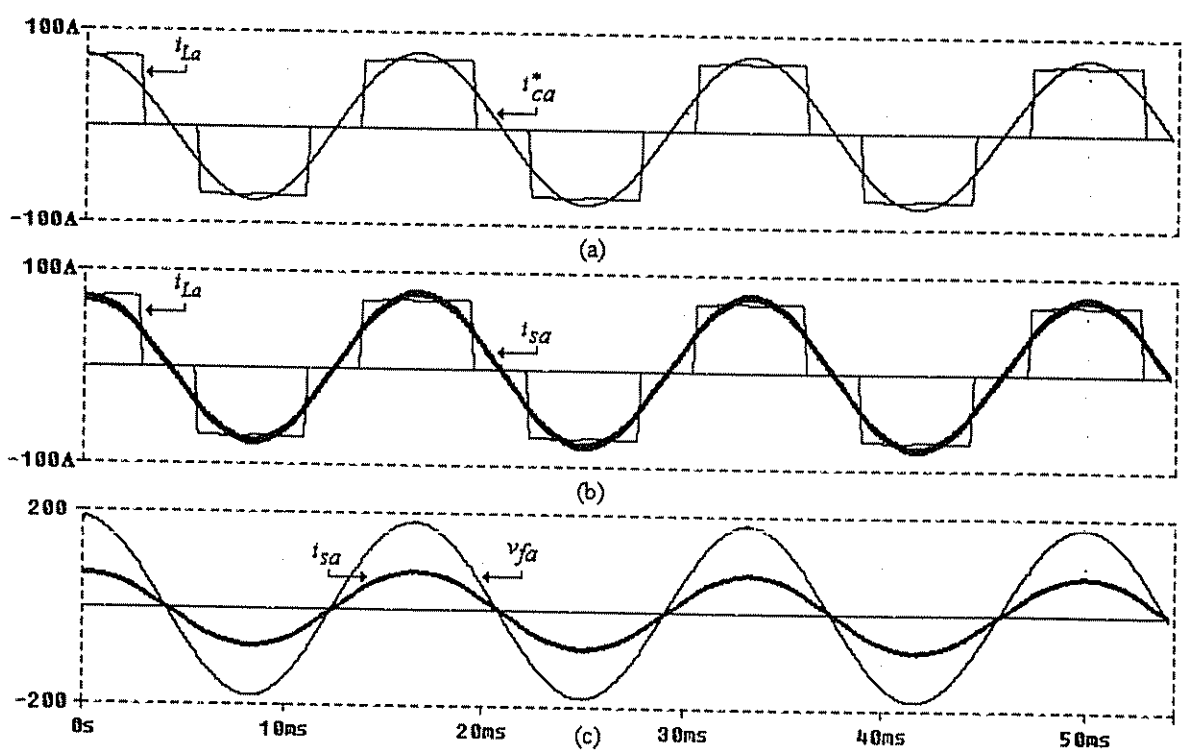


Fig. 5.34 – Simulação do *SEI Line interactive* na compensação de corrente (*Sistema 2*): (a) Corrente de entrada não compensada (i_{La}) e corrente de compensação de referência (i^*_{ca}); (b) Corrente de entrada não compensada (i_{La}) e corrente de entrada compensada (i_{sa}); (c) Tensão de saída compensada (v_{fa}) e corrente de entrada compensada (i_{sa}).

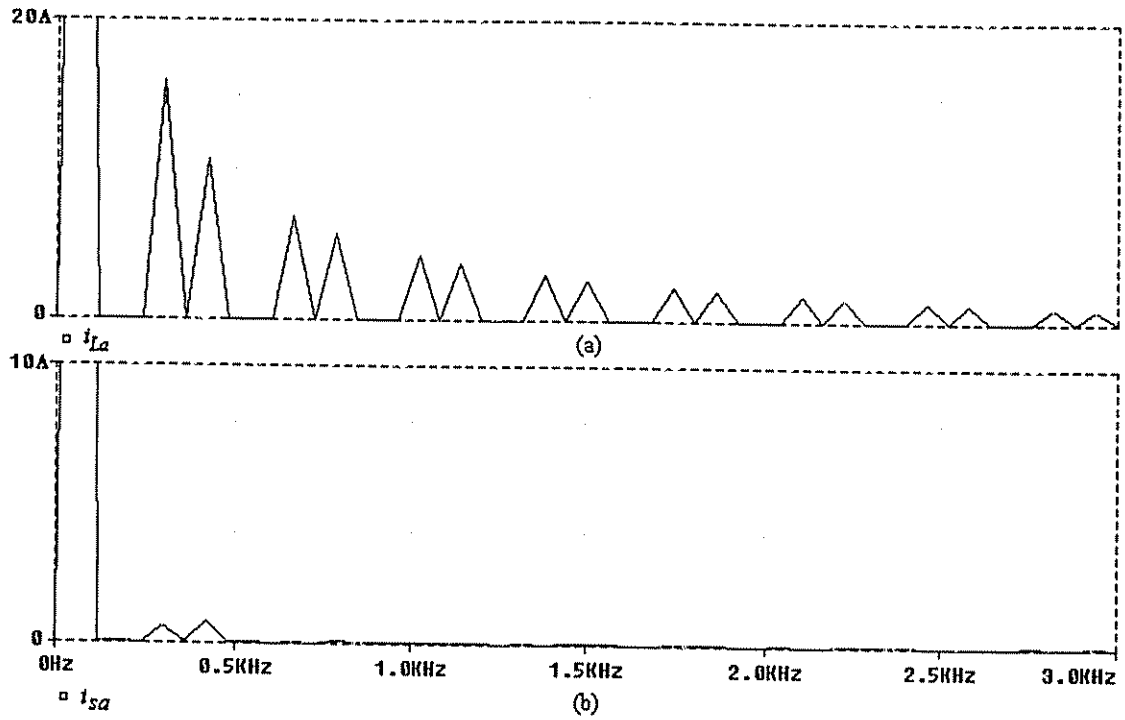


Fig. 5.35 – Espectro harmônico do *Sistema 2* na compensação de corrente para a fase *a*: (a) Corrente de entrada não compensada (i_{La}); (b) Corrente de entrada compensada (i_{sa}).

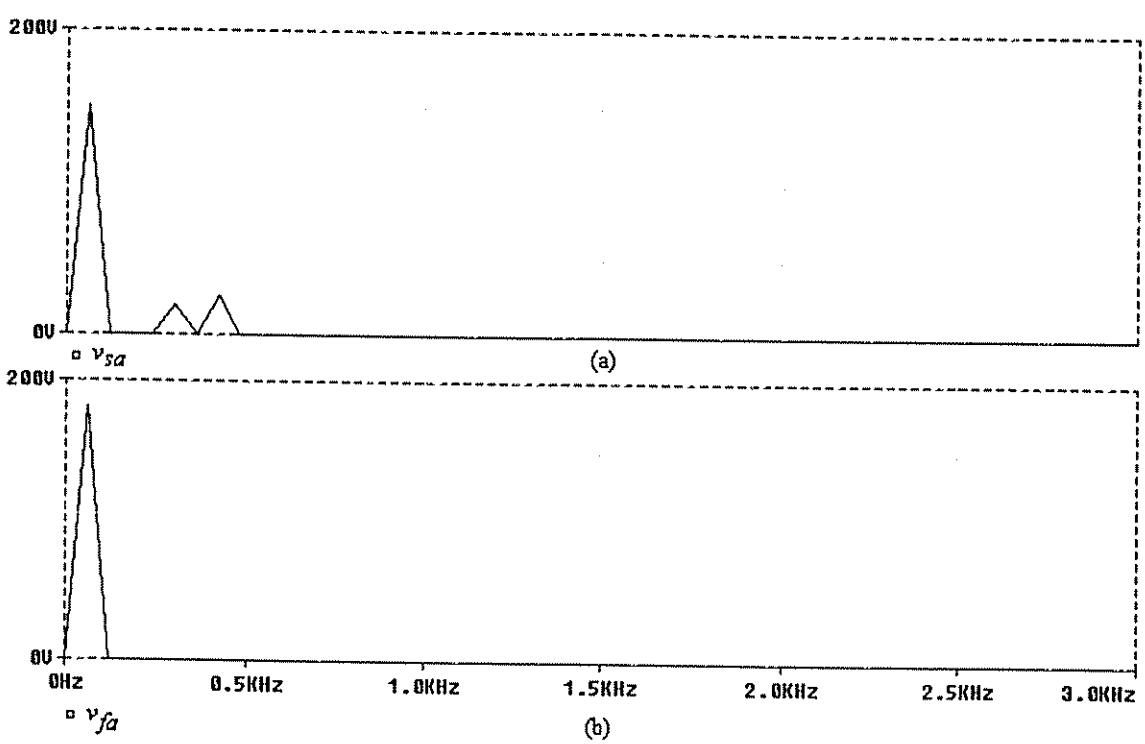


Fig. 5.36 – Espectro harmônico do *Sistema 2* na compensação de tensão para a fase *a*: (a) Tensão de entrada (v_{sa}); (b) Tensão de saída compensada (v_{fa}).

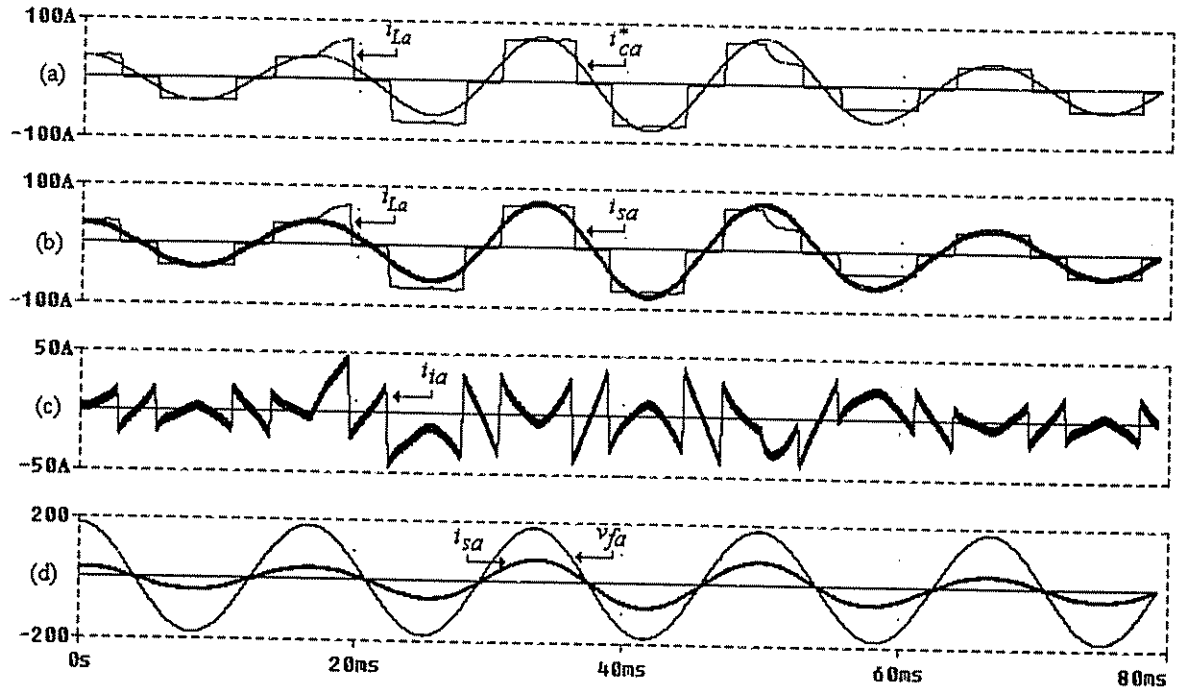


Fig. 5.37 – Simulação do *SEI Line interactive* com degrau de carga (*Sistema 2*): (a) Corrente de entrada não compensada (i_{La}) e corrente de compensação de referência (i^*_{ca}); (b) Corrente de entrada não compensada (i_{La}) e corrente de entrada compensada (i_{sa}); (c) Corrente da fase *a* do conversor paralelo (i_{ia}); (d) Tensão de saída (v_{fa}) e corrente de entrada compensada (i_{sa}).

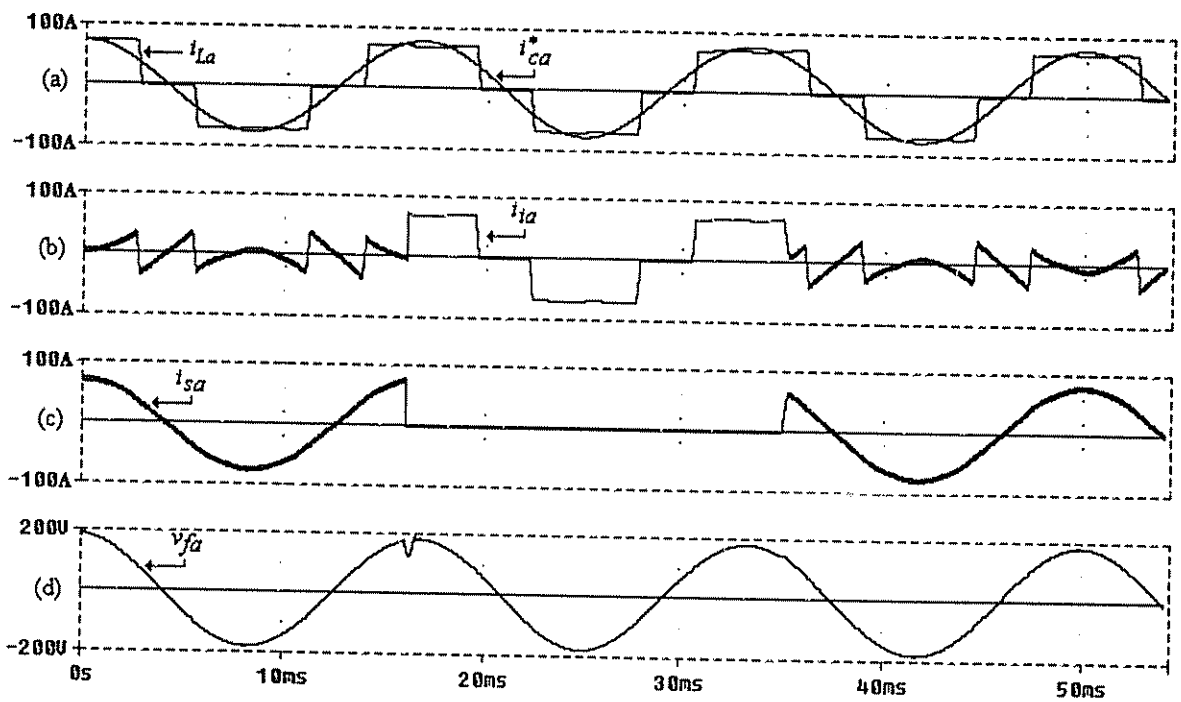


Fig. 5.38 – Simulação do *SEI Line interactive* com transição de operação (*Sistema 2*): (a) Corrente de entrada não compensada (i_{La}) e corrente de compensação de referência (i^*_{ca}); (b) Corrente da fase *a* do conversor paralelo (i_{ia}); (c) Corrente de entrada compensada (i_{sa}); (d) Tensão de saída compensada (v_{fa}).

O *Sistema 2* também foi simulado considerando a compensação de potência introduzida na seção 5.3 deste capítulo, e apresentada em [72]. Portanto, no modo de operação *Standby* foi considerado um acréscimo de +15 % na amplitude da tensão trifásica fundamental de entrada, além da presença de componentes harmônicas de 5ª e 7ª ordem superpostas à tensão fundamental, como mostrado na Fig. 5.39 (a). As tensões de saída compensadas e a tensão de compensação da fase *a* v_{ca} são mostradas na Fig. 5.39 (b) e (c), respectivamente.

Pelo fato das amplitudes das tensões de entrada serem superiores às de saída, tem-se que, $p_{sm} > p_{Lm}$. Assim, a corrente de referência senoidal deverá ser corrigida através da constante k_2, calculada pela equação 5.47.

Com a intenção de obter as referências adequadas de corrente, os algoritmos apresentados pelas Figs. 5.26 e 5.28 são usados. Sendo assim, a nova potência ativa instantânea de entrada p'_{sm} se tornará igual à potência ativa instantânea de saída p_{Lm}, como pode ser visto através da Fig. 5.40 (a). A constante de compensação k_2 é mostrada pela Fig. 5.40 (b). Na Fig. 5.40 (c) podem ser vistas a corrente de entrada não compensada (i_{La}) e a corrente de referência senoidal sem a aplicação do fator de correção k_2. A Fig. 5.40 (d) mostra a corrente de entrada não compensada (i_{La}) juntamente com a corrente de entrada compensada (i_{sa}), já seguindo a nova referência de corrente através do fator de compensação k_2, na qual observa-se uma redução da amplitude da corrente de entrada i_{sa} quando comparada com a Fig. 5.34 (b) e com a referência da Fig. 5.40 (c).

Na Fig. 5.41 podem ser vistas as tensões e as correntes trifásicas compensadas (v_{fa}, v_{fb} e v_{fc}) e (i_{sa}, i_{sb} e i_{sc}), respectivamente, podendo-se observar um excelente equilíbrio entre as fases.

A Fig. 5.42 mostra o comportamento do *Sistema 2* considerando as transições dos modos de operação *Standby-Backup* e *Backup-Standby*.

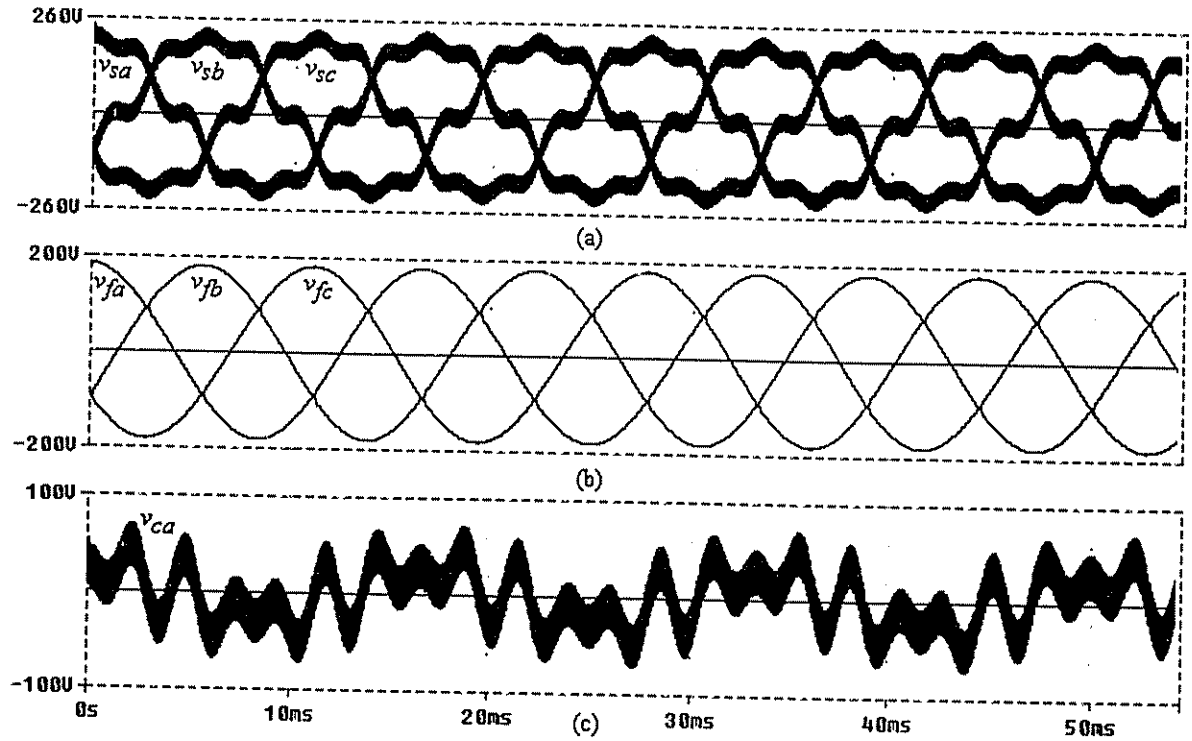


Fig. 5.39 – Simulação do *SEI Line interactive* (*Sistema 2*): (a) Tensões de entrada não compensadas (v_{sa}, v_{sb} e v_{sc}); (b) Tensões de saída compensadas (v_{fa}, v_{fb} e v_{fc}); (c) Tensão de compensação da fase a (v_{ca}).

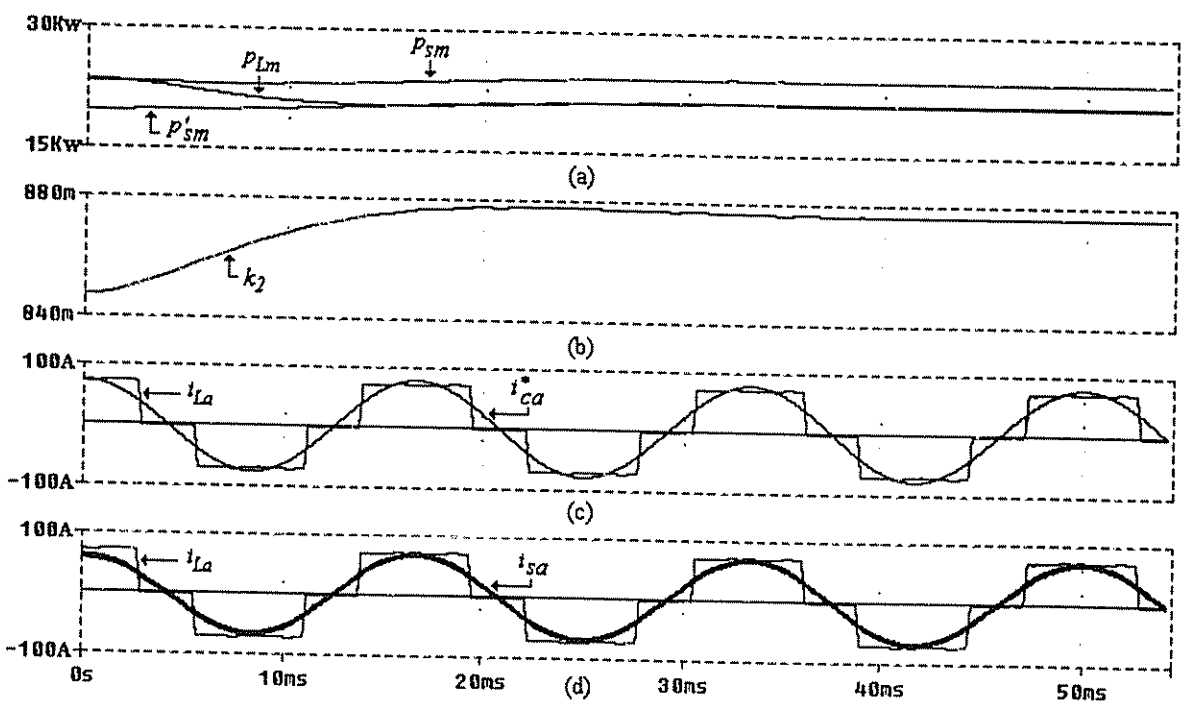


Fig. 5.40 – Simulação do *Sistema 2* com compensação de potência: (a) Potência ativa de entrada não compensada (p_{sm}), potência ativa de saída (p_{Lm}) e potência ativa de entrada compensada (p'_{sm}); (b) Constante de compensação k_2; (c) Corrente de entrada não compensada (i_{La}) e corrente de referência sem compensação (i^*_{ca}); (d) Corrente de entrada não compensada (i_{La}) e corrente de entrada com compensação de potência (i_{sa}).

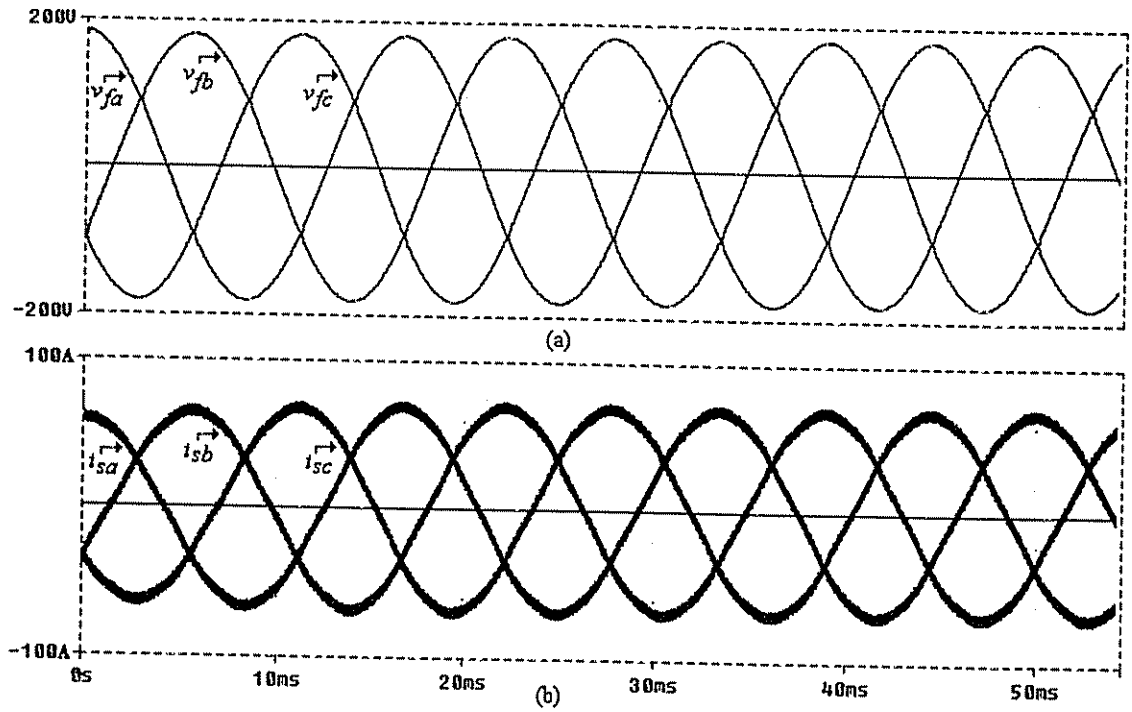


Fig. 5.41 – Simulação do *Sistema 2* com compensação de potência: (a) Tensões de saída compensadas (v_{fa}, v_{fb} e v_{fc}); (b) Correntes de entrada compensadas (i_{sa}, i_{sb} e i_{sc}).

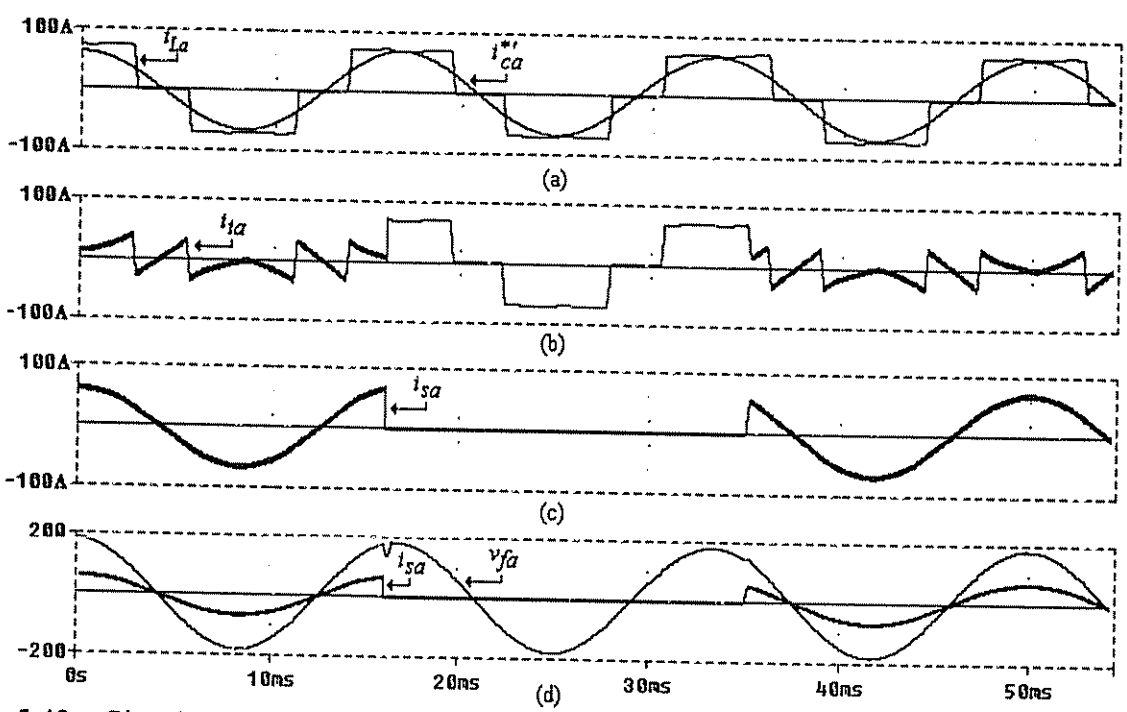


Fig. 5.42 – Simulação do *Sistema 2* com compensação de potência e transição dos modos de operação: (a) Corrente de entrada não compensada (i_{La}) e corrente de compensação de referência ($i^{*'}_{ca}$); (b) Corrente da fase *a* do conversor paralelo (i_{ia}); (c) Corrente de entrada compensada (i_{sa}); (d) Tensão de saída compensada (v_{fa}) e Corrente de entrada compensada (i_{sa}).

5.4.2 – Simulações digitais do *Sistema 1*

Para a simulação do *Sistema 1*, mostrado na Fig. 5.1, foi considerando os algoritmos de compensação apresentados em [10, 11, 72] e nos itens 5.2.1 e 5.3 deste capítulo. Como no *Sistema 2*, no modo de operação *Standby* foi considerado um desequilíbrio de tensão de ±15 % na amplitude da tensão fundamental de entrada, além da presença do 5° e 7° harmônicos superpostos a esta.

Os dados utilizados na simulação do *Sistema 1* são apresentados a seguir:

- *Potência nominal da carga:* 24 kVA;
- *Freqüência de chaveamento dos conversores PWM série e paralelo:* 20 kHz;
- *Filtro ativo paralelo:*
  - Indutor de Filtragem (L_{fp}): 0,4 mH;
  - Capacitor de Filtragem (C_{fp}): 180μF;
- *Filtro ativo série:*
  - Indutor de filtragem (L_{fs}): 0,5mH;
  - Capacitor de filtragem (C_{fs}): 280μH;
  - Relação de transformação do transformador série: 1:1;
- *Barramento cc:*
  - Tensão do barramento *cc*: 600V;
- *Tensão de entrada trifásica:*
  - Valor de pico das tensões nas fases *a*, *b* e *c*: V_{ap}=150V, V_{bp}=220V, V_{cp}=179,6V ;
  - Valor de pico de tensão do 5° e 7° harmônicos: V_5=19,75V, V_7=25,14V;
  - Indutância da linha ($L_{s\,abc}$): 25μH;
- *Tensão de saída trifásica regulada:*
  - Valor eficaz fase-neutro das fases *a*, *b* e *c*: 127 Volts;
- *Carga (Ponte de Greatz a Diodos)*
  - Indutor de Carga (*L*): 5,0mH;
  - Resistor de Carga (R_L): 4,0 Ohms;
- *Filtros passa baixa (malhas de compensação de tensão e corrente):*
  - Ordem do filtro: 2ª ordem (freqüência de corte: 30 Hz).

Na presença da rede elétrica o *SEI Line interactive* opera como um compensador ativo série-paralelo alimentando uma carga não linear formada por um retificador trifásico a diodos de aproximadamente 24 kVA. A tensão trifásica desequilibrada e com harmônicos (v_{sa}, v_{sb}, v_{sc}) é mostrada na Fig. 5.43 (a). É notado pela Fig. 5.43 (b) que após a compensação, as tensões de saída do filtro ativo série tornaram-se balanceadas e estabilizadas no valor de referência preestabelecido de 127 Volts eficazes entre fase e neutro (v_{fa}, v_{fb}, v_{fc}). Na Fig. 5.44 são mostradas, para a fase *a*, a tensão de entrada (v_{sa}), a tensão de compensação (v_{ca}) e a tensão de saída (v_{fa}), respectivamente.

Na Fig. 5.45 (a), (b) e (c) são mostradas, respectivamente, a corrente de carga não compensada (i_{La}), a corrente de compensação (i_{ca}), a referência de corrente (i_{ca}^*), e a corrente de entrada compensada (i_{sa}), todas referentes à fase *a* do sistema. O aparecimento dos picos de corrente, mostrados na Fig. 5.45 (c), é devido aos altos di/dt das correntes de carga que não são compensados instantaneamente pelo controlador de corrente, em função da sua saturação. A Fig. 5.46 mostra os detalhes das correntes de compensação (i_{ca}) e sua referência (i_{ca}^*).

A corrente compensada de entrada (i_{sa}) e tensão de saída (v_{fa}), referentes à fase *a*, estão mostradas na Fig. 5.47 (a) e (b). Nota-se que a corrente e tensão são senoidais e estão em fase, caracterizando fator de potência muito próximo de um. A *TDH* da corrente de entrada foi reduzida de 29,63% para 4,13% após a compensação, o que caracteriza a operação do *SEI* na filtragem dos harmônicos de corrente. Com a filtragem dos harmônicos de tensão a *TDH* foi reduzida de 20,93% para 0,76%.

Na Fig. 5.48 são apresentadas as mesmas grandezas da Fig. 5.47, considerando uma tensão de 504V no barramento *cc* mantendo-se todos os outros parâmetros de simulação. Como esperado, observa-se uma aumento dos picos de corrente de entrada. A *TDH* da corrente e tensão elevaram-se para 5,11% e 0,92%, respectivamente.

Nas Figs. 5.49 e 5.50 são mostrados os espectros harmônicos de corrente e de tensão, respectivamente. A *TDH* foi calculada considerando os harmônicos até a ordem 50.

A Fig. 5.51 mostra o comportamento das grandezas de tensão e corrente do *SEI* com respeito às transições dos modos de operação *Standby-Backup* (18,33ms) e *Backup-Standby* (35ms). A corrente de entrada não compensada é mostrada na Fig. 5.51 (a). Na Fig. 5.51 (b) a corrente de compensação do conversor paralelo (i_{ca}) é apresentada, onde nota-se que, no modo de operação *Backup* (18,33m -35ms), o conversor paralelo assume toda a corrente necessária para alimentar a carga. A corrente de entrada compensada e a tensão de saída são mostradas nas Fig. 5.51 (c) e 5.51 (d), respectivamente.

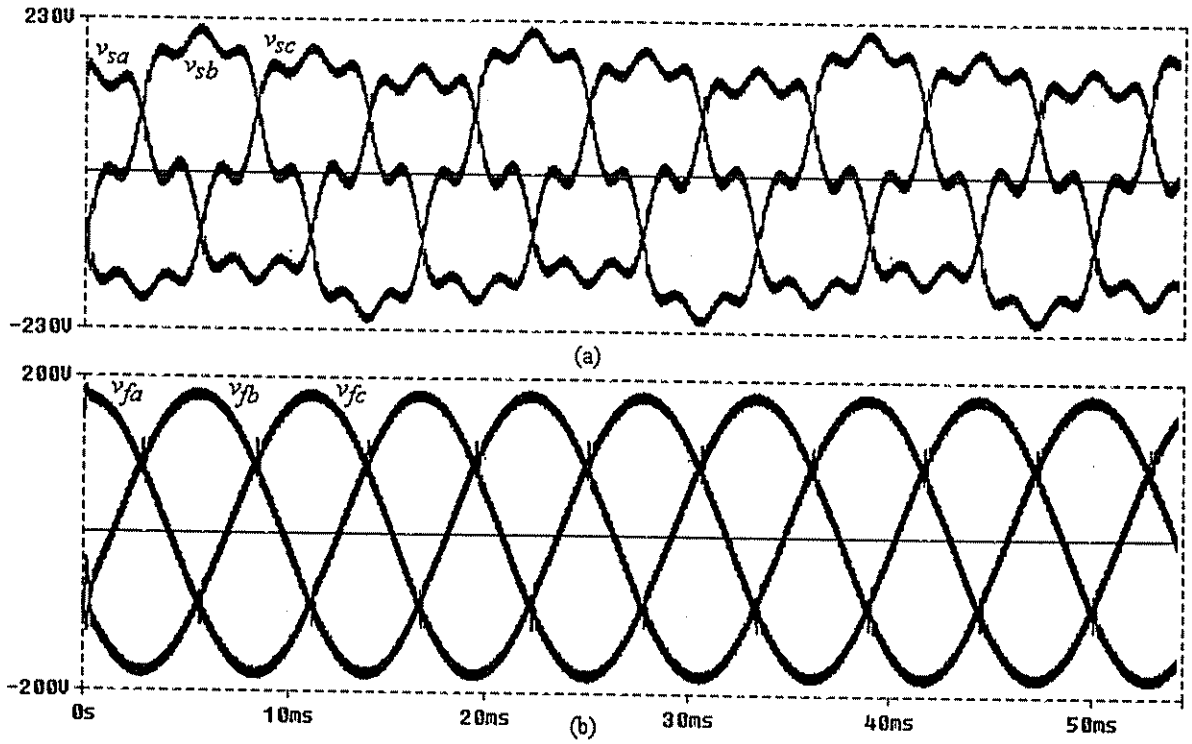


Fig. 5.43 – Simulação do *SEI Line interactive* na compensação de tensão (*Sistema 1*): a) Tensões de entrada não compensadas (v_{sa}, v_{sb} e v_{sc}); (b) Tensões de saída compensadas (v_{fa}, v_{fb} e v_{fc}).

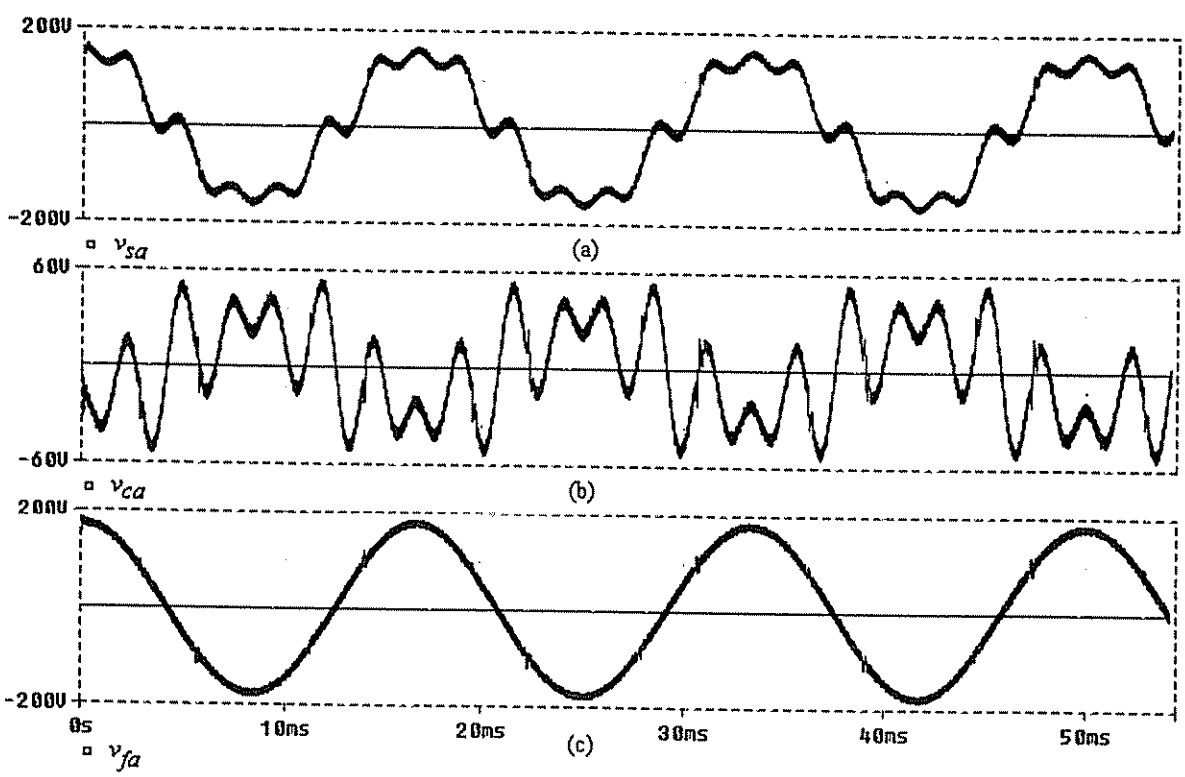


Fig. 5.44 – Simulação do *SEI Line interactive* na compensação de tensão (*Sistema 1*): (a) Tensão de entrada não compensada (v_{sa}); (b) Tensão de saída compensada (v_{fa}); (c) Tensão de compensação da fase *a* (v_{ca}).

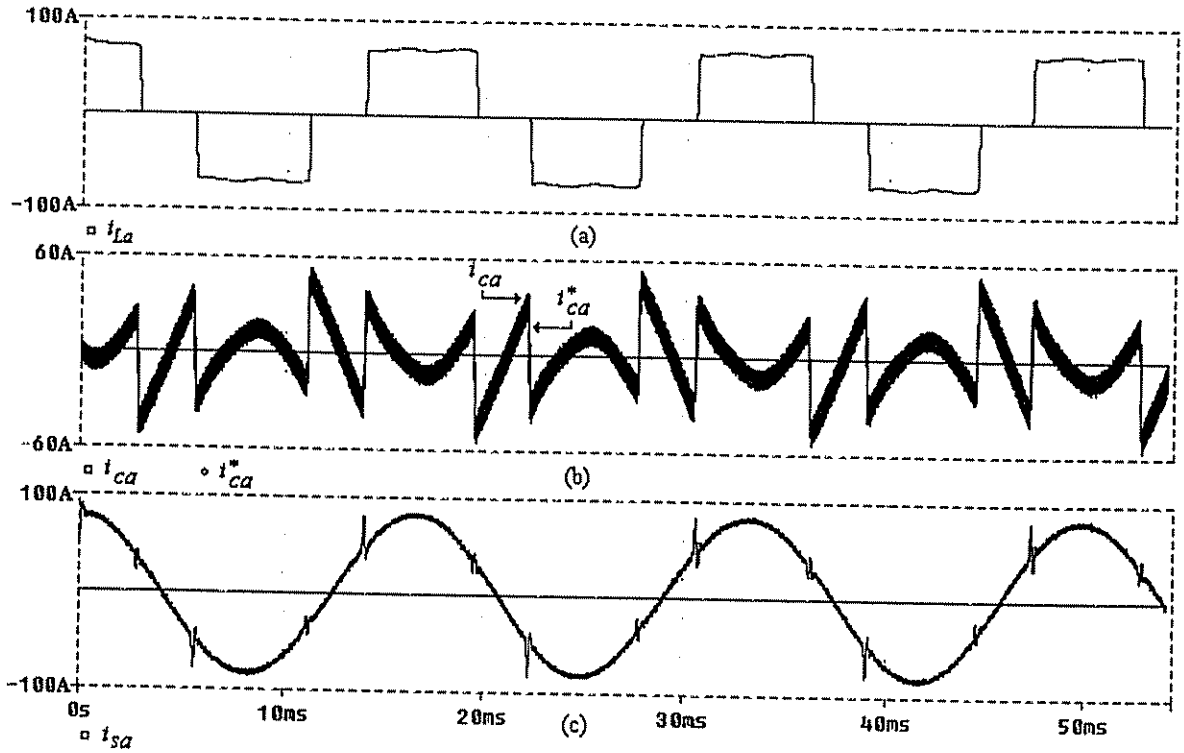


Fig. 5.45 – Simulação do *SEI Line interactive* na compensação de corrente (*Sistema 1*): (a) Corrente de entrada não compensada (i_{La}), (b) Corrente de compensação (i_{ca}) e corrente de compensação de referência (i^*_{ca}); (c) Corrente de entrada compensada (i_{sa}).

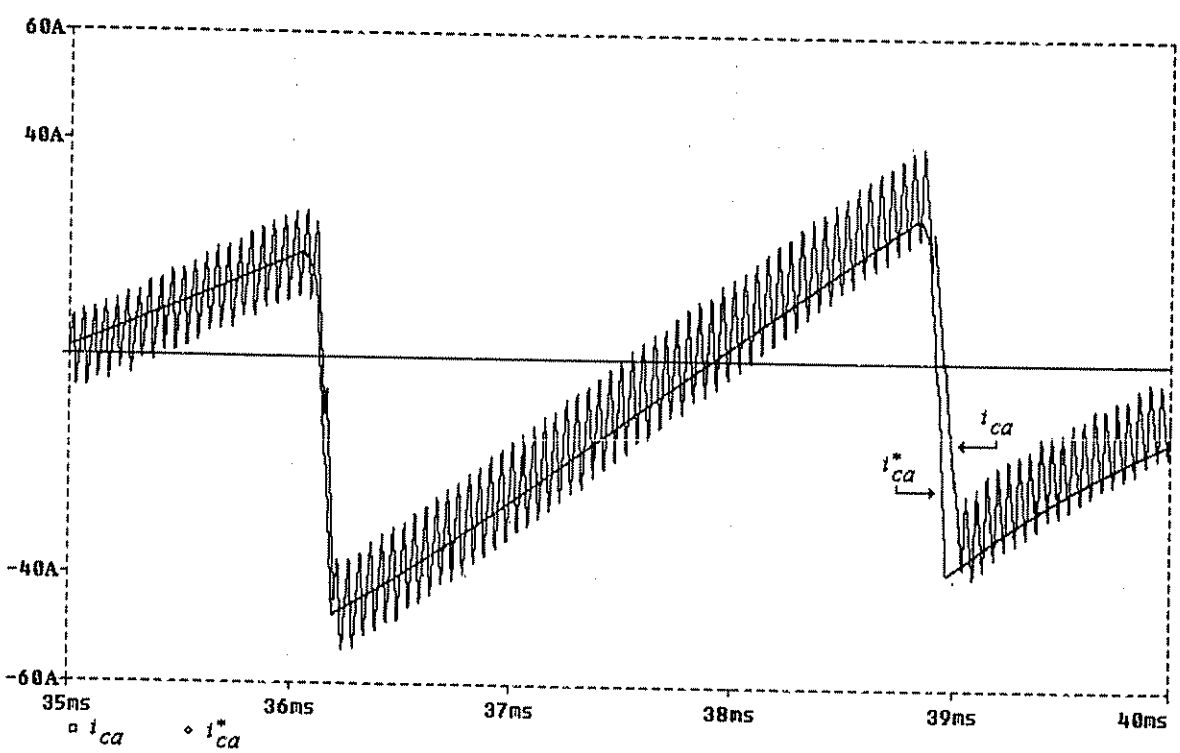


Fig. 5.46 – Simulação do *SEI Line interactive* no detalhe da compensação de corrente (*Sistema 1*): Corrente de compensação (i_{ca}) e corrente de compensação de referência (i^*_{ca}).

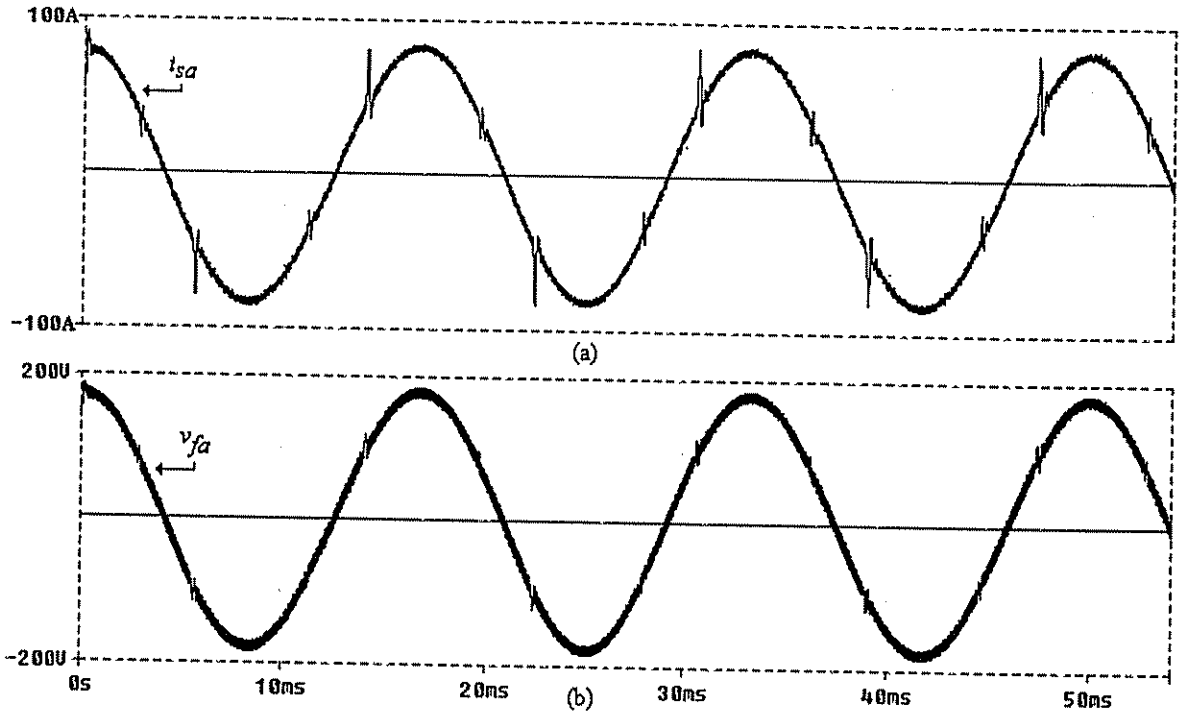


Fig. 5.47 – Simulação do *SEI Line interactive* (*Sistema 1*) V_{cc}= 600V: (a) Corrente de entrada compensada (i_{sa}); (b)Tensão de saída compensada (v_{fa}).

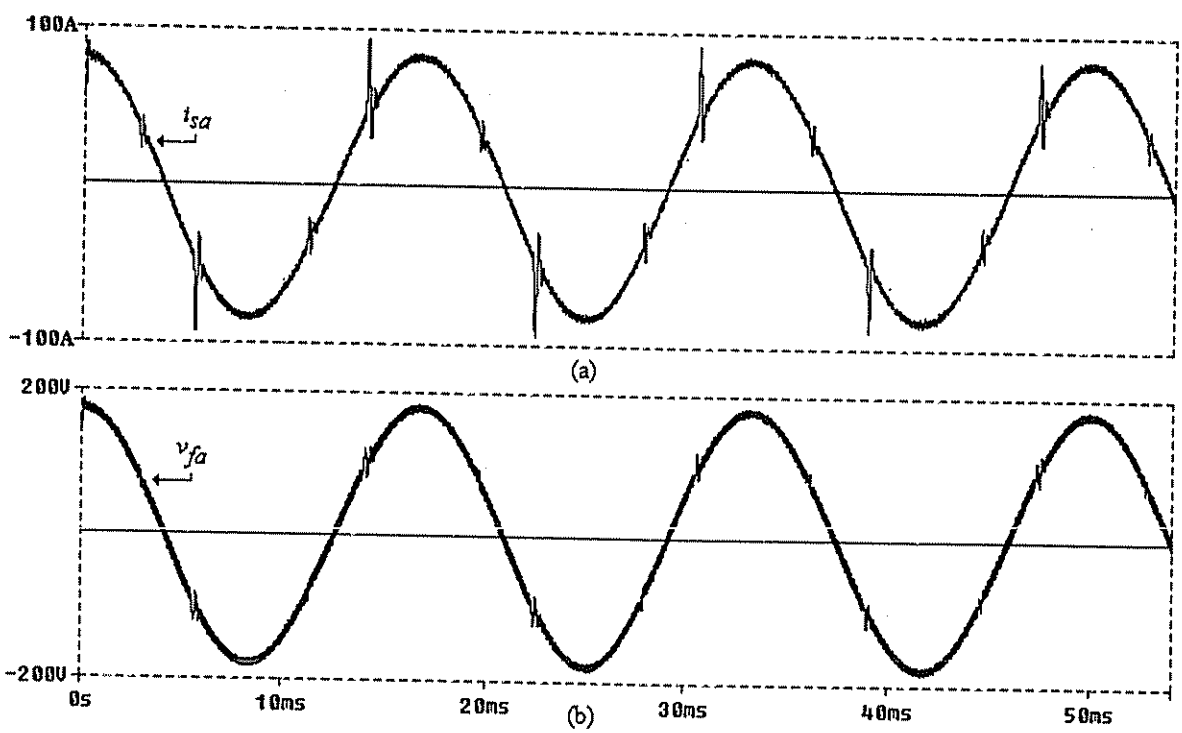


Fig. 5.48 – Simulação do *SEI Line interactive* (*Sistema 1*) V_{cc} = 504V: (a) Corrente de entrada compensada (i_{sa}); (b)Tensão de saída compensada (v_{fa}).

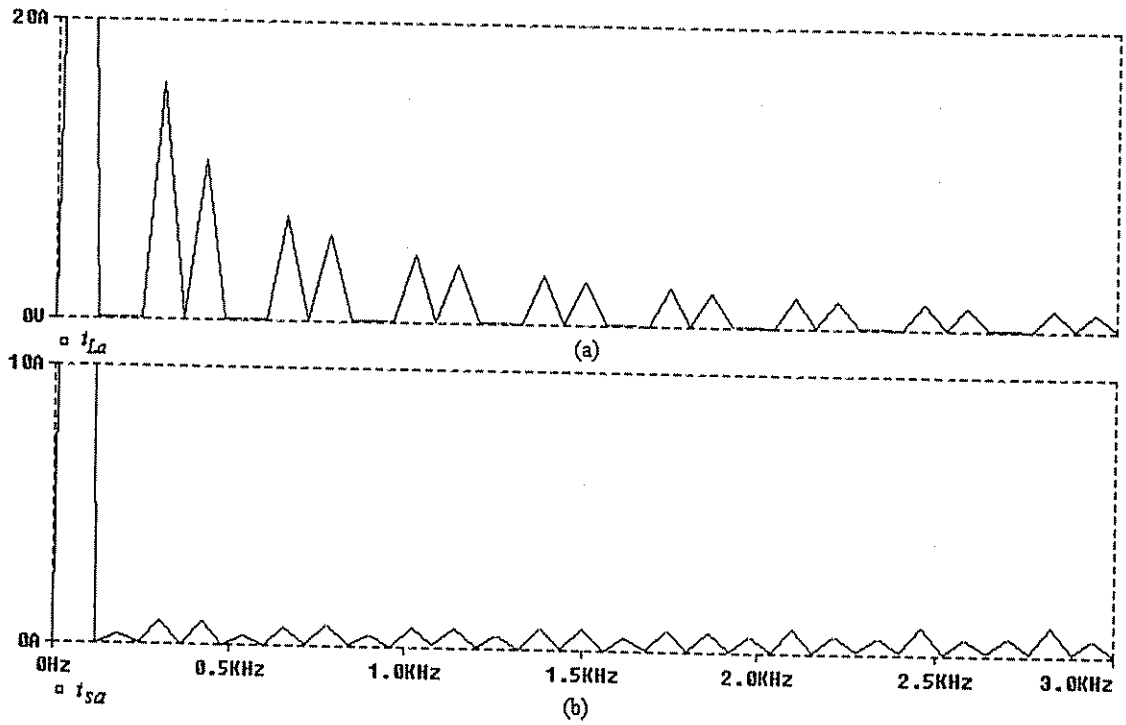


Fig. 5.49 – Espectro harmônico do *Sistema 1* na compensação de corrente para a fase *a*: (a) Corrente de entrada não compensada (i_{La}); (b) Corrente de entrada compensada (i_{sa}).

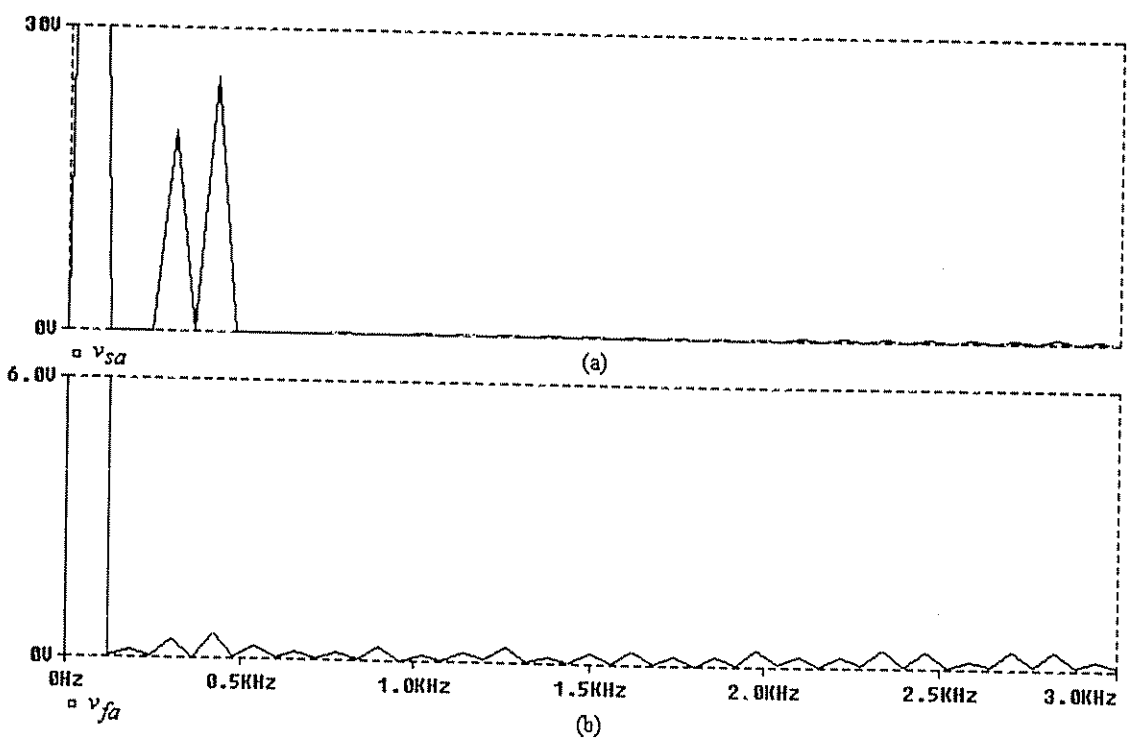


Fig. 5.50 – Espectro harmônico *Sistema 1* na compensação de tensão para a fase *a*: (a) Tensão de entrada não compensada (v_{sa}); (b) Tensão de saída compensada (v_{fa}).

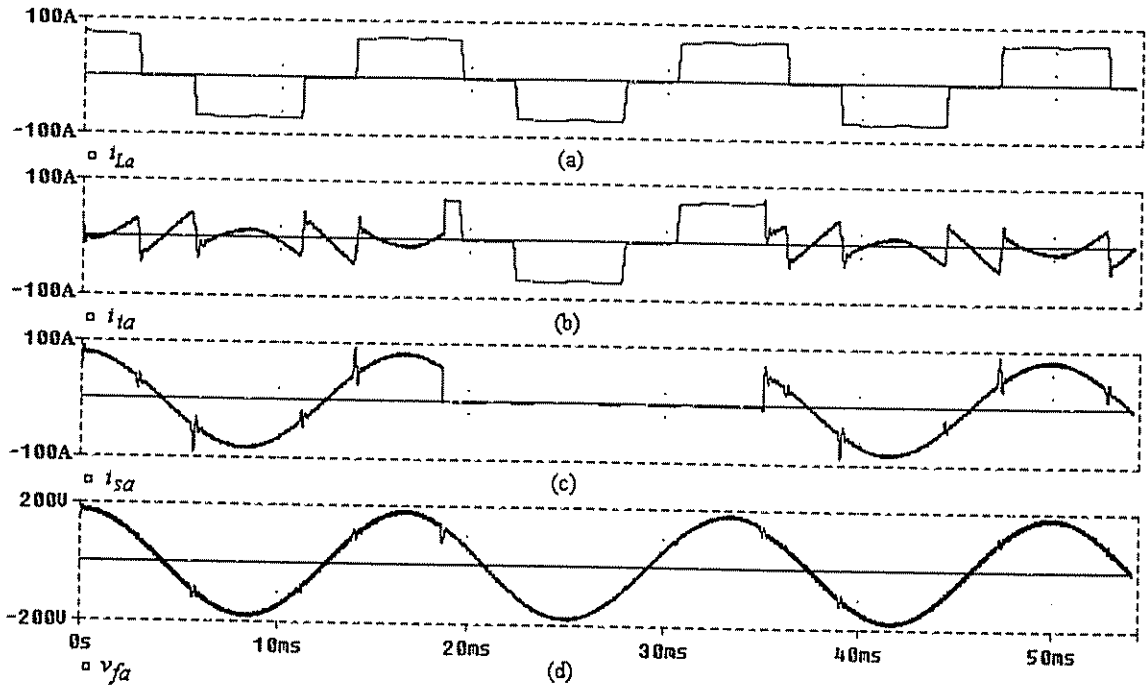


Fig. 5.51 – Simulação do *SEI Line interactive* com transição de operação (*Sistema 1*): (a) Corrente de entrada não compensada (i_{La}); (b) Corrente da fase a do conversor paralelo (i_{ia}); (c) Corrente de entrada compensada (i_{sa}); (d) Tensão de saída compensada (v_{fa}).

O *Sistema 1* também foi simulado considerando a compensação de potência introduzida pela seção 5.3 deste capítulo e apresentada em [72]. No modo de operação *Standby*, foi considerado um acréscimo de +15 % nas amplitudes das tensões trifásicas de entrada, além da presença do 5° e 7° harmônicos, como mostrado na Fig. 5.52 (a). As tensões de saída compensadas e a tensão de compensação da fase a (v_{ca}) são mostradas nas Figs. 5.52 (b) e Fig. 5.52 (c), respectivamente. Pelo fato das amplitudes das tensões de entrada serem superiores às de saída, tem-se que $p_{sm} > p_{Lm}$. Assim, a corrente de referência senoidal deve ser corrigida através da constante k_l, calculada pela equação (5.51). Para obter as referências adequadas de corrente, os algoritmos das Figs. 5.26 e 5.27 são usados. Sendo assim, a nova potência instantânea de entrada p'_{sm} deve tornar-se igual à potência instantânea de saída p_{Lm}, como pode ser visto através da Fig. 5.53 (a) e (b). A constante de compensação k_l é mostrada pela Fig. 5.53 (c).

A Fig. 5.54 (a) e (b) apresentam as correntes de referência de compensação da fase a, com e sem a compensação de potência, respectivamente. Percebe-se claramente a diferença das correntes i^*_{ca} e $i^{*'}_{ca}$ influenciadas pela constante k_l. A corrente de compensação imposta pelo conversor paralelo, que deve seguir a corrente de referência $i^{*'}_{ca}$, é mostrada pela Fig. 5.54 (c).

A Fig. 5.55 mostra a corrente de entrada sem compensação i_{La}, a corrente de compensação i_{ca}, a corrente de entrada compensada i_{sa}, todas relacionadas à fase a do sistema. As correntes de entrada são mostradas pela Fig. 5.55 (d), onde percebe-se o baixo conteúdo harmônico das mesmas.

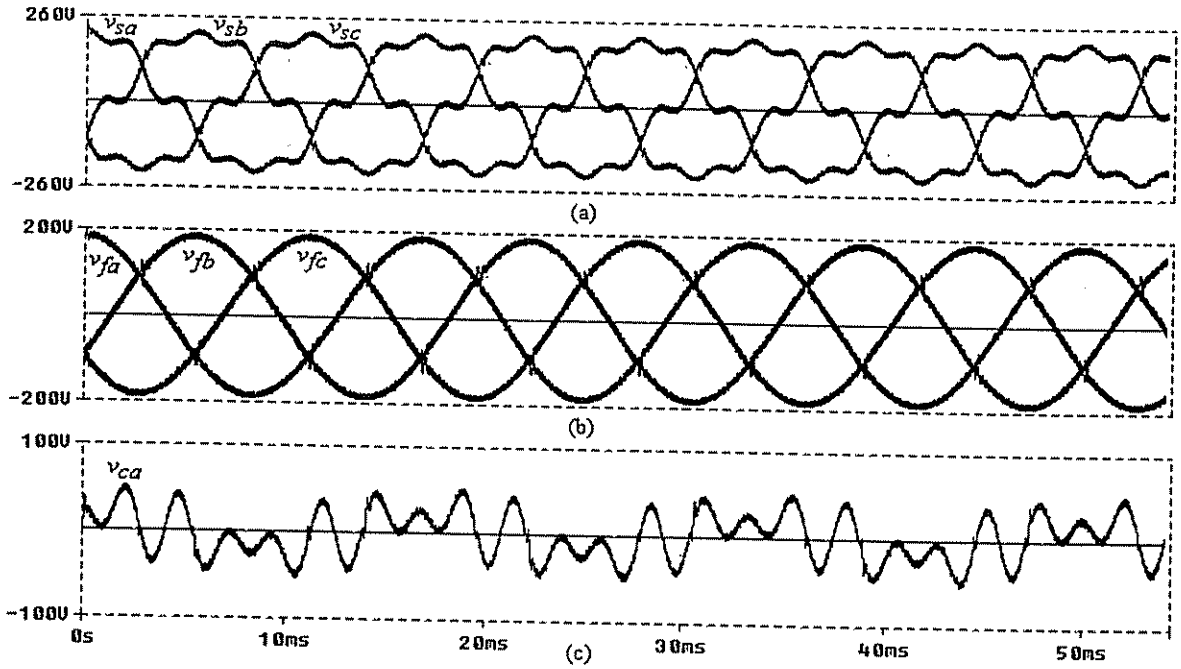


Fig. 5.52 – Simulação do *SEI Line interactive* (*Sistema 1*): (a) Tensões de entrada não compensadas (v_{sa}, v_{sb} e v_{sc}); (b) Tensões de saída compensadas (v_{fa}, v_{fb} e v_{fc}); (c) Tensão de compensação da fase a (v_{ca}).

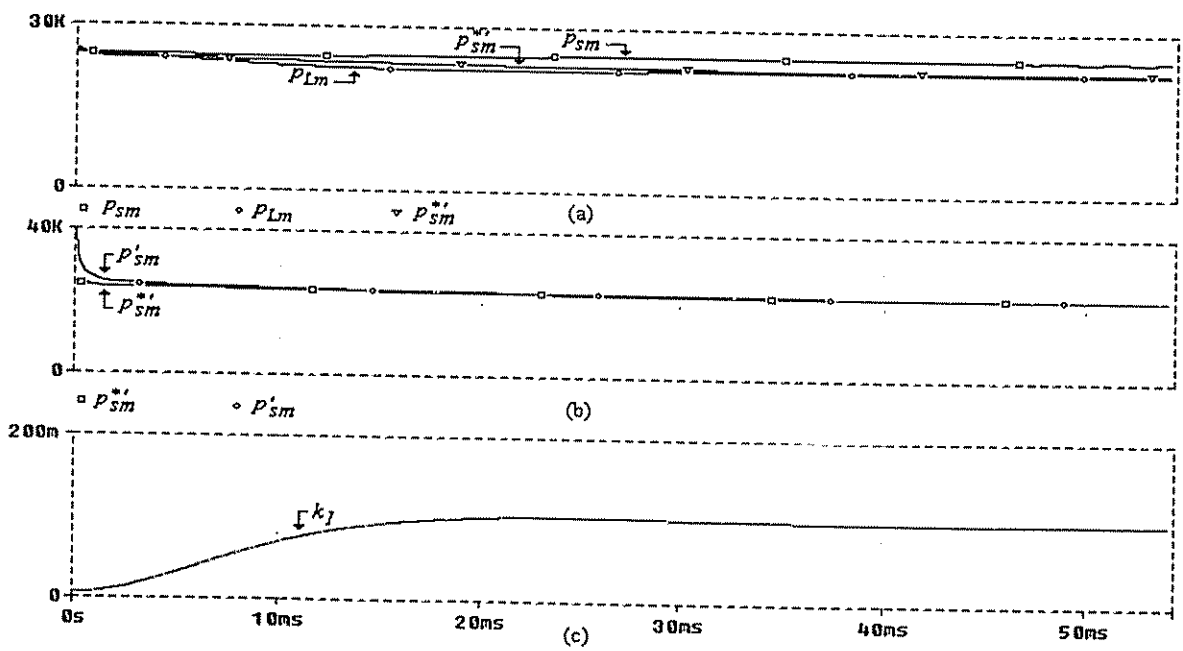
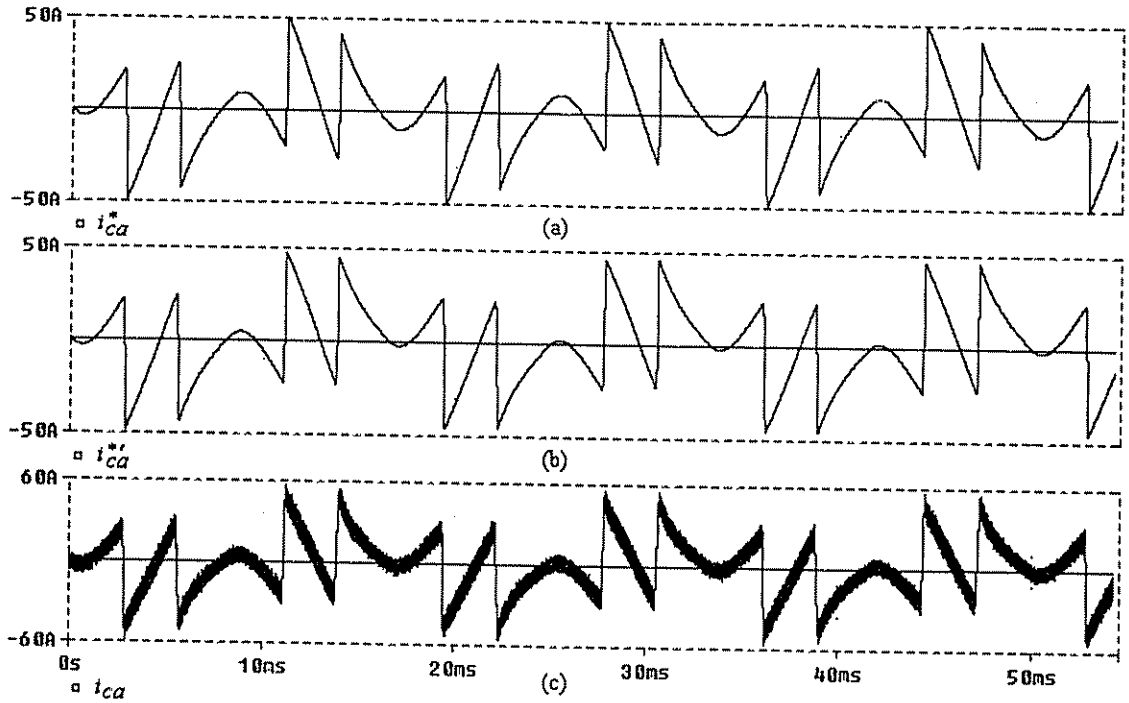
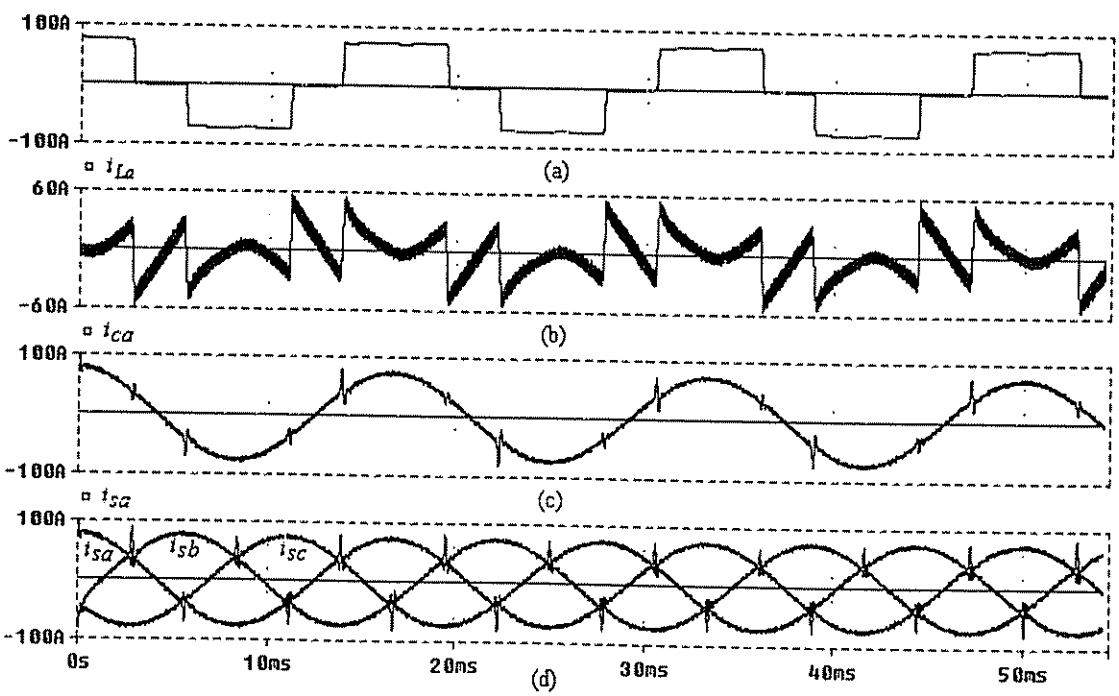


Fig. 5.53 – Simulação do *Sistema 1* com compensação de potência: (a) Potência ativa de entrada não compensada (p_{sm}), potência ativa de saída (p_{Lm}) e potência ativa de entrada compensada de referência ($p^{*'}_{sm}$); (b) Potência ativa de entrada compensada (p'_{sm}) e potência ativa de entrada compensada de referência ($p^{*'}_{sm}$); (c) Constante k_1.



5.54 – Simulação do *Sistema 1* com compensação de potência: (a) Corrente de compensação de referência sem compensação de potência (i^*_{ca}); (b) Corrente de compensação de referência com compensação de potência ($i^{*'}_{ca}$); (c) Corrente de compensação do conversor paralelo (i'_{ca}).



g. 5.55 – Simulação do *Sistema 1* com compensação de potência: (a) Corrente de entrada não compensada (i_{La}); (b) Corrente de compensação do conversor paralelo (i'_{ca}); (c) Corrente de entrada compensada (i_{sa}); (d) Correntes de entrada compensadas (i_{sa}, i_{sb} e i_{sc}).

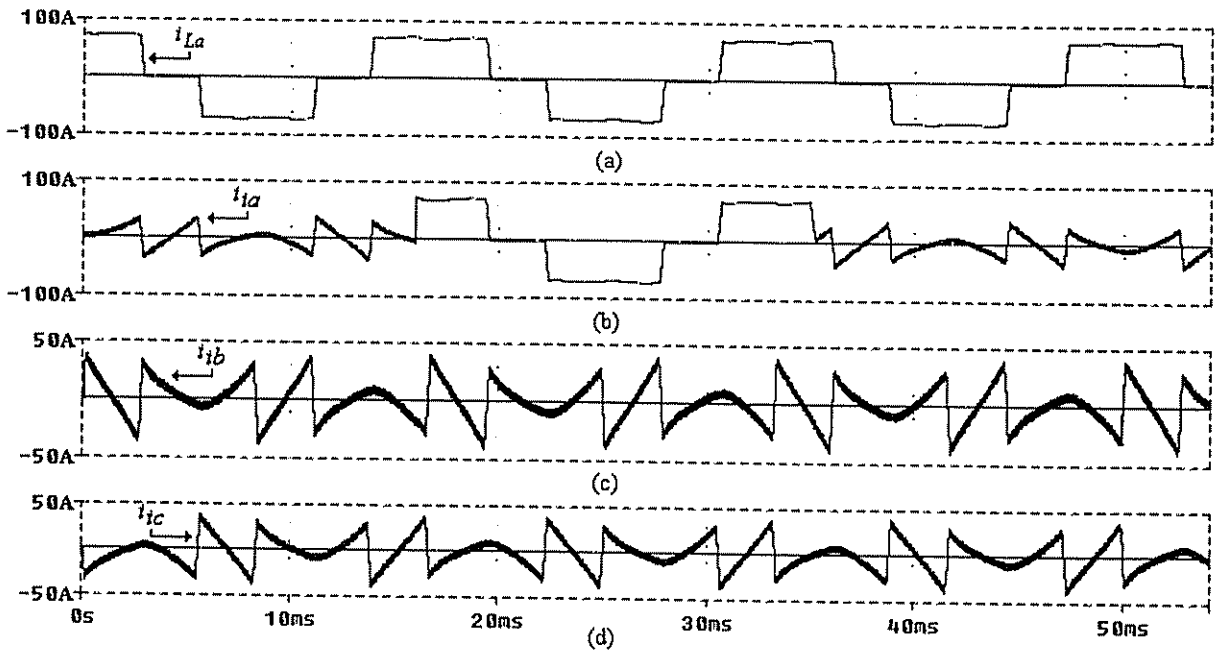


Fig. 5.57 – Simulação do *Sistema 2* com falta de uma fase: (a) Corrente de entrada não compensada (i_{La}); (b) Corrente da fase *a* do conversor paralelo (i_{ia}); (c) Corrente da fase *b* do conversor paralelo (i_{ib}); (b) Corrente da fase *c* do conversor paralelo (i_{ic}).

5.4.4 – Análise comparativa entre os *Sistemas 1 e 2*

Com o intuito de estabelecer qual entre os *Sistemas 1* e *2* é o mais adequado para a implementação prática, é feita uma análise comparativa no que se refere ao número de grandezas adquiridas e o tempo envolvido na execução do *software* dos algoritmos de compensação.

Pela Tabela 5.4 observa-se que, no algoritmo do *Sistema 1*, necessariamente, deve-se medir seis grandezas de tensão para a compensação das tensões de entrada e regulação das tensões de saída. As três tensões de entrada v_{sa}, v_{sb} e v_{sc} são usadas pelos algoritmos das Figs. 5.3 ou 5.4, para a extração das tensões harmônicas e componentes de seqüência negativa e zero, além de serem utilizadas no circuito de sincronismo do sistema *PLL* apresentado no *Apêndice B*. As três tensões de saída v_{fa}, v_{fb} e v_{fc} são empregadas nas malhas de regulação de tensão. Já no *Sistema 2*, a princípio, apenas a aquisição das tensões de entrada v_{sa}, v_{sb} e v_{sc} são empregadas no circuito *PLL*, que por sua vez geram as referências das tensões de saída do *FAP*. Nestas condições, o tempo de processamento do software do algoritmo do *Sistema 2* é menor do que no *Sistema 1*. Na implementação prática do *Sistema 2*, como será abordado no item 6.3.5, houve a necessidade da medição das três tensões de saída do *FAP* com o intuito de compensar as componentes *cc* existentes

nestas tensões *ac*, que provocam desequilíbrios das tensões do barramento *cc* em relação ao ponto central. Nesta condição, o número de variáveis de tensão adquiridas pelo *software* de controle digital dos *Sistemas 1* e *2*, passam a ser as mesmas.

No que se refere à compensação da corrente de entrada, tanto o *Sistema 1* como o *2* necessitam apenas da medição das correntes de carga i_{La}, i_{Lb} e i_{Lc} para a geração de suas referências de compensação. Com relação ao tempo de processamento dos algoritmos de compensação de corrente observa-se que a quantidade de cálculos efetuados na Fig. 5.6 (*Sistema 1*) é maior do que na Fig. 5.13 (*Sistema 2*) e, como conseqüência, o tempo de processamento também é maior. Já o número de grandezas para o controle da tensão e do fluxo de potência no barramento *cc* são iguais para os *Sistemas 1* e *2*.

Portanto, baseado nos dados da Tabela 5.4 e nos resultados de simulação apresentados nas seções anteriores, verifica-se que o *Sistema 2* oferece condições mais favoráveis de implementação prática do que o *Sistema 1*. O fato do *Sistema 2*, através do conversor paralelo, operar como uma tensão senoidal de baixa impedância nos modos *Standby* e *Backup*, é um grande atrativo. O conversor série operando como fonte de corrente senoidal na freqüência de 60Hz, representa um alta impedância para as correntes harmônicas da carga e também minimiza drasticamente os efeitos dos tempos de atraso ocorridos na geração de referências introduzidos pelo *software* de controle digital.

Tabela 5.4
CARACTERÍSTICAS DOS *SISTEMAS 1* E *2*

SEI	***Sistema 1***		***Sistema 2***	
Algoritmo	***Corrente***			
Número de variáveis de aquisição	**Igual**		**Igual**	
	Correntes	*03*	*Correntes*	*03*
Tempo de processamento do software	**Maior**		**Menor**	
Algoritmo	***Tensão***			
Número de variáveis de aquisição	**Maior**		**Menor**	
	Tensões de entrada	*03*	*Tensões de entrada*	*03*
	Tensões de saída	*03*	*Tensões de saída*	***0 ou 03***
Tempo de processamento do software	**Maior ou Igual**		**Menor ou Igual**	
Algoritmo	***Barramento cc***			
Número de variáveis de aquisição	**Igual**		**Igual**	
Tempo de processamento do software	**Igual**		**Igual**	

Capítulo 6

Resultados Experimentais

6.1 – Introdução

Com o objetivo de validar os estudos teóricos realizados nos capítulos anteriores, foi construído um protótipo do *SEI Line interactive* trifásico com compensação ativa série e paralela considerando o *Sistema 2* estudado na seção 5.2.2. A escolha do *Sistema 2* deve-se à avaliação da análise comparativa envolvendo as características dos *Sistemas 1* e *2* discutidas na seção 5.4.3.

Ensaios foram realizados, levando-se em conta dois tipos de cargas não lineares alimentadas pelo *SEI*. A primeira é constituída de um retificador trifásico a diodos alimentando uma resistência pura. A segunda é composta por um retificador monofásico a diodos em cada fase, alimentando um circuito *RC* paralelo, caracterizando-se pela presença da corrente de neutro.

6.2 – Descrição do protótipo

O protótipo implementado está mostrado na Fig. 6.1. A área sombreada consiste na parte digital do sistema, na qual são usados um computador compatível *PC* (*Pentium* 400MHz), um sistema de aquisição de dados da *CyberResearch, Inc.* (*PC30FS16*) e um conversor *D/A* da *ICP DAS* (*A-628*). Tanto a placa de aquisição de dados quanto o conversor *D/A*, possuem 12 bits de resolução. Nesta parte está inserido *software* de controle desenvolvido em linguagem *C* apresentado no *Apêndice D*. Além das rotinas de aquisição de dados, estão inseridos no *software* de controle o algoritmo do compensador *SRF* de corrente, responsável pela geração das referências de corrente *ac* do conversor série, e o sistema *PLL*, responsável pelo sincronismo dos inversores com a rede, geração das coordenadas $\operatorname{sen}\theta$ e $\cos\theta$ do vetor unitário síncrono e a geração das referências de tensão *ac* do conversor paralelo. O conversor *D/A* é usado para enviar os sinais de referência de corrente e tensão para a placa onde se localizam os controladores dos conversores série e paralelo.

Os circuitos de controle analógicos do *SEI*, mostrados no *Apêndice C*, englobam as malhas de corrente e tensão do *FAP* e as malhas de corrente do *FAS*, todas utilizando controladores *PI*. O comando das chaves dos conversores é obtido através de modulação *PWM* (comparação de uma onda triangular com sinais de controle). Nesta parte ainda estão inseridos as placa de condicionamento de sinais de tensão e corrente e o circuito de comando da chave estática '*sw*'.

Todo o acionamento do sistema, obtido através das portas *I/O* do conversor *D/A*, pode ser realizado através do teclado do computador, como por exemplo, os processos de habilitar e desabilitar os *drives* dos conversores, ligar e desligar a chave estática '*sw*', etc. A supervisão do sistema tal como o desligamento automático do *SEI*, em função de um possível funcionamento inadequado dos *drives*, pode ser visualizada pelo monitor do computador.

Desse modo, num trabalho de pesquisa cuja implementação prática é realizada através de um protótipo, a flexibilidade para a obtenção de dados e a interação entre o pesquisador e o sistema, através do computador, torna-se fundamental.

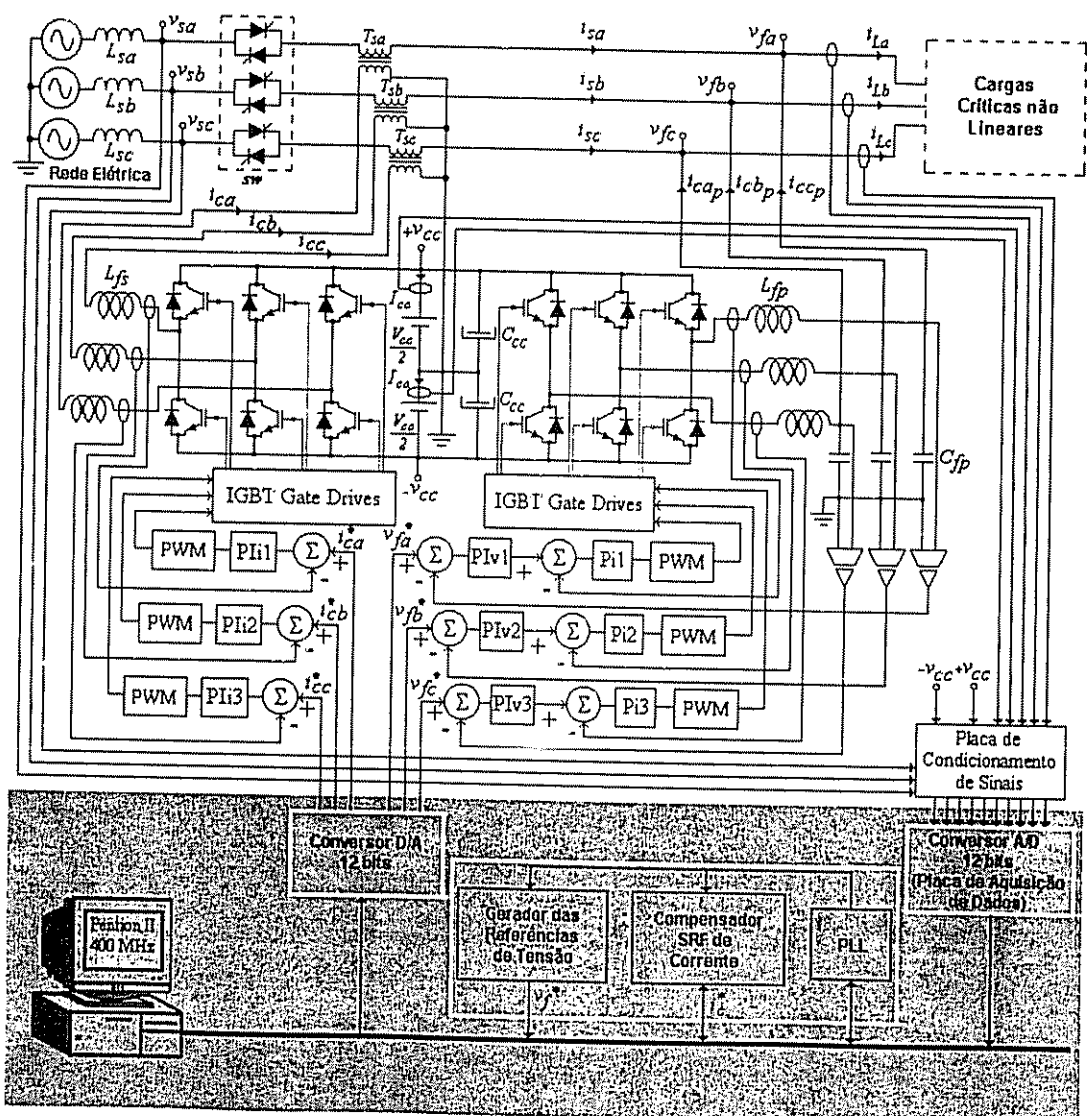


Fig. 6.1 – Esquema elétrico completo do *SEI Line interactive*

6.3 – Ensaios experimentais realizados

Nesta seção, são mostrados os resultados experimentais do *SEI Line interactive*. Parte das curvas apresentadas foi obtida através de um osciloscópio digital *Tektronix THS-720* e visualizada através do *software WaveStar*. A outra parte foi obtida por meio da aquisição de dados e visualizada através do *software Sudns*.

Os experimentos foram realizados utilizando-se dois tipos de cargas não lineares. A primeira é constituída por um retificador trifásico a diodos alimentando uma carga puramente resistiva (*Carga 1*). Na segunda as cargas são formadas por um retificador monofásico a diodos em cada fase, alimentando um circuito *RC* paralelo (*Carga 2*).

Apesar das simulações no capítulo 5 considerarem a potência de carga de aproximadamente 25 kVA, na parte experimental, com o intuito de validar os estudos teóricos, implementou-se um protótipo de 2,5 kVA.

As características do *Sistema 2* implementado são apresentados a seguir:

- *Potência nominal da carga:* 2,5 kVA;
- *Tensões trifásicas nominais de entradas*: 127 Volts eficaz;
- *Tensões trifásica nominais de saída*: 115 Volts eficaz;
- *Freqüência de chaveamento dos conversores PWM série e paralelo*: 20 kHz;
- *Freqüência digital de amostragem*: 5 kHz;
- *Filtro ativo paralelo:*
  - Indutores de filtragem (L_{fp}): 300 μH;
  - Capacitores de filtragem (C_{fp}): 130 μF;
- *Filtro ativo série:*
  - Indutores de filtragem (L_{fs}): 1,4 mH;
  - Relação de transformação dos transformadores série: 1:4;
- *Barramento cc:*
  - Tensão do barramento *cc*: 570 (quarenta e duas baterias de 12 V/7Ah);
  - Capacitor do barramento *cc* (C_{cc}): 4200 μF;
- *Carga 1 (Retificador Trifásico a Diodos)*: Resistor de carga (R_L): 30 Ohms;
- *Carga 2 (Um Retificador Monofásico a Diodos por fase)*: Resistores e Capacitores de carga –
  - $R_{La} = 62\ \Omega$, $R_{Lb} = 55\ \Omega$, $R_{Lc} = 70\ \Omega$ e $C_{La,b,c} = 470\ \mu F$.

6.3.1 – Ensaios experimentais com um retificador trifásico a diodos (*Carga 1*)

Com base na Fig. 6.1, as correntes trifásicas de fase sem compensação (i_{La}, i_{Lb}, i_{Lc}), de compensação fornecidas pelo conversor paralelo (i_{ca_p}, i_{cb_p}, i_{cc_p}) e de entrada já compensadas (i_{sa}, i_{sb}, i_{sc}), estão mostradas respectivamente, na Fig. 6.2 (a), (b) e (c). Os detalhes destas correntes, considerando as fases tomadas isoladamente, são mostradas na Fig. 6.2 (d), (e) e (f). A TDH_{i_L} das correntes i_{La}, i_{Lb} e i_{Lc} situa-se em torno de 30%, ao passo que a TDH_{i_s} das correntes de entrada i_{sa}, i_{sb} e i_{sc} está em torno de 4,5 %. Na Fig. 6.3 são mostradas as tensões trifásicas de entrada (v_{sa}, v_{sb}, v_{sc}) e de saída (v_{fa}, v_{fb}, v_{fc}). A TDH_{v_s} das tensões de entrada situa-se em torno de 5%, ao passo que a TDH_{v_f} das tensões de saída está em torno de 3%.

Considerando a fase *a*, os efeitos do aumento e diminuição das tensões de entrada sobre as tensões de saída estão mostrados na Fig. 6.4 (a) e (b), respectivamente, onde observa-se que a amplitude da tensão v_{fa} é sempre constante. As correntes de entrada e as tensões de saída do *SEI* são controladas para estarem em fase como mostra a Fig. 6.5. A Fig. 6.5 (a) mostra a tensão e corrente de entrada (v_{sa}, i_{sa}), enquanto a Fig. 6.5 (b) mostra a tensão de saída e corrente de entrada (v_{fa}, i_{sa}), referentes à fase *a*. O fator de potência medido é quase unitário, ou seja, $cos\varphi = 0{,}99$.

Nas Figs. 6.6, 6.7 e 6.8 são mostradas as tensões de entrada v_{sa}, de saída v_{fa} de compensação v_{ca}, além das correntes de referência $i^*_{s\,abc}$ geradas pelo compensador *SRF*, para os casos onde $v_{sa} \approx v_{fa}$, $v_{sa} > v_{fa}$ e $v_{sa} < v_{fa}$, respectivamente. Nota-se a variação das amplitudes de $i^*_{s\,abc}$, de modo a manter o fluxo de potência no *SEI*. Na Fig. 6.9 são mostradas as grandezas de corrente do eixo síncrono direto id^e_{dc}, i_{cc} e $id^e_c = i_{cc} + id^e_{dc}$, conforme o diagrama de compensação da Fig. 5.13. A amplitude de id^e_c varia em função de i_{cc} já que id^e_{dc} é mantida constante para os três casos. As correntes $i_{L\,abc}$ e do eixo estacionário id^s e iq^s são mostradas na Fig. 6.10.

Na Fig. 6.11 são apresentadas as grandezas de tensão e corrente nos modos de transição *Standby-Backup* em $t = 0{,}02s$ (Fig. 6.11-a), *Backup-Standby* em $t = 0{,}31s$ (Figs. 6.11-b/c) e apenas no modo de operação *Standby* (Fig. 6.11-d).

O transitório da tensão no barramento *cc* considerando apenas a malha de controle de tensão é mostrado na Fig. 6.12 (a) e (b). Em $t=0{,}1s$ a chave estática é aberta e em $t=0{,}6s$ é novamente fechada. Na Fig. 6.12 (a) e (b) nota-se que a tensão e corrente da carga não percebem os transitórios.

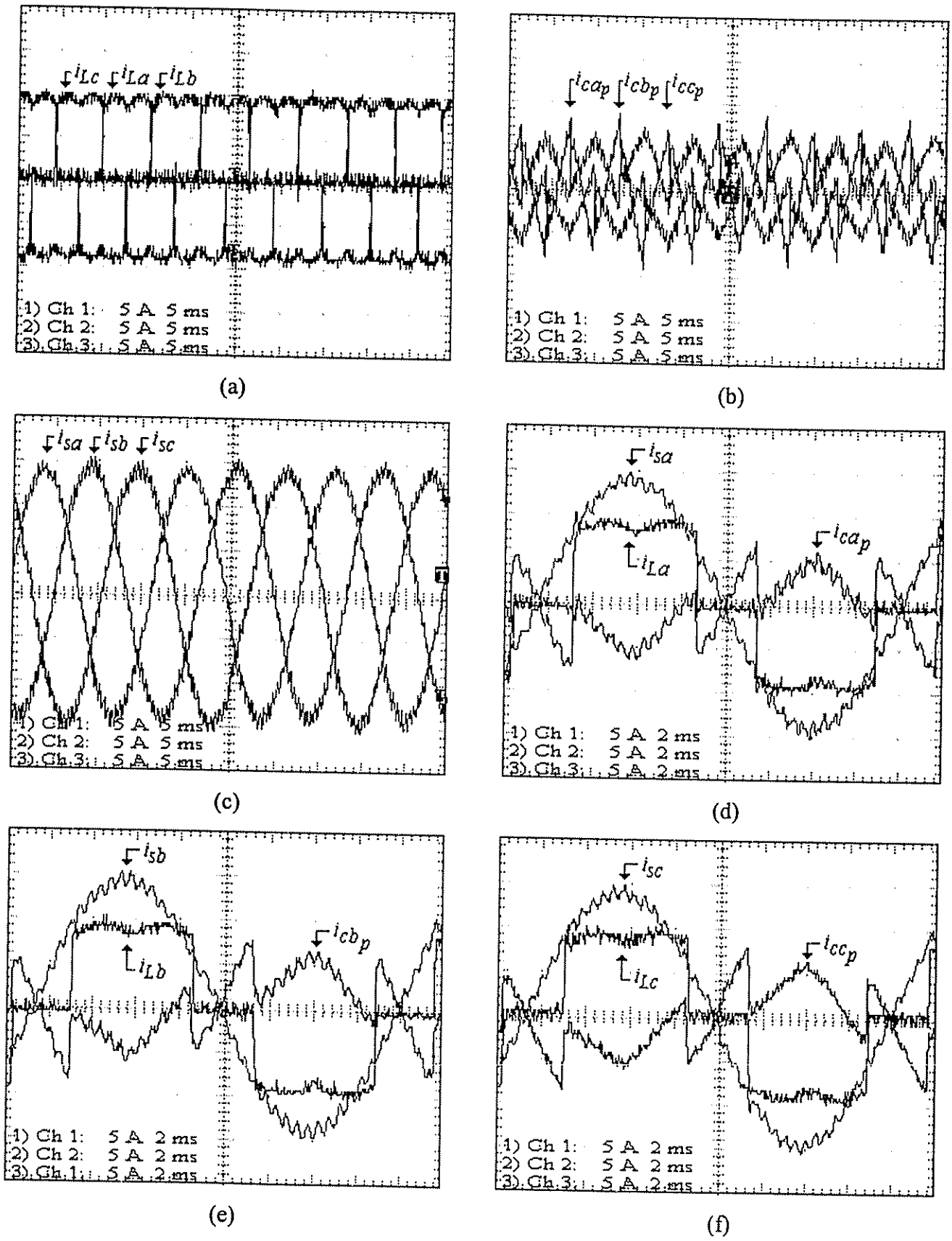
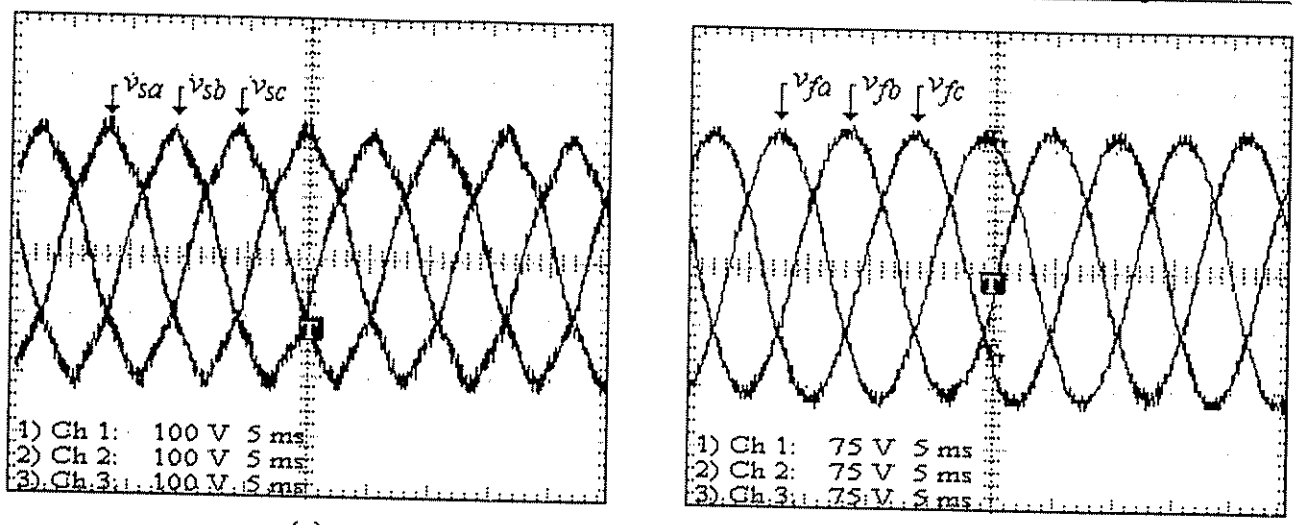
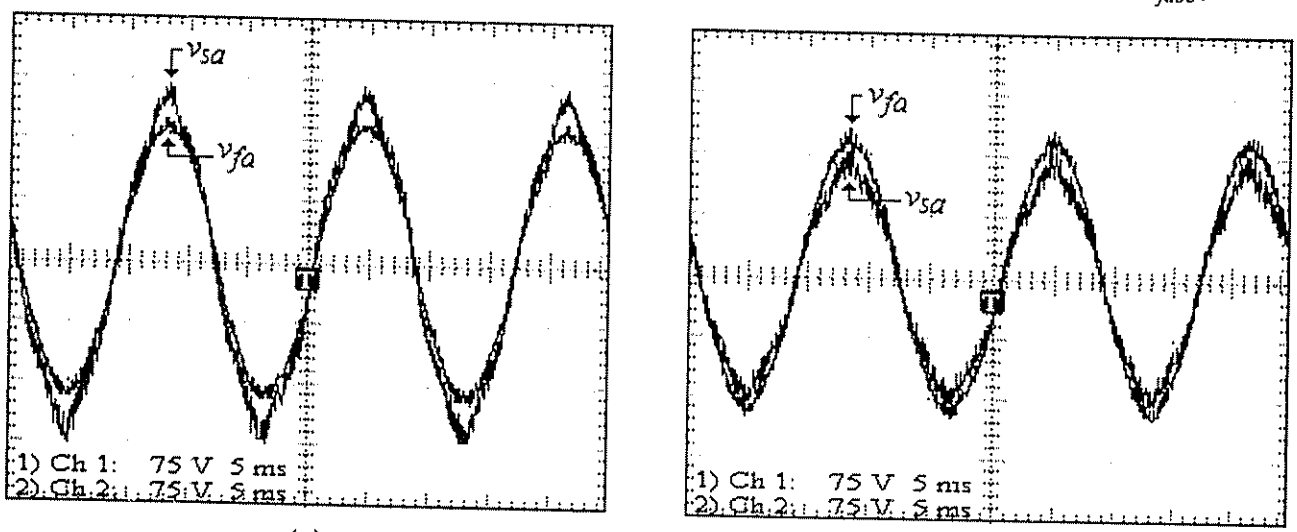


Fig. 6.2 – Correntes do *SEI*: (a) Correntes de fase sem compensação (i_{La}, i_{Lb}, i_{Lc}); (b) Correntes de compensação (i_{ca_p}, i_{cb_p}, i_{cc_p}); (c) Correntes de entrada (i_{sa}, i_{sb}, i_{sc}); (d) Detalhe das correntes da fase *a* (i_{La}, i_{ca_p}, i_{sa}); (e) Correntes da fase *b* (i_{Lb}, i_{ca_p}, i_{sb}); (f) Correntes da fase *c* (i_{Lc}, i_{cc_p}, i_{sc}).



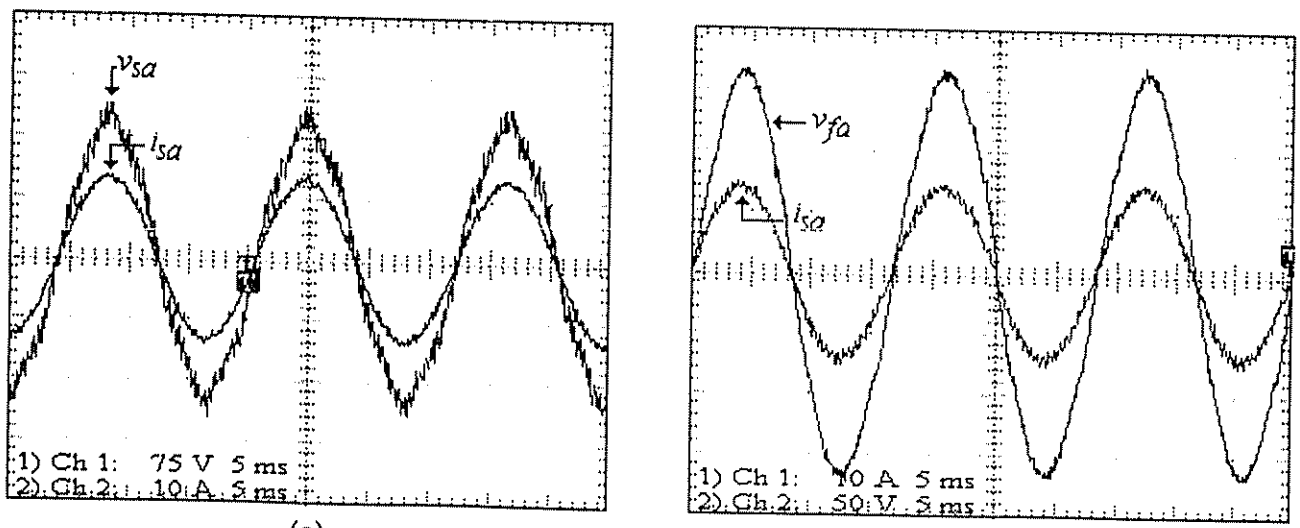
(a) (b)

Fig. 6.3 – *Carga 1*: (a) Tensões 3ϕ de entrada (v_{sabc}); (b) Tensões 3ϕ de saída (v_{fabc}).



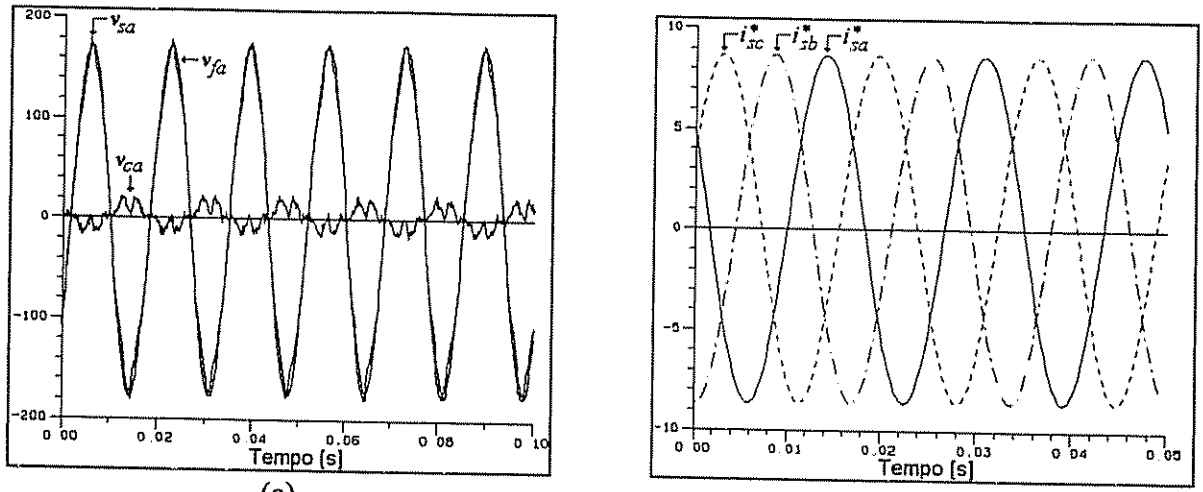
(a) (b)

Fig. 6.4 – Tensões de entrada e saída da fase *a* (v_{sa} e v_{fa}): (a) Efeito *boost*; (b) Efeito *buck*.



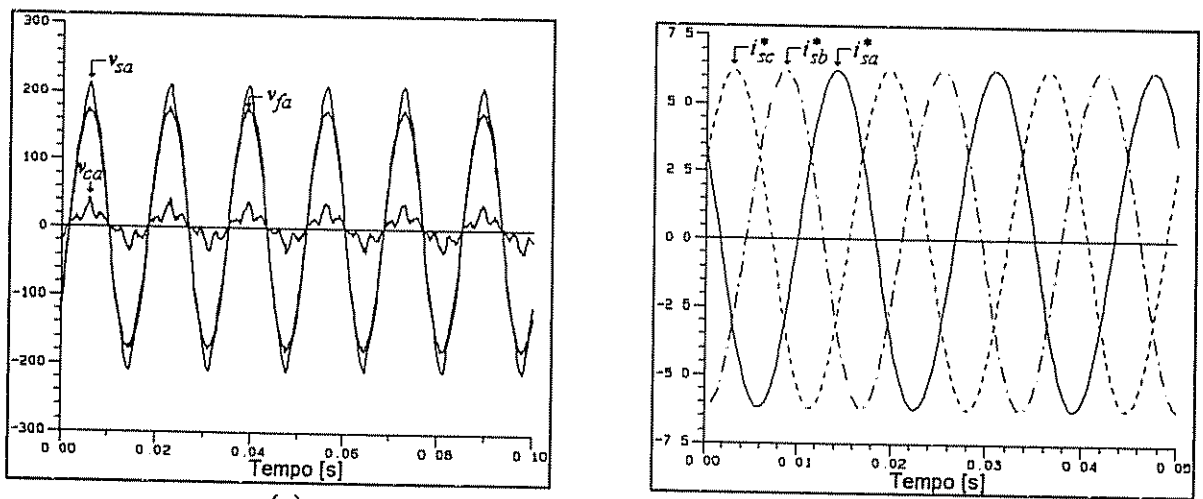
(a) (b)

Fig. 6.5 – (a) Tensão e corrente de entrada (v_{sa}, i_{sa}); (b) Tensão de saída v_{fa} e corrente de entrada.



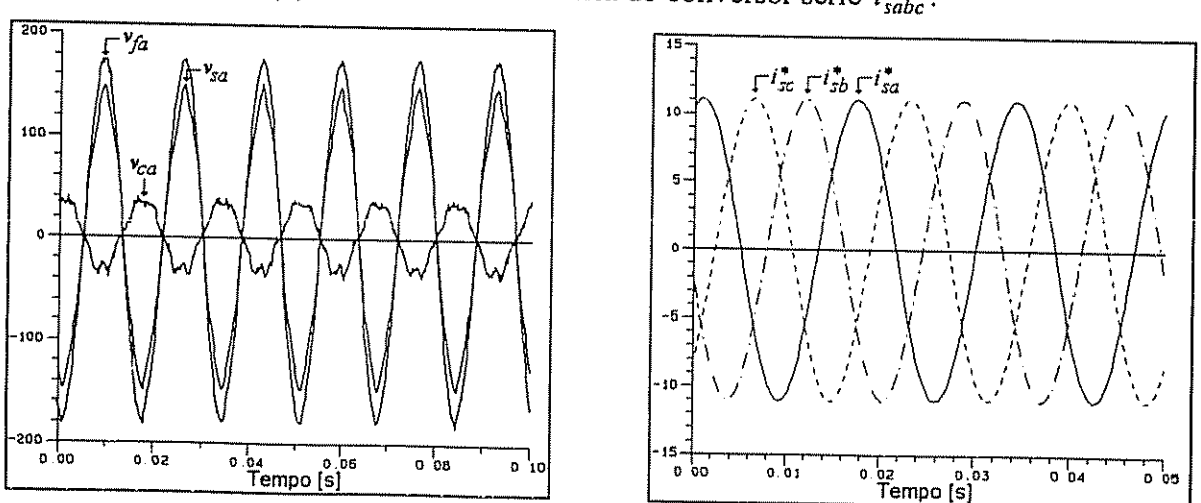
(a) (b)

Fig. 6.6 – *Carga 1* ($v_{sa} \approx v_{fa}$): (a) Tensões de entrada v_{sa}, de saída v_{fa} e de compensação v_{ca}; (b) Correntes de referência do conversor série i^*_{sabc}.



(a) (b)

Fig. 6.7 – *Carga 1* ($v_{sa} > v_{fa}$): (a) Tensões de entrada v_{sa}, de saída v_{fa} e de compensação v_{ca}; (b) Correntes de referência do conversor série i^*_{sabc}.



(a) (b)

Fig. 6.8 – *Carga 1* ($v_{sa} < v_{fa}$): (a) Tensões de entrada v_{sa}, de saída v_{fa} e de compensação v_{ca}; (b) Correntes de referência do conversor série i^*_{sabc}.

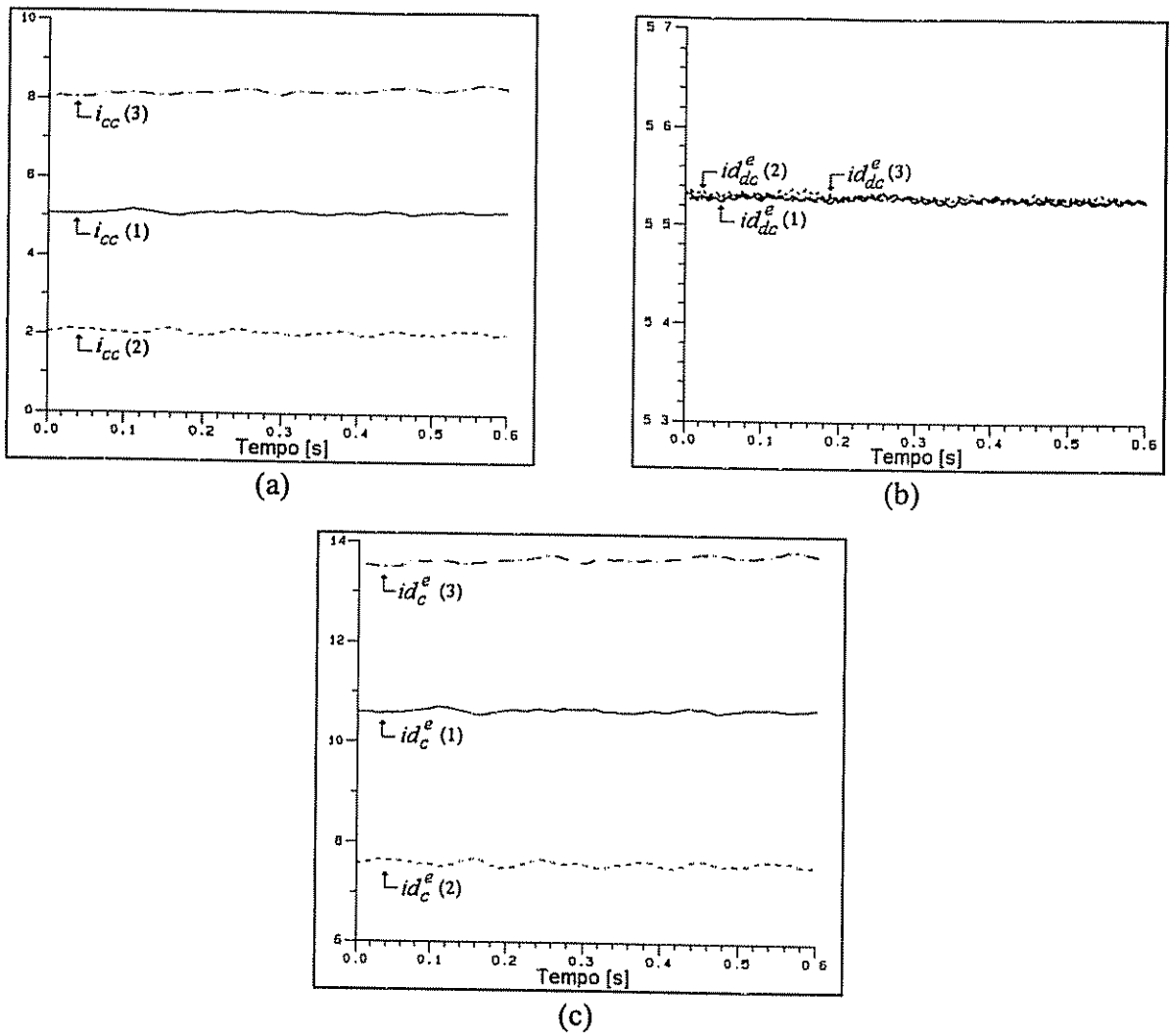


Fig. 6.9 – Caso (1) $v_{sa} \approx v_{fa}$; (2) $v_{sa} > v_{fa}$;(3) $v_{sa} < v_{fa}$: (a) Correntes do eixo síncrono direto $id^e_c = i_{cc} + id^e_{dc}$; (b) Correntes de saída do controlador *cc* i_{cc}; (c) Correntes do eixo síncrono id^e_{dc}.

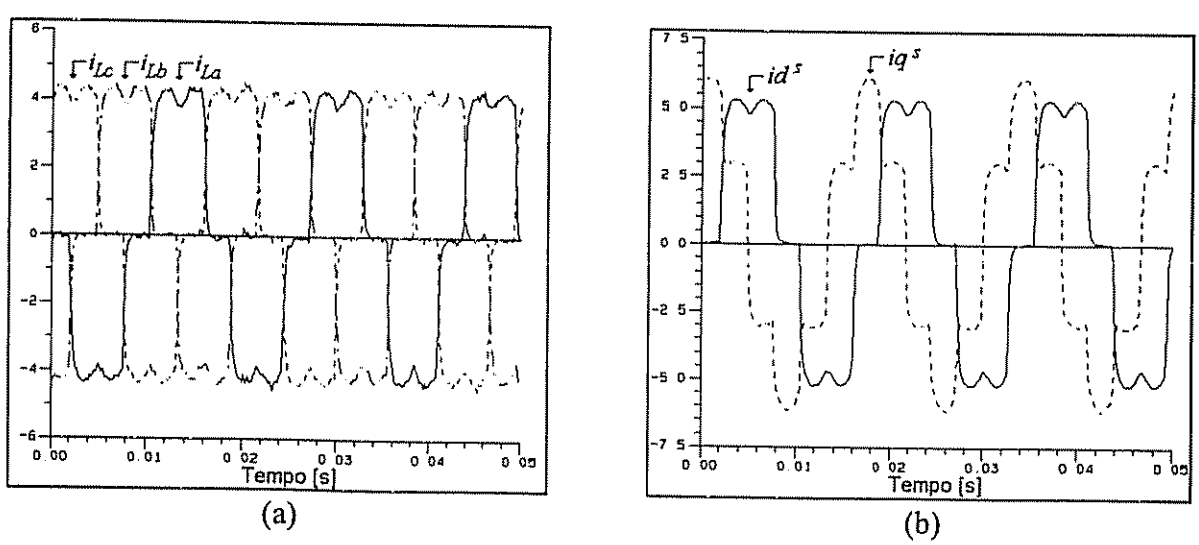


Fig. 6.10 – *Carga 1*: (a) Correntes de entrada não compensadas i_{La}, i_{Lb} e i_{Lc}; (b) Correntes do eixo estacionário id^s e iq^s, obtidas através do algoritmo de compensação.

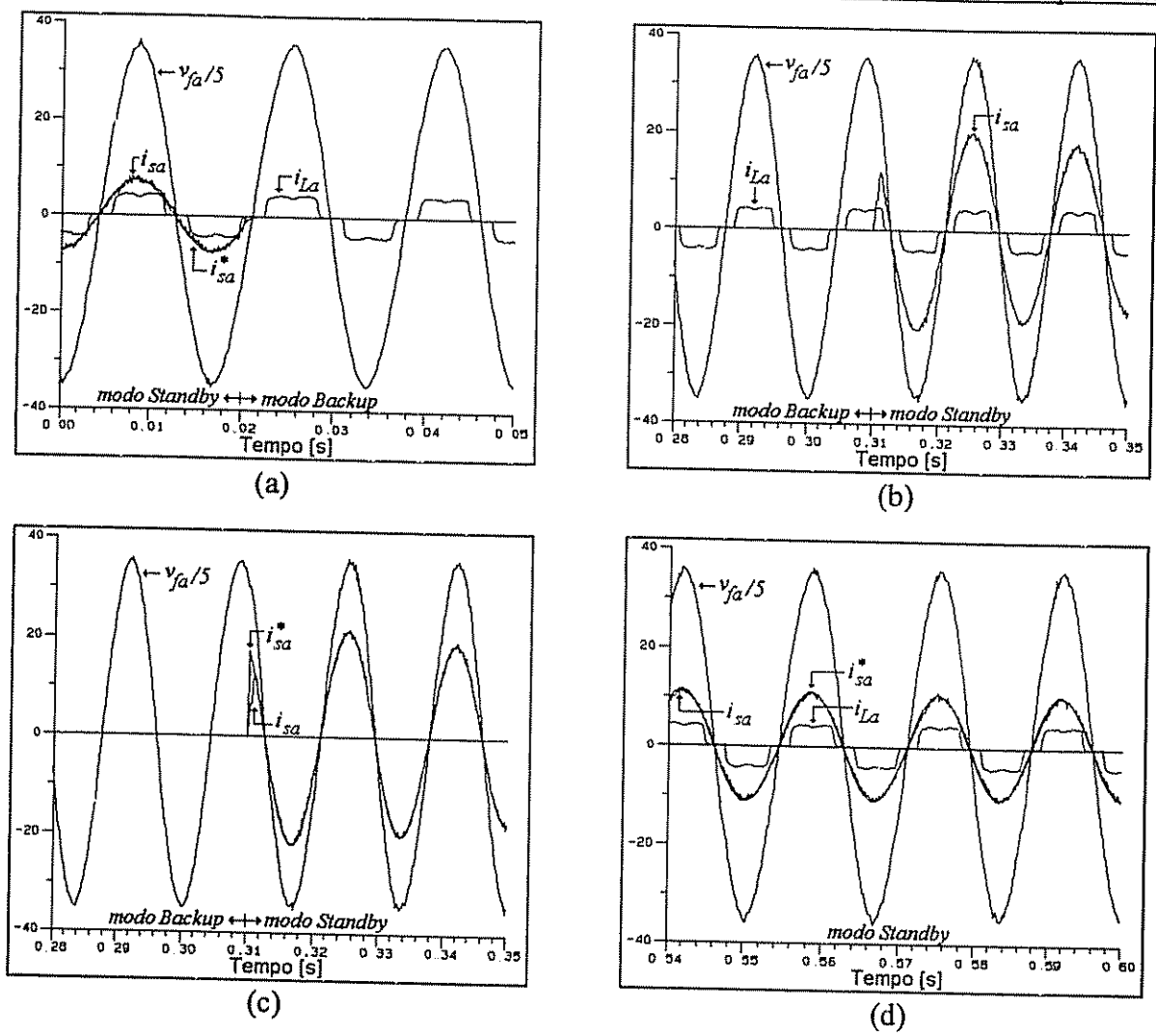


Fig. 6.11 – *Carga 1*: (a) Transição do modo *Standby-Backup*: tensão de saída v_{fa}, corrente de entrada i_{sa}, corrente de referência de entrada i^*_{sa} e corrente de entrada não compensada i_{La}; (b) e (c) Transição do modo *Backup-Standby*; (d) Modo *Standby*.

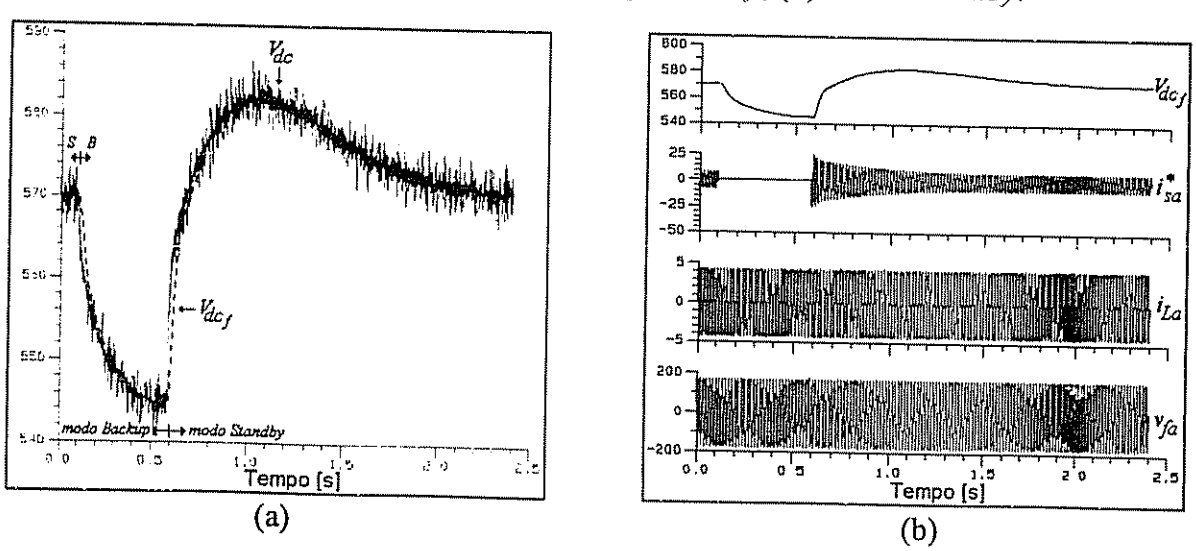


Fig. 6.12 – Transitório dos modos *Standby-Backup-Standby*: (a) Tensão no barramento *cc* V_{dc} e V_{dc_f} (filtrada); (b) Tensão do barramento V_{dc_f}, correntes i^*_{sa} e i_{La} e tensão de saída v_{fa}.

6.3.2 – Ensaios experimentais com três retificadores monofásicos a diodos alimentando cargas *RC* (*Carga 2*)

Na Fig. 6.13 (a), (b) e (c), são mostradas as tensões trifásicas de saída do *SEI* (v_{fa}, v_{fb}, v_{fc}) e as correntes trifásicas de fase sem compensação (i_{La}, i_{Lb}, i_{Lc}). A taxa de distorção harmônica das tensões das fases *a*, *b* e *c* (TDH_{v_f}) situa-se em torno de 4 %. Já a taxa de distorção harmônica das correntes i_{La}, i_{Lb} e i_{Lc} (TDH_{i_L}) está acima de 100 %. As correntes trifásicas de compensação fornecidas pelo conversor paralelo (i_{ca_p}, i_{cb_p}, i_{cc_p}) e as correntes de entrada já compensadas (i_{sa}, i_{sb}, i_{sc}), estão mostradas na Fig. 6.14. A TDH_{i_s} das correntes i_{sa}, i_{sb} e i_{sc} situa-se em torno de 10 %. Os detalhes das correntes, considerando as fases tomadas isoladamente, estão apresentadas na Fig. 6.15 (a), (b) e (c). A Fig. 6.15 (d) mostra a tensão de saída v_{fa} e a corrente de entrada i_{sa} do *SEI*. O fator de potência medido situa-se muito próximo de um, ou seja, $cos\varphi$ = 0,982. A corrente de neutro medida na carga i_{nL} e a corrente de neutro medida na rede i_{nR} estão mostradas na Fig. 6.16 (a) e (b). Nota-se uma considerável redução da amplitude da corrente de neutro na rede.

Na Fig. 6.17 (a) e (b) são mostradas as tensões de entrada v_{sa}, de saída v_{fa} de compensação v_{ca} bem como as correntes de referência do conversor série i^*_{sa}, i^*_{sb} e i^*_{sc} geradas pelo compensador *SRF* da Fig. 5.13, para a condição em que $v_{sa} \approx v_{fa}$. A Fig. 6.18 apresenta diversas grandezas de corrente obtidas através do compensador *SRF*. Na Fig. 6.18 (a) as correntes i_{La}, i_{Lb} e i_{Lc}, adquiridas pela placa de aquisição de dados, são mostradas. As grandezas id^s e iq^s, calculadas pela equação (5.28), a qual realiza a transformação linear do sistema de eixos estacionário trifásico no bifásico, está mostrada na Fig. 6.18 (b). Na Fig. 6.18 (c) a componente de seqüência zero i_o, obtida também pela equação (5.28), é apresentada. As grandezas de corrente do eixo síncrono direto id^e_{dc}, i_{cc} e $id^e_c = i_{cc} + id^e_{dc}$, são mostradas na Fig. 6.18 (d).

Na Fig. 6.19 (a), (b), (c) e (d) são apresentadas as grandezas de tensão (v_{fa}) e correntes (i_{sa}, i^*_{sa}, i_{La}) nos modos de transição *Standby-Backup* em $t = 0{,}02s$ (Fig. 6.19-a), *Backup-Standby* em $t = 0{,}31s$ (Figs. 6.19-b e 6.19-c) e apenas no modo de operação *Standby* (Fig. 6.11-d). Nota-se que a tensão de saída v_{fa} e a corrente de carga i_{La} não percebem os transitórios impostos pela abertura e fechamento da chave estática '*sw*'.

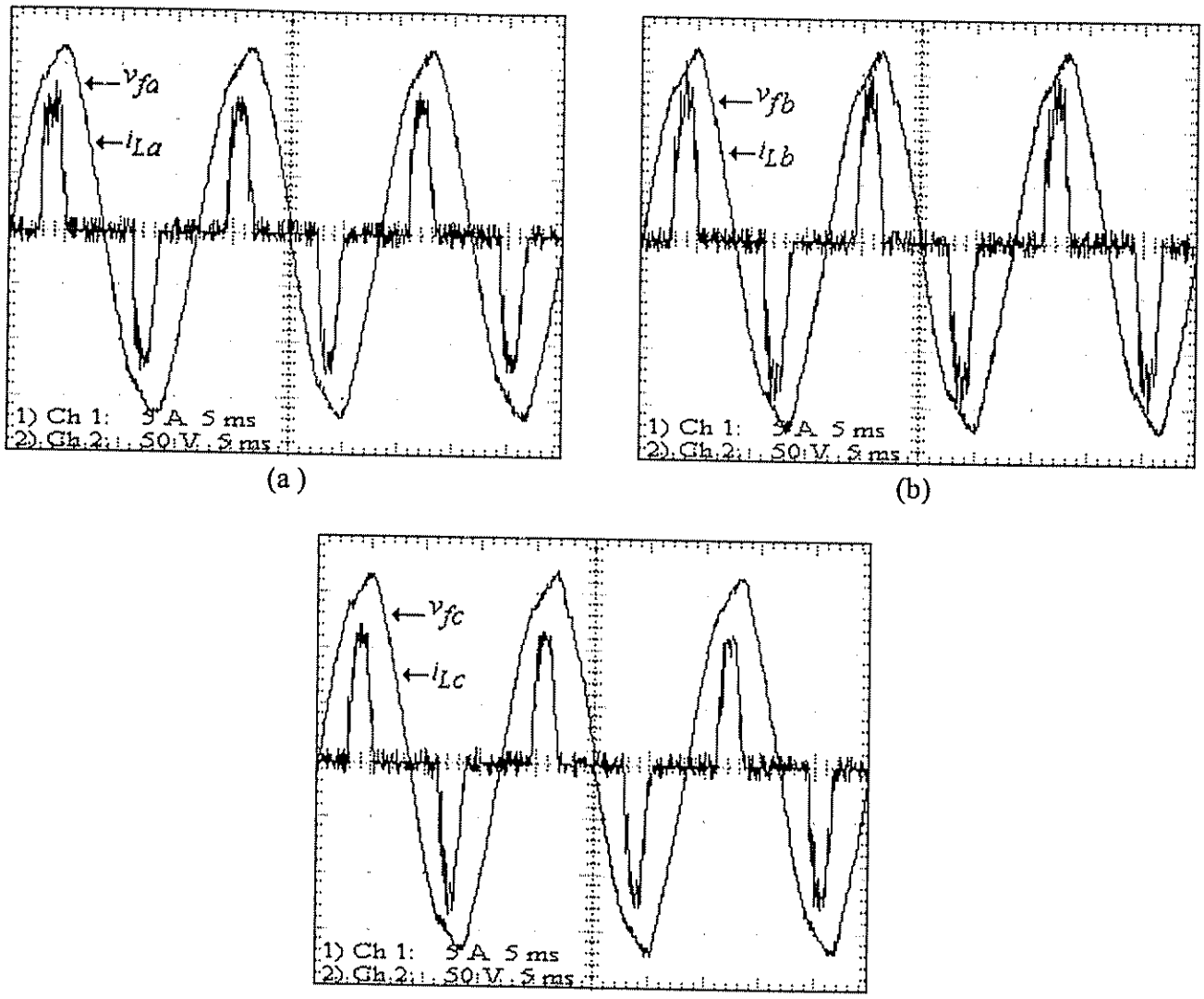


Fig. 6.13 – Tensões de saída (v_{fa}, v_{fb}, v_{fc}) e correntes de fase não compensadas (i_{La}, i_{Lb}, i_{Lc}) para a *Carga 2*: (a) Fase *a*; (b) Fase *b*; (c) Fase *c*.

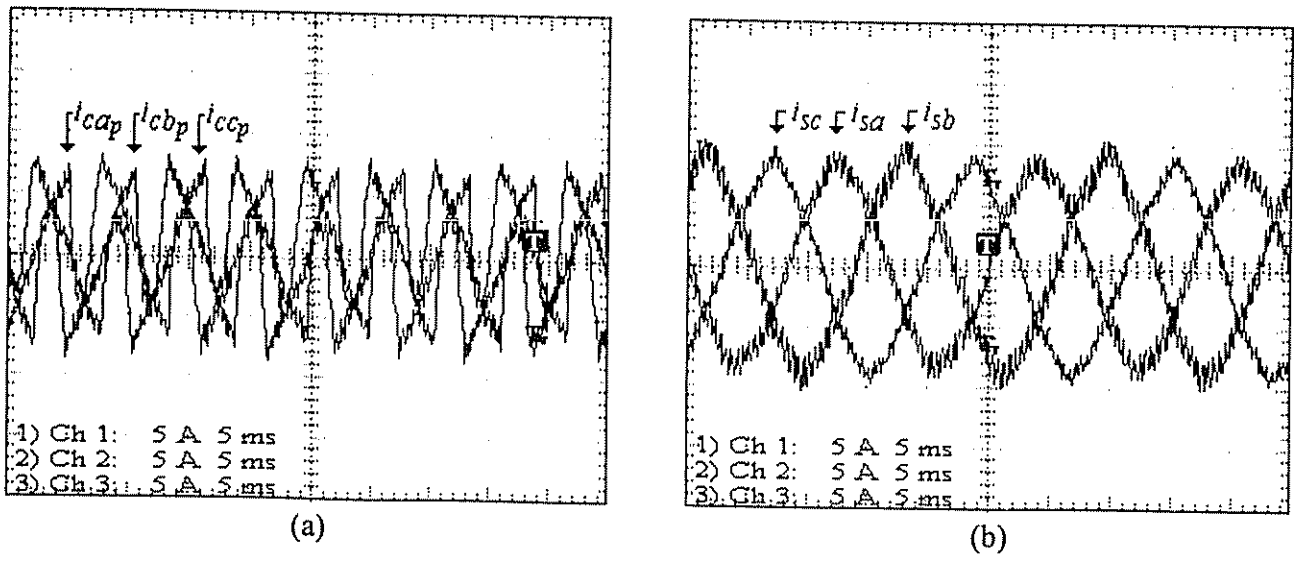


Fig. 6.14 –(a) Correntes de compensação (i_{ca_p}, i_{cb_p}, i_{cc_p}); (b) Correntes de entrada (i_{sa}, i_{sb}, i_{sc}).

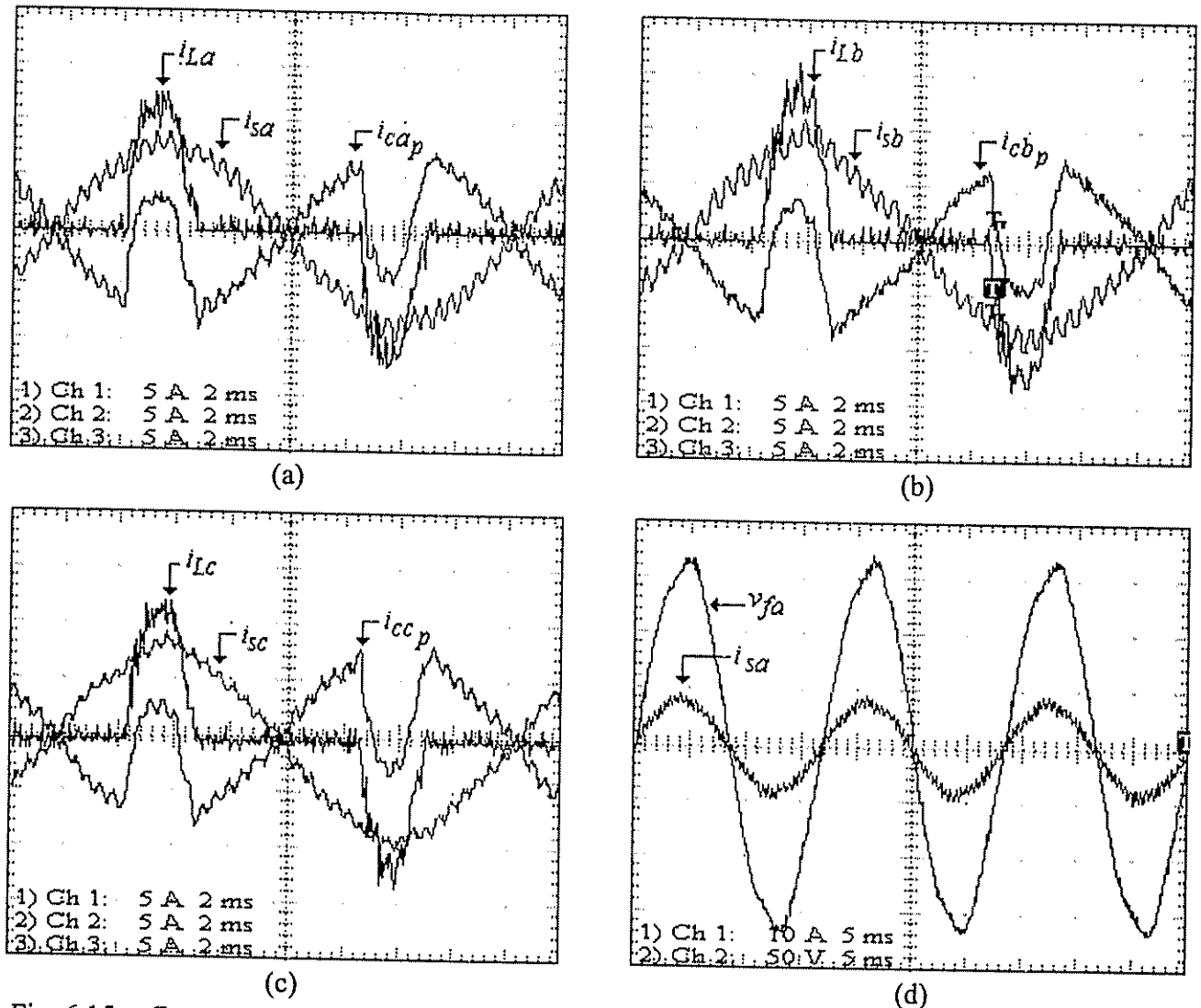


Fig. 6.15 – *Carga 2*: (a) Correntes da fase a (i_{La}, i_{ca_p}, i_{sa}); (b) Correntes da fase b (i_{Lb}, i_{ca_p}, i_{sb}); (c) Correntes da fase c (i_{Lc}, i_{cc_p}, i_{sc}); (d) Tensão de saída v_{fa} e Corrente de entrada i_{sa};.

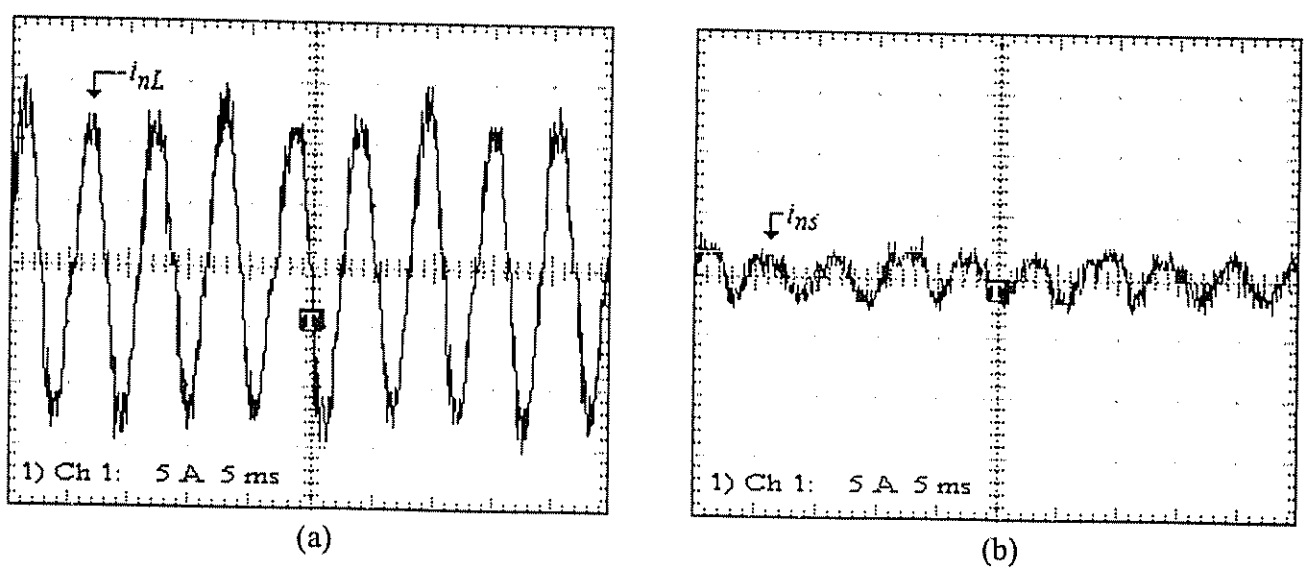
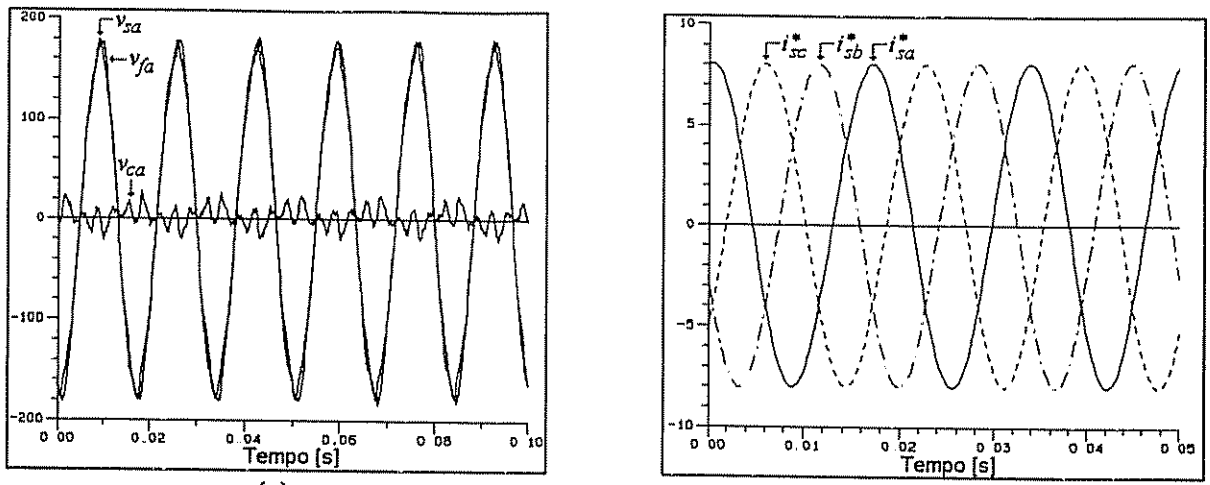
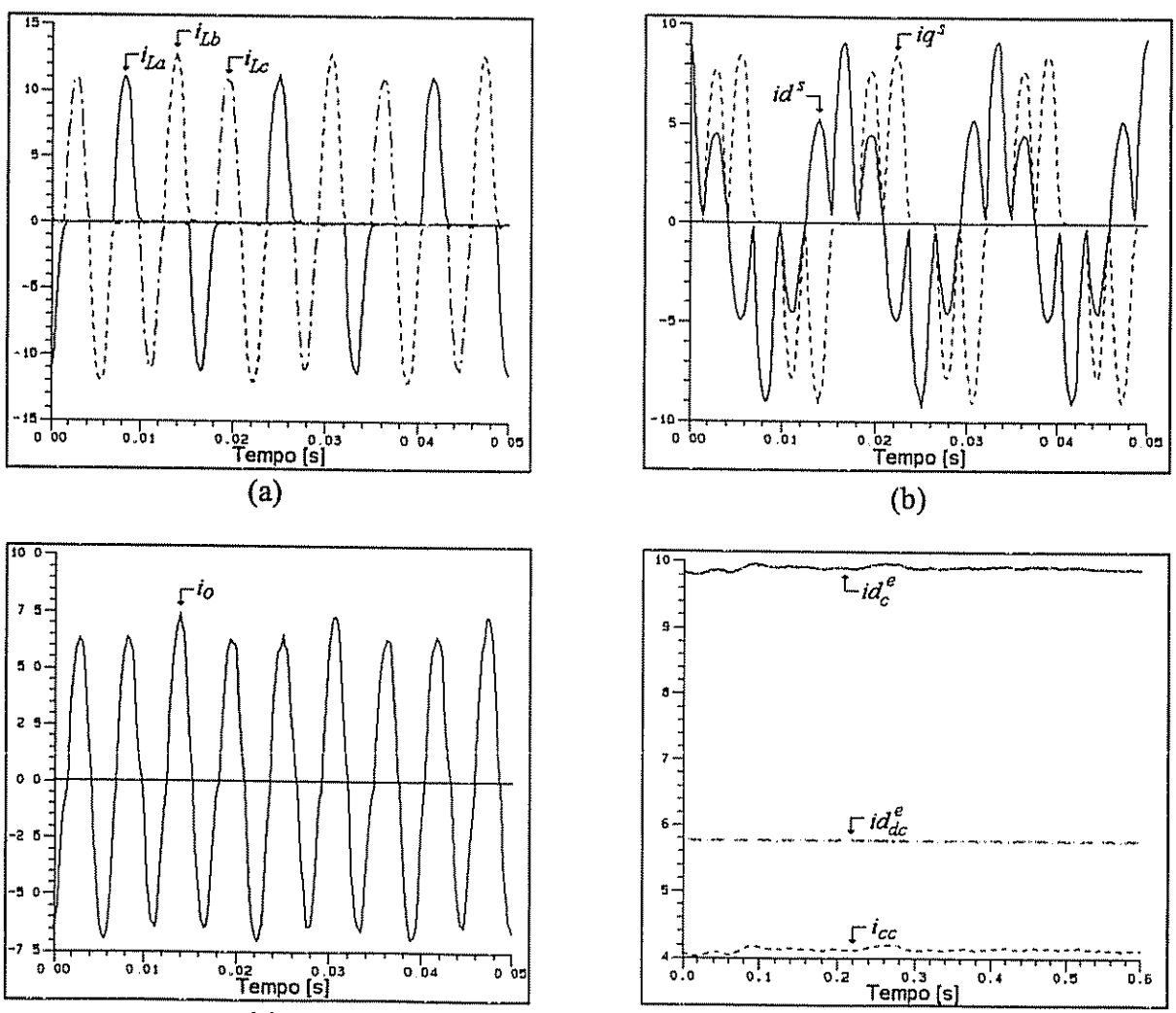


Fig. 6.16 – Correntes de neutro da *Carga 2*: (a) Corrente de neutro na carga i_{nL}; (b) Corrente de neutro na rede i_{nR}.



(a) (b)

Fig. 6.17 – *Carga 2* ($v_{sa} \approx v_{fa}$): (a) Tensões de entrada v_{sa}, de saída v_{fa} e de compensação v_{ca}; (b) Correntes de referência do conversor série i^*_{sabc}.



(a) (b)

(c) (d)

Fig. 6.18 – *Carga 2*: (a) Correntes de entrada não compensadas i_{Labc}; (b) Corrente de neutro i_{nL}; (c) Correntes do eixo estacionário id^s e iq^s; (d) Correntes do eixo síncrono direto: id^e_{dc}, i_{cc} e id^e_c.

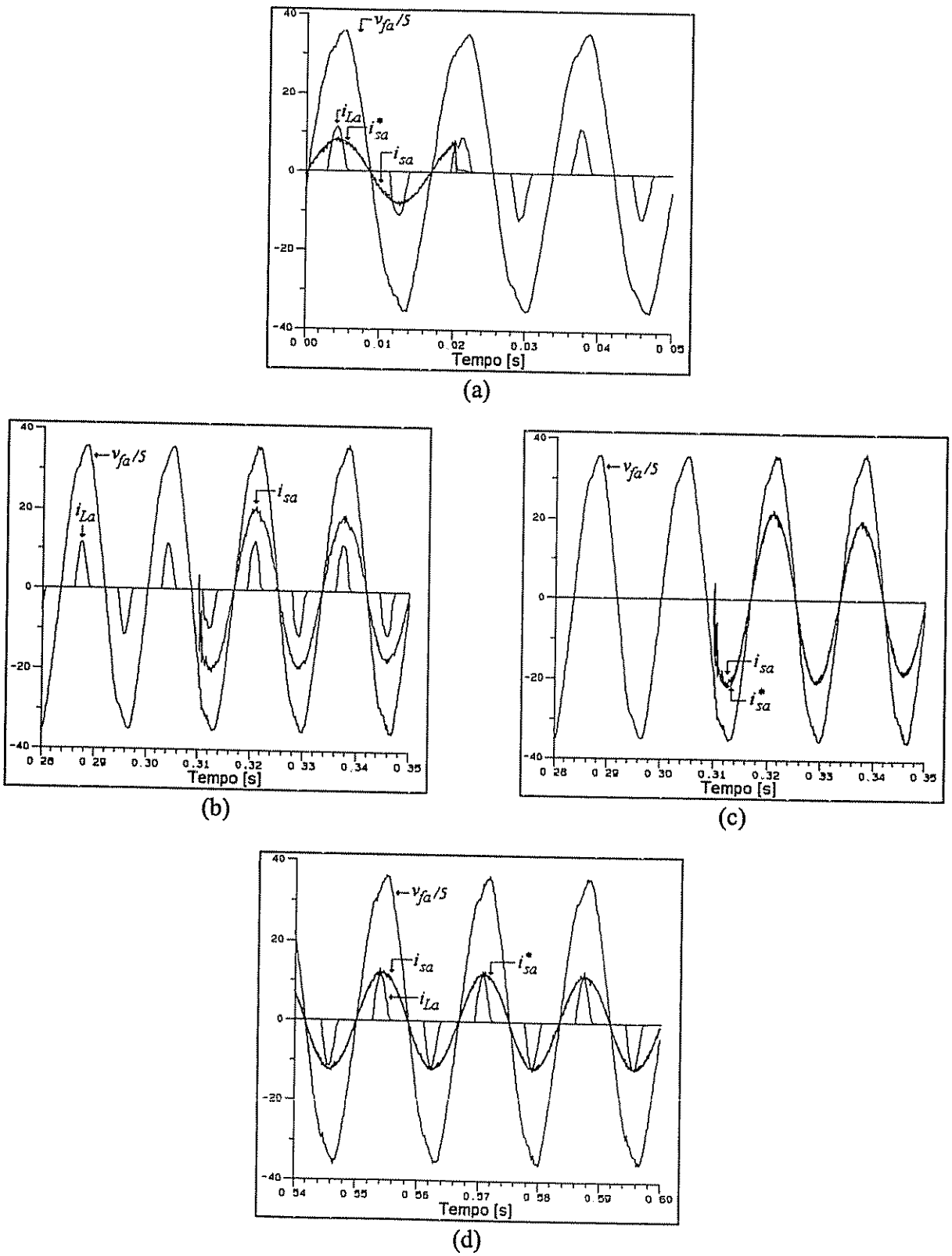


Fig. 6.19 – *Carga 2*: (a) Transição do modo *Standby-Backup*: tensão de saída v_{fa}, corrente de entrada i_{sa}, corrente de referência de entrada i^*_{sa} e corrente de fase não compensada i_{La}; (b) e (c) Transição do modo *Backup-Standby*; (d) Modo *Standby*.

6.3.3 – Espectros harmônicos de tensão e corrente do *SEI*

Os espectros harmônicos da tensão de saída v_{fa}, corrente de fase sem compensação i_{La} e corrente de entrada i_{sa}, considerando a *Carga 1*, estão mostrados na Fig. 6.20 (a), (b) e (c), respectivamente. As taxas de distorção harmônicas encontradas são as seguintes: $TDH_{v_{fa}} = 2{,}47\%$; $TDH_{i_{La}} = 30{,}01$ % e $TDH_{i_{sa}} = 4{,}25$ %.

Os espectros harmônicos da tensão de saída v_{fa}, corrente de fase sem compensação i_{La} e corrente de entrada i_{sa}, considerando a *Carga 2*, estão mostrados na Fig. 6.21 (a), (b) e (c), respectivamente. As taxas de distorção harmônicas encontradas são as seguintes: $TDH_{v_{fa}} = 3{,}76\%$; $TDH_{i_{La}} = 104{,}05$ % e $TDH_{i_{sa}} = 10{,}36$ %.

Em ambos os casos, observa-se uma drástica redução da *TDH* das correntes de entrada. No entanto, o conteúdo harmônico das correntes de entrada da *Carga 2* são maiores em relação à *Carga 1*, em função das próprias características distintas das cargas. Mesmo assim, a *TDH* das correntes foram reduzidas em até 10 vezes, o que representa um ganho considerável.

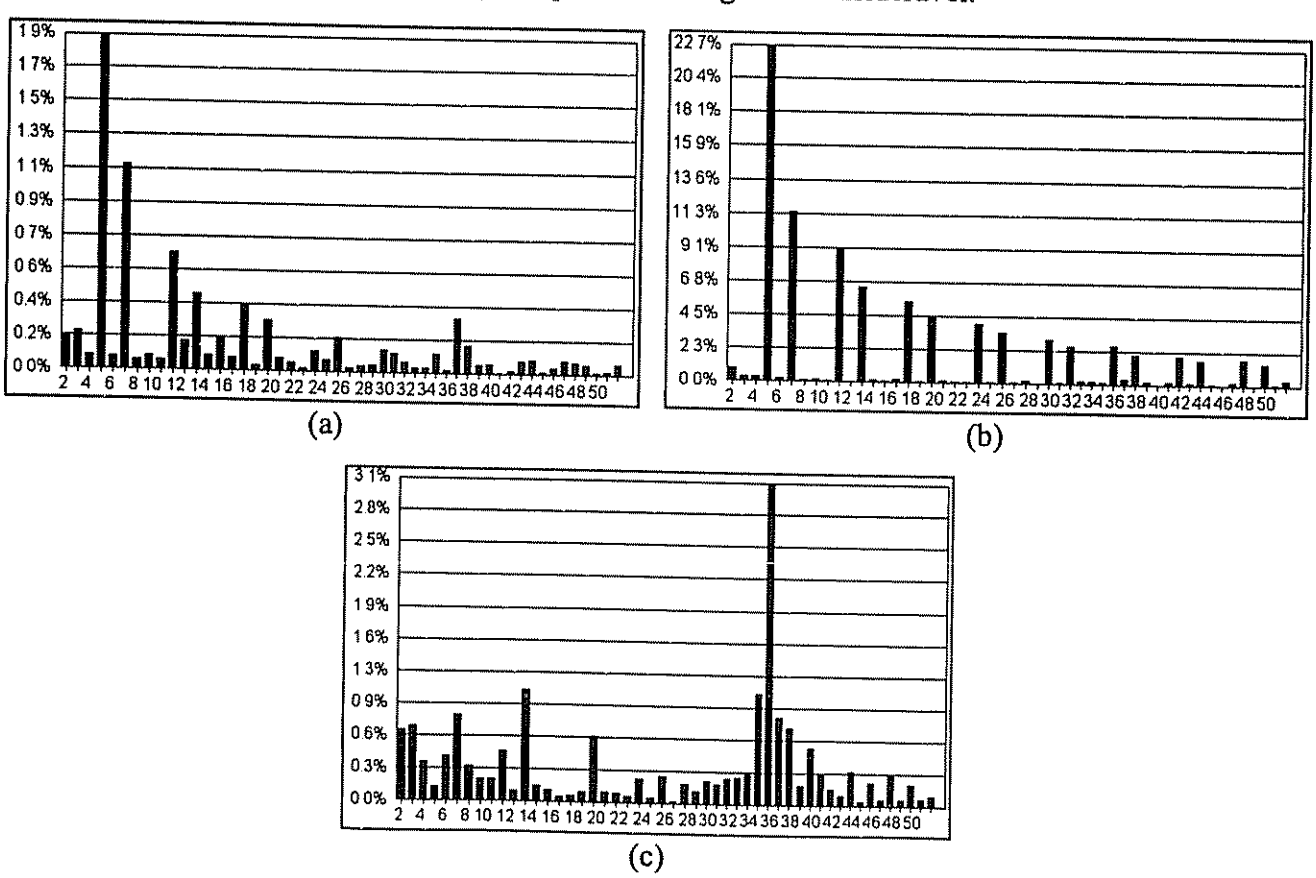


Fig. 6.20 – Amplitude dos harmônicos em porcentagem em relação à fundamental (*Carga 1*): (a) Tensão de saída v_{fa}; (b) corrente de fase sem compensação i_{La}; (c) Corrente de entrada i_{sa}.

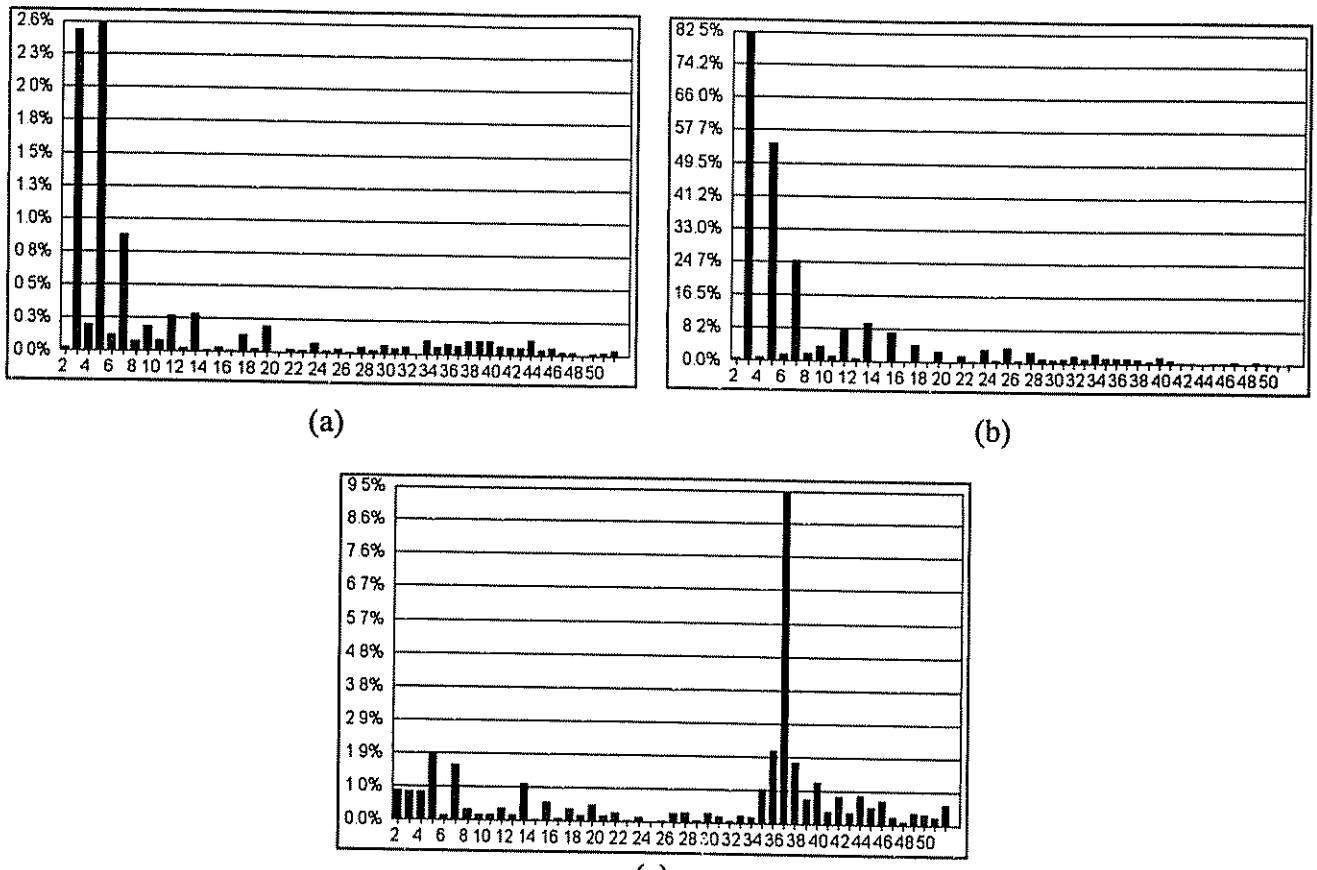


Fig. 6.21 – Amplitude dos harmônicos em porcentagem em relação à fundamental (*Carga 2*): (a) Tensão de saída v_{fa}; (b) corrente de fase sem compensação i_{La}; (c) Corrente de entrada i_{sa}.

Considerando a norma *IEC* 1000-3-2, apresentada no item 3.3.2 do capítulo 3, o *SEI* implementado pode ser enquadrado como um equipamento da *Classe A*, pois este possui correntes de entrada equilibradas menores que 16A por fase e se encontra dentro de uma faixa de variação das amplitudes das correntes prevista pela norma menor que 20%.

A Tabela 6.1 apresenta as amplitudes das correntes harmônicas referentes às correntes da fase *a* do *SEI*, alimentando as *Cargas 1* e *2*, cujos espectros harmônicos estão mostrados nas Figs. 6.20 (c) e 6.21 (c), respectivamente, bem como os limites das correntes harmônicas determinados pela norma, referentes aos equipamentos da *Classe A*.

A norma *IEC 1000-3-2* determina os limites dos harmônicos de corrente até a ordem 40. Desse modo, como pode ser observado pela Tabela 6.1, apenas entre os harmônicos de ordem 34 e 39, as amplitudes dos harmônicos da corrente de entrada ultrapassam os limites impostos pela norma.

Tabela 6.1

CORRENTES HARMÔNICAS DE ENTRADA DA FASE 'A' DO *SEI* (CARGAS 1 E 2)

Ordem dos Harmônicos (n)	Corrente (*IEC* 1000-3-2)/*Classe A*	Corrente (*Carga 1*)	Corrente (*Carga 2*)
Fundamental	-	9,96 A	5,70 A
2	1,08A	68,6 mA	49,9 mA
3	2,30A	73,1 mA	48,2 mA
4	430mA	39 mA	47,9 mA
5	1,14	14,5 mA	111 mA
6	300mA	44,3 mA	9,18 mA
7	770mA	83,6 mA	91,4 mA
8	230mA	35,1 mA	19,3 mA
9	400mA	22,3 mA	10,6 mA
10	184mA	22,3 mA	10,9 mA
11	330mA	49,8 mA	21,8 mA
12	153,3mA	11,1 mA	11 mA
13	210mA	109 mA	62 mA
14	131,42mA	16,8 mA	4,63 mA
15	150mA	12,2 mA	32 mA
16	115mA	6,12 mA	6,73 mA
17	132,35mA	7,74 mA	22,5 mA
18	102,22mA	11,1 mA	10,6 mA
19	118,42mA	64,6 mA	28,7 mA
20	92mA	11,2 mA	10,6 mA
21	107,14mA	10,1 mA	15,9 mA
22	83,63mA	7,53 mA	4,06 mA
23	97,83mA	24,3 mA	9,7 mA
24	76,66mA	6,84 mA	1,28 mA
25	90mA	27,4 mA	4,51 mA
26	70,77mA	3,91 mA	16,6 mA
27	83,33mA	20,5 mA	18,6 mA
28	65,57mA	14 mA	6,37 mA
29	77,59mA	23,6 mA	17,8 mA
30	61,33mA	21 mA	12,6 mA
31	72,58mA	26,5 mA	5,89 mA
32	57,5mA	27,2 mA	14,1 mA
33	68,18mA	30,4 mA	12,7 mA
34	54,11mA	109 mA	58,2 mA
35	64,28mA	312 mA	121 mA
36	51,11mA	85,9 mA	542 mA
37	60,81mA	75,8 mA	102 mA
38	48,42mA	20,4 mA	42,6 mA
39	57,69mA	56,5 mA	70,5 mA
40	46mA	33 mA	23,7 mA
41	-	18 mA	48,9 mA
42	-	11,8 mA	21,7 mA
43	-	35 mA	49,3 mA
44	-	5,84 mA	29,9 mA
45	-	23,6 mA	41,9 mA
46	-	7,09 mA	15,4 mA
47	-	32,3 mA	7,4 mA
48	-	7,91 mA	22 mA
49	-	22,3 mA	20,9 mA
50	-	8,15 mA	14,2 mA
51	-	11,3 mA	35,6 mA

6.3.4 – Estratégia de abertura e fechamento da chave estática '*sw*' do *SEI*

A questão mais crítica, no que se refere à abertura e ao fechamento da chave estática '*sw*' do *SEI*, consiste em manter o sincronismo entre a rede e os inversores série e paralelo.

Na falta ou falha da rede elétrica, por meio do monitoramento das tensões de entrada, promove-se a abertura da chave '*sw*' e o *SEI* passa a operar com a freqüência ω_R determinada pelo *software*, que é igual à freqüência nominal da rede ω_S. No retorno da rede elétrica em condições normais, a chave '*sw*' apenas deverá ser fechada quando a rede e o inversor estiveram sincronizados, de forma que não haja transitórios indesejáveis. Isto é obtido pelo monitoramento da potência p' apresentada pela equação (*b.8*) no *Apêndice B*. Assim, após o retorno da rede, o sinal

p' é testado a cada execução do programa e quando este sinal estiver dentro de uma faixa limite $\Delta p'$, inicia-se o incremento de um contador de tempo até o intervalo Δt. Este contador sofrerá um *reset* automático caso p' exceda a faixa limite $\Delta p'$ $[(p' + \Delta p'/2) \geq p' \geq (p' - \Delta p'/2)]$.

Apenas quando o contador atingir Δt e p' ainda estiver dentro da faixa limite $\Delta p'$ a chave estática é fechada, caso contrário inicia-se novamente o monitoramento de p' e por conseqüência o incremento do contador. Este procedimento permite garantir que a freqüência do sistema *PLL* seja igual à freqüência da rede e consequentemente os inversores estejam sincronizados com a rede.

6.3.5 – Eliminação da componente *cc* das tensões *ac* de saída do conversor paralelo

Foi considerado na implementação prática, o controle da tensão total do barramento *cc* (V_{cc}). Sendo assim, existe a possibilidade de haver desequilíbrios de tensão em relação ao ponto médio do banco de baterias, em função das próprias características de carga das baterias. Este desequilíbrio pode ser aumentado pela presença de componentes contínuas nas tensões *ca* de saída do conversor paralelo, em função dos diferentes tempos de comutação das chaves de potência dos braços inversores e pela presença de *offset* no gerador da onda triangular do modulador *PWM*.

Nesta fase de desenvolvimento, este problema foi minimizado através da anulação das componentes contínuas das tensões *ac* de saída, através da utilização de controladores *PI* individuais para cada fase do conversor, implementados via *software*. Os sinais de saída dos controladores são adicionados aos respectivos sinais de referência de tensão gerados pelo circuito *PLL*. Este procedimento pode ser verificado no *software* de controle mostrado no *Apêndice D*.

Como observado pela Fig. 6.22, o procedimento adotado amenizou o problema nos ensaios. A tensão V_{cc} é de 570 V e as tensões dos ramos são V_{cc_1} = 283 V e V_{cc_2} = 287 V. Soluções definitivas podem ser obtidas pelo controle individual de tensão e corrente no banco de baterias.

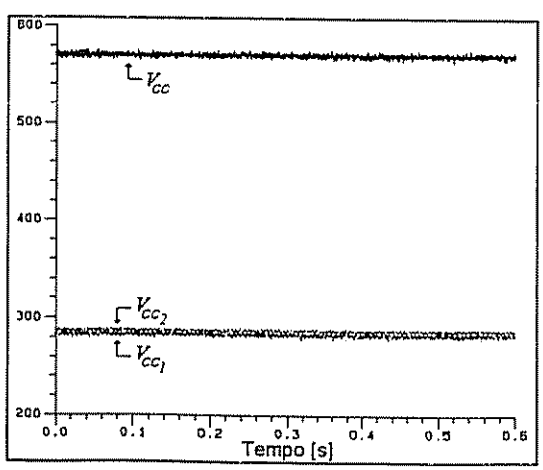


Fig. 6.22 – Tensões nos ramos do barramento *cc*: V_{cc} (total), V_{cc_1} (inferior) e V_{cc_2} (superior).

6.3.6 – Regulação estática do *SEI*

A Tabela 6.2 mostra a regulação estática da tensão de saída da fase *a* do *SEI* para uma tensão eficaz de entrada V_{sa} variando entre ± 15% em relação à tensão nominal eficaz de saída (V_{fa_n}) de 118,5 Volts. As tensões foram medidas para as condições de 15, 50 e 100% da potência aparente nominal (S_n) da carga (S_n = 2,5 kVA).

A maior regulação estática encontrada situa-se próxima aos 0,5%, obtida na condição de carga com potência nominal e tensão eficaz mínima de entrada (V_{sa}) igual a 100 Volts.

Tabela 6.2
REGULAÇÃO ESTÁTICA DO *SEI*

Tensão eficaz de entrada V_{sa} [Volts]	Tensão eficaz de saída V_{fa} [Volts]		
	$0{,}15\,S_n$ (VA)	$0{,}50\,S_n$ (VA)	S_n (VA)
136,00 ($1{,}15\,V_{fa_n}$)	118,50	118,49	118,48
118,50 (V_{fa_n})	118,50	118,49	118,45
100,00 ($0{,}85\,V_{fa_n}$)	118,23	118,13	118,11

6.4 – Conclusões

Os algoritmos de compensação e os controladores do *Sistema 2*, apresentados no capítulo 5, foram implementados e testados através de um protótipo montado em laboratório, considerando duas cargas não lineares diferentes, as quais foram chamadas de *Carga 1* e *Carga 2*.

Os resultados experimentais confirmam os resultados de simulação realizados e mostram que os algoritmos de compensação e as estratégias de controle adotados são adequados para este tipo de aplicação. No entanto, como na maioria dos filtros ativos convencionais, considerou-se na implementação prática, apenas o controle digital da tensão total do barramento *cc*, desconsiderando o controle de corrente para as cargas das baterias, o qual poderá ser investigado na continuidade deste trabalho.

O baixo conteúdo harmônico das correntes de entrada e das tensões de saída, além do comportamento do sistema frente às transições nos modos de operação *Standby-Backup* e *Backup-Standby* do *SEI*, puderam ser verificados, através dos resultados experimentais apresentados, e considerados satisfatórios baseados nos objetivos propostos neste trabalho.

Capítulo 7

Conclusões e Propostas de Continuidade

A utilização de sistemas de energia ininterrupta *Line interactive* trifásicos com compensação ativa série e paralela, apresentados neste trabalho através dos *Sistemas 1* e *2*, tem se mostrado bastante atraentes pois estes agregam características que contribuem significativamente para a elevação da qualidade de energia elétrica.

Do ponto de vista *SEI-Carga* as características mais significativas são:

- *Tensões de saída senoidais, equilibradas e com valores eficazes constantes*;
- *Tensões de saída com baixa taxa de distorção harmônica* ($THD_{v_f} < 5\%$);
- *Tempo de transição imperceptível entre o modo de operação Standby (rede presente) e o Backup (rede ausente) e vice-versa.*

Do ponto de vista *SEP-SEI* as características mais significativas são:

- *Correntes de entrada senoidais e equilibradas;*
- *Correntes de entrada com baixa taxa de distorção harmônica* ($THD_{i_s} < 10\ \%$);
- *Fator de potência muito próximo de um.*

7.1 – Estudos realizados e conclusões

No capítulo 2 foram apresentados alguns termos e definições relacionados com a qualidade de energia elétrica. Também foram apresentados e discutidos qualitativamente duas categorias de *SEI* sendo elas a de dupla e simples conversão de energia. Diversos tipos de *SEI* puderam ser enquadrados nestas duas categorias, onde pôde-se apontar as suas principais vantagens e desvantagens. Para se chegar mais próximo das características ideais de um *SEI*, sob o ponto de vista *SEI-Carga* ou mesmo *SEP-SEI*, foi necessária uma discussão de *SEI* monofásicos e trifásicos que atuam com características de filtros ativos universais, compensando de maneira simultânea tanto as tensões de saída como as correntes de entrada.

No capítulo 3 estudos sobre as principais fontes geradoras de harmônicos e as principais formas de compensação ativa de tensão e corrente por meio do emprego de filtros ativos série, paralelo e híbridos, foram realizados. Também foram citadas algumas normas cujos objetivos principais se concentram na proteção dos sistemas de alimentação com respeito à geração de harmônicos por cargas não lineares.

No capítulo 4 foram apresentados os métodos *p-q*, *p-q-e*, $i_d - i_q$ e *SRF* destinados à compensação ativa de corrente e tensão. Simulações digitais foram realizadas com o objetivo de observar as características de cada método estudado. Em função do desempenho bastante satisfatório sob condições adversas das correntes de carga e das tensões de alimentação, o método *SRF* foi escolhido para ser empregado nos algoritmos de compensação ativa deste trabalho.

No capítulo 5, foram apresentados os algoritmos de compensação ativa de tensão e corrente do *SEI* trifásico *Line interactive*. As características de dois *SEI* chamados de *Sistemas 1* e *2*, os quais são controlados de maneira distinta, foram mostradas. Realizaram-se diversas simulações digitais levando-se em conta a compensação de potência através das constantes k_1 e k_2 inseridas nos algoritmos de compensação ativa propostos. Dois algoritmos considerando a regulação da tensão de saída do *FAS* referente ao *Sistema 1* também foram propostos e validados através de simulações.

Um estudo sobre o fluxo de potência através do *SEI* foi proposto com o intuito de encontrar o nível de potência processada pelos conversores série e paralelo. Neste estudo considerou-se o fator de potência da carga $\cos\varphi_1$, a taxa de distorção harmônica das correntes de saída THD_{i_L}, a variação de amplitude entre as tensões de entrada e saída V_s/V_f e o fator de carga do banco de baterias k_b. Dessa forma, pôde-se colher subsídios para a determinação do nível de potência processada pelos conversores bem como para a realização de uma análise comparativa entre o *SEI Line interactive* implementado e o *SEI* de dupla conversão de energia *On-line* discutido no capítulo 2. Sendo assim, concluiu-se que o custo total do *SEI On-line* é superior ao *SEI Line interactive*. Portanto, apesar da maioria dos fatores analisados entre os dois sistemas serem similares, dependendo da aplicação e das características de projeto idealizados, o *SEI Line interactive* estudado pode ser uma alternativa viável comercialmente.

Ainda no capítulo 5 foi realizada uma análise comparativa entre os *Sistemas 1* e *2*, com o intuito de oferecer subsídios de escolha para a implementação prática de algum deles. Através da análise realizada optou-se pela implementação prática do *Sistema 2*.

No capítulo 6 os algoritmos de compensação do *Sistema 2* foram implementados e testados experimentalmente por meio de um protótipo. Foram considerados dois tipos diferentes de cargas não lineares. Uma delas foi constituída por um retificador trifásico a diodos alimentando uma resistência pura (sistema trifásico a três fios). A segunda foi composta por um retificador monofásico a diodos por fase, alimentando circuitos *RC* paralelos caracterizando-se pela presença da corrente de neutro (sistema trifásico a quatro fios).

O *Apêndice A* mostrou o procedimento de cálculo dos ganhos dos controladores *PI* utilizados nos conversores série e paralelo. No *Apêndice B* foi apresentada a estrutura do sistema *PLL* trifásico adotado neste trabalho. Através da proposição de um modelo foi possível estabelecer os procedimentos de cálculo dos ganhos do controlador *PI*. O sistema *PLL* foi implementado digitalmente via *software* e os resultados experimentais encontrados correspondem exatamente aos obtidos por simulações, validando o modelo proposto.

7.1.1 – Conclusões finais

Com base nas contribuições, relevância, objetivos gerais e específicos apresentados no capítulo 1 deste trabalho de tese constata-se que os mesmos foram atingidos com êxito.

Todos os algoritmos de compensação ativa propostos neste trabalho considerando os *Sistemas 1* e *2* foram verificados através de simulações digitais. Os controladores e o algoritmo de compensação ativa correspondente ao *Sistema 2* foram implementados e testados através de um protótipo montado em laboratório, considerando duas cargas não lineares diferentes as quais foram chamadas de *Carga 1* e *Carga 2*. Com isto, abrangeu-se a aplicação do *SEI Line interactive* trifásico em sistemas a três e a quatro fios.

Os resultados experimentais confirmam os resultados obtidos por simulação e mostram que os algoritmos de compensação e as estratégias de controle adotadas são adequadas para este tipo de aplicação.

7.1.2 – Propostas de continuidade

Alguns assuntos correlatos e relevantes, os quais podem ser investigados em trabalhos futuros, podem ser citados a seguir:

1. Realizar a implementação dos algoritmos de compensação e controle de tensão e corrente do *SEI* por meio de processadores digitais de sinais *DSP's*;
2. Realizar estudos comparativos entre a implementação da topologia inversora *Four-legs* e a *Split-capacitor* implementada neste trabalho. Poderá ser verificado para sistemas trifásicos a quatro fios, o comportamento da circulação da corrente de neutro através do caminho alternativo oferecido pelo ponto central dos capacitores do barramento *cc* ou através de um quarto braço inversor. Para sistemas trifásicos a quatro fios, a estrutura *Four-legs* parece ser uma alternativa mais adequada para a aplicação do *SEI Line-interactive* estudado neste trabalho, pois o quarto braço inversor impediria que a corrente de neutro circulasse pelas baterias, e além disso o controle da tensão e corrente no barramento *cc* são mais simples;
3. Implementar controladores de tensão e corrente individuais para cada ramo do banco de baterias em relação ao ponto médio do barramento *cc*;
4. Estudar a influência da presença do conteúdo harmônico de tensão e corrente nas baterias e a sua relação sobre o tempo de vida útil das mesmas. Com isto, devem ser implementadas técnicas adequadas para o carregamento das baterias.

7.2 – Publicações

Como produto deste trabalho foram publicados artigos nos principais congressos da área de eletrônica de potência nacionais e internacionais como citados abaixo:

1. Industry Applications Society Conference and Annual Meeting – IEEE/IAS'1999 [10];
2. 5th Brazilian Power Electronics Conference – COBEP'1999 [11];
3. Power Electronics Specialist Conference – IEEE/PESC'2000 [72];
4. International Conference and Exhibition on Power Electronics and Motion Control – EPE-PEMC'2000 [73];
5. 4th Industry Applications Conference – IEEE/INDUSCON'2000 [74];
6. Industry Applications Society Conference and Annual Meeting – IEEE/IAS'2001 [75];
7. 6th Brazilian Power Electronics Conference – COBEP'2001 [76].

Novos artigos foram submetidos a periódicos e congressos da área e estão em fase de avaliação e análise.

Bibliografia

[01] D. C. Roger, M. F. Mark and B. Wayne H., "Electrical Power Systems Quality," McGraw-Hill, Inc., 1996.

[02] J. Arrillaga, D. A. Bradley and P. S. Bodger, "Power System Harmonics," John Wiley & Sons, Inc., 1985.

[03] N. Mohan, T. N. Undeland, W. P. Robbins, "Power Electronics – Converters, Applications and Design," John Wiley & Sons, Inc., Second edition, 1995.

[04] G. Joos, Y. Lin, P. D. Ziogas and J. F. Linddsay, "An On-line UPS with Improved Input-Output Characteristics," IEEE/APEC'92, pp. 598-605, 1992.

[05] Y. Lin, G. Joos and J. F. Linddsay, "Performance Analysis of Parallel - Processing UPS Systems," IEEE/APEC'93, pp. 533-539, 1993.

[06] Jou H.-L. and Wu J.-C., "A New Parallel Processing UPS with the Performance of Harmonic Suppression and Reactive Power Compensation," IEEE/PESC'94, pp. 1443-1450, 1994.

[07] R. Cheung, L. Cheng, P. Yu and R. Sotudeh, "New Line-Interactive UPS System with DSP-Based Active Power-Line Conditioning," IEEE/PESC'96, vol. 2, pp. 981-985, 1996.

[08] Jeon S.-J. and Cho G-H., "A Series-Parallel Compensated Uninterruptible Power Supply with Sinusoidal Input Current and Sinusoidal Output Voltage," IEEE/PESC'97, pp. 297-303, 1997.

[09] Kamran, F. and Habetler, T., "A Novel On-Line UPS with Universal Filtering Capabilities," IEEE/PESC'95, pp. 500-506, 1995.

[10] Silva, S. A. O., Donoso-Garcia, P. F. and Cortizo, P. C., "A Three-Phase Series-Parallel Compensated Line-Interactive UPS System with Sinusoidal Input Current and Sinusoidal Output Voltage," IEEE/IAS'99, pp. 826-832, 1999.

[11] Silva, S. A. O., Donoso-Garcia, P. F. and Cortizo, P. C., "A Three-Phase Series-Parallel Compensated Line-Interactive UPS System with Sinusoidal Input Current and Sinusoidal Output Voltage," COBEP'99, pp. 367-373, 1999.

[12] G. Ioannidis, E. Xanthoulis and S. N. Manias, "A Novel Uninterrupitble Power Supply System with Sinusoidal Input-Output Characteristics and Simplified Control Circuit," EPE'95, pp. 2.351-2.356, 1995.

[13] R. Cáceres, N. Vásquez, C. Aguiar, J. Alvarez, I. Barbi and J. Arau, "A High Performance Uninterruptible Power Supply System with Power Factor Correction," IEEE/PESC'97, pp. 304-309, 1997.

[14] Filho, R. M. S., "Estudo e Implementação de um Inversor Senoidal com Elo CA de Alta Freqüência Aplicado a Sistemas de Energia Ininterrupta," Dissertação de Mestrado, CPDEE-UFMG, 1.998, Belo Horizonte, Brasil.

[15] Platts, J., St. Aubyn, J., "Uninterruptible Power Supplies," IEE Power Series 14, 1992.

[16] IEEE Std. P519A/D5-1996, "IEEE Guide for Applying Harmonic Limits on Power Systems," 1996.

[17] Thomas S. Key and Jih-Sheng Lai "Comparation of Stands and Power Supply Design Options for Limiting Harmonics Distortion in Power Systems," IEEE Transactions on Industry Applications, vol. 29, no. 4, July/August 1993.

[18] IEEE Std. 519-1992, "IEEE Recommended Practices and Requirements for Harmonic Control in Electric Power Systems," June 1992.

[19] Líbano, F. B., "Acondicionadores de Línea Basado en la Utilización de Filtros Activos Híbridos de Potencia," Tesis Doctoral, Universidad Politécnica de Madrid, 1997.

[20] IEC-CEI 1000-3-2 International Std, "Electromagnetic Compatibility (EMC) - Part 3: Limits – Section 2: Limits for Harmonic Current Emissions, March 1995.

[21] Akagi H., Kanagawa Y. and Nabae A., "Generalized Theory of the Instantaneous Reactive Power in the Three-Phase Circuits". JIEE IPEC-Tokyo pp.1375, 1983.

[22] Akagi H., Kanagawa Y. and Nabae A., "Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components". IEEE Trans. Ind. Appl. Vol. IA-20 No 3, pp. 625, 1984.

[23] Marques G. D., "A Comparison of Active Power Filter Control Methods in Unbalanced and Non-Sinusoidal Conditions", IEEE/IECON, pp. 444-449, 1998.

[24] Akagi H., Nabae A. and Atoh S., "Control Strategy of Active Power Filters Using Multiple Voltage-Source PWM Converters," IEEE Transactions on Industry Applications, vol. IA-22, no. 3, May/June 1996.

[25] Peng F. Z., Akagi H. and Nabae A., "A Study of Active Power Filters Using Quad-Series Voltage-Source PWM Converters for Harmonic Compensation," IEEE Transactions on Power Electronics, vol. 5, no. 1, January 1990.

[26] Akagi H., Tsukamoto Y. and Nabae A., "Analysis and Design of an Active Power Filter Using Quad-Series Voltage Source PWM Converters," IEEE Transactions on Industry Applications, vol. 26, no. 1, January/February 1990.

[27] Soares V., Verdelho P., Marques G. D., Active Power Filter Control Circuit Based on the Instantaneous Active and reactive Current *id-iq* Method", IEEE/PESC, pp. 1096-1101, 1997.

[28] Haddad K., Thomas T., Joós G. and Jaafari A., "Dynamic Performance of Three Phase Four Wire Active Filters," IEEE/APEC'97, pp. 206-212, 1997.

[29] Thomas T., Haddad K., Joós G. and Jaafari A., "Performance Evaluation of Three Phase Three and Four Wire Active Filters," IEEE/IAS'96, pp. 1016-1023, 1996.

[30] Thomas T., Haddad K., Joós G. and Jaafari A., "Design and Performance of Active Power Filters," IEEE Industry Applications Magazine, September/October, pp. 38-46, 1998.

[31] Aredes A., Heumann, Watanabe E. H. and Häfner J., "A Three-phase Four-Wire Shunt Active Filter Using Six IGBT's," EPE'95, vol. 1, pp. 1874-1879, 1995.

[32] Barbosa P. G., Misaka I. and Watanabe E. H., "Advanced Var Compensators Using PWM - Voltage Source Inverters,"COBEP'93, pp. 173-178, 1993.

[33] Barbosa P. G., Santisteban J. A. and Watanabe E. H., "Proposta de um Filtro Ativo Shunt-Série para Retificadores Trifásicos," XI CBA,vol.1, pp. 383-388, 1996.

[34] Joos G., Morán L. A. and Ziogas P., "Performance Analysis of a PWM Inverter VAR Compensator," IEEE Transactions on Power Electronics, vol. 6, no. 3, July 1991.

[35] Morán L. A., Dixon J. W. and Wallace R. R., "A Three-phase Active Power Filter Operating with Fixed Switching Frequency for Reactive Power and Current Harmonic Compensation," IEEE Transactions on Industrial Electronics, vol. 42, no. 4, August 1995.

[36] S. Bhattacharya, T. M. Frank, D. M. Divan and B. Banerjee, "Parallel Active Filter System Implementation and Design Issues for Utility Interface of Adjustable Speed Drive Systems," IEEE/IAS'96, pp. 1032-1039, 1996.

[37] S. Bhattacharya, T. M. Frank, D. M. Divan and B. B. Banerjee, "Active Filter System Implementation," IEEE Industry Applications Magazine, September/October, pp. 47-63, 1998.

[38] Peng F. Z., "Application Issues of Active Power Filters," IEEE Industry Applications Magazine, September/October, pp. 21-30, 1998.

[39] Lima A. G. G. and Greenhalgh A. B., "Active Filters and the Zero Sequence Component," COBEP'93, vol. 1, pp. 210-224, 1993.

[40] Dixon J. W., García J. J. and Morán L. A., "Control System for Three-Phase Active Power Filter which Simultaneously Compensates Power Factor and Unbalanced Loads," IEEE Transactions on Industrial Electronics, vol. 42, no. 6, December 1995.

[41] Enjeti P. N., Shireen W., Packebush P. and Pitel I. J., "Analysis and Design of a New Active Power Filter to Cancel Neutral Current Harmonics in Three-Phase Four-Wire Electric Distribution Systems," IEEE Transactions on Industry Applications, vol. 30, no. 6, November/December 1994.

[42] Nava-Segura A. and Carmona-Hernández M., "A Detailed Instantaneous Harmonic and Reactive Compensation Analysis of Three-Phase AC/DC Converters, in *abc* and $\alpha\beta$ Coordinates," IEEE/IECON'98, pp. 825-830, 1998.

[43] Peng F. Z., Ott. G. W. and Adams D. J., "Harmonic and Reactive Power Compensation Based on the Generalized Instantaneous Reactive Power Theory for 3-Phase 4-Wire Systems" IEEE/PESC'97, pp. 1089-1095, 1997.

[44] Aredes, M., "Active Power Line Conditioners", Dr-Ing. Thesis, Technische Universität Berlin, 1996.

[45] S. Bhattacharya, D. M. Divan and B. B. Banerjee, "Synchronous Frame Harmonic Isolator Using Active Series Filter", EPE'91, vol. 3, pp. 30-35, 1991.

[46] S. Bhattacharya and D. M. Divan, "Synchronous Frame Based Controller Implementation for a Hybrid Series Active Filter System," IEEE/IAS'95, pp. 2531-2540, 1995.

[47] S. Bhattacharya and D. M. Divan, "Design and Implementation of a Hybrid Series Active Filter System," IEEE/PESC'95, vol. 1, pp. 189-195, 1995.

[48] S. Bhattacharya, D. M. Divan and B. B. Banerjee, "Control and Reduction of Terminal Voltage Total Harmonics Distortion (THD) in a Hybrid Series Active and Parallel Passive Filter System". IEEE/PESC'93, pp. 779-786, 1993.

[49] H. Fujita and H. Akagi, "Design Strategy for the Combined System of Shunt Passive and Series Active Filters". IEEE/PESC'91, pp. 898-903, 1991.

[50] Peng F. Z., Akagi H. and Nabae A., "A New Approach to Harmonic Compensation in Power Systems - A Combined Systems of Shunt Passive and Series Active Filters," IEEE Transactions on Industry Applications, vol. 26, no. 6, November/December 1990.

[51] Akagi H., H. Fujita and Nabae A., "A Combined System of Shunt Passive and Series Active Filters - An Alternative to Shunt Active Filters," EPE'91, vol. 3. pp. 12-17, 1991.

[52] Fujita H. and Akagi H., "A Practical Approach to Harmonic Compensation in Power Systems - Series Connection of Passive and Active Filters," IEEE Transactions on Industry Applications, vol. 27, no. 6, November/December 1991

[53] Peng F. Z., Akagi H. and Nabae A., "Compensation Characteristics of a Combined Systems of Shunt Passive and Series Active Filters," IEEE Transactions on Industry Applications, vol. 29, no. 1, January/February 1993.

[54] S. Bhattacharya, Chang P-T and D. M. Divan, "Hybrid Solutions for Improving Passive Filter Performance in High Power Applications", IEEE Transactions on Industry Applications, vol. 33, no. 3, May/June 1997.

[55] Akagi H., "Trends in Active Power Line Conditioners," IEEE Transactions on Power Electronics, vol. 9, no. 3, May 1994.

[56] Akagi H., "New Trends in Active Filters," EPE'95, pp. 17-26, 1995.

[57] Dixon J. W., Venegas G. and Morán L. A., "A Series Active Power Filter Based on a Sinusoidal Current-Controlled Voltage-Source Inverter," IEEE Transactions on Industrial Electronics, vol. 44, no. 5, October 1997.

[58] Morán L. A., Werlinger P., Dixon J. W. and Wallace R., "A Series Active Power Filter which Compensates Current Harmonics and Voltage Unbalance Simultaneously," IEEE/PESC'95, pp. 222-227, 1995.

[59] Fugita, H. and Akagi, H., "The Unified Power Quality Conditioner: The Integration of Series Active Filters and Shunt Active Filters", IEEE/PESC'96, pp. 494-501, 1996.

[60] L. Gyugyi, "Unified Power-Flow Control Concept for Flexible AC Transmission Systems," IEE proceedings, vol. 139, pt. C, no. 4, pp. 323-331, 1992.

[61] Kamran, F. and Habetler, T., "Combined Deadbeat Control of a Series-Parallel Converter Combination Used as a Universal Power Filter," IEEE/PESC'95, pp. 196-201, 1995.

[62] Bhavaraju V. B. and Enjeti P. N., "An Active Line Conditioner to Balance Voltages in a Three-Phase System," IEEE Transactions on Industry Applications, vol. 32, no. 2, March/April 1996.

[63] Elgerd O. I., "Introdução à Teoria de Sistemas de Energia Elétrica," McGrawhill do Brasil, 1976.

[64] Watanabe E. H. e Stephan R., "Potência Ativa e Reativa Instantâneas em Sistemas Elétricos com Fontes e Cargas Genéricas," Revista *SBA* Controle e Automação, pp. 253-263, 1989.

[65] Watanabe E. H. e Aredes M. "Teoria de Potência Ativa e Reativa Instantâneas e Aplicações," *XII CBA*, mini-curso, pp. 83-122, 1998.

[66] Fortescue, C. L., "Method of Symmetrical Co-ordinates Applied to the Solution of Polyphase Networks," *AIEE* Trans., vol. 37, June, pp. 1027-1140, 1918.

[67] E. Clarke, "Circuit and Analysis of A-C Power Systems," Vol. I- Symmetrical and Related Components, New York, John Wiley & Sons, Inc., 1943.

[68] Sebastián J., Villegas P. J. e Hernando M. M., "Correción del Factor de Potência en Sistemas de Alimentación Monofásicos," COBEP'97, pp. 14-28, 1997.

[69] Rosseto L., Tenti P. and Zuccato A., "Electromagnetic Compatibility of Industrial Equipment," COBEP'97, pp. 3-13, 1997.

[70] Barbi, I., "Projetos de Fontes Chaveadas", Universidade Federal de Santa Catarina, INEP, 1990.

[71] IEEE Std. 446-1995, "IEEE Recommended Practices for Emergency and Standby Power Systems for Industrial and Commercial Applications", December, 1995.

[72] Silva, S. A. O., Donoso-Garcia, P. F. and Cortizo, P. C., "A Comparative Analysis of Control Algorithms for Three-Phase Line-Interactive UPS System with Series-Parallel Active Power-Line Conditioning Using SRF Method," IEEE/PESC'00, cd-rom, 2000.

[73] Silva, S. A. O., Donoso-Garcia, P. F. Cortizo, P. C. and Seixas P. F., "Three-Phase Line-Interactive UPS Systems with Series-Parallel Active Power-Line Conditioning for High Power Quality," EPE-PEMC'2000, vol. 3, pp. 130-135, 2000.

[74] Silva, S. A. O., Donoso-Garcia, P. F. Cortizo, P. C. and Seixas P. F., "Synchronous Frame Based Controllers Analysis for Three-Phase Line-Interactive UPS Systems with Series-Parallel Active Power-Line Conditioning," IEEE/4th Industry Application Conference, pp. 366-371, 2000.

[75] Silva, S. A. O., Donoso-Garcia, P. F. Cortizo, P. C. and Seixas P. F., "A Three-Phase Line-Interactive UPS System Implementation with Series-Parallel Active Power-Line Conditioning Capabilities ," IEEE/IAS'2001, cd-rom, 2001.

[76] Silva, S. A. O., Donoso-Garcia, P. F. Cortizo, P. C. and Seixas P. F., "A Series-Parallel Compensated Line-Interactive UPS System Implementation with Active Power-Line Conditioning," COBEP'2001, cd-rom, 2001.

[77] Fukuda S. and Endoh T., "Control Method for a Combined Active Filter System Employing a Current Source Converter and a High Pass Filter," IEEE Transactions on Industry Applications, vol. 31, no. 3, May/June 1995.

[78] Hayashi Y., Sato N. and Takahashi K., "A Novel Control of a Current-Source Active Filter for ac Power System Harmonic Compensation," IEEE Transactions on Industry Applications, vol. 27, no. 2, March/April 1995.

[79] Quinn C. A. and Mohan N., "Active Filtering of Harmonic Currents in Three-Phase, Four-Wire Systems with Three-Phase and Single-Phase Non-Linear Loads," IEEE/APEC'92, pp. 829-836, 1992.

[80] Quinn C. A., Mohan N. and Mehta H., "A Four-Wire, Current-Controlled Converter Provides Harmonic Neutralization in Three-Phase, Four-Wire Systems," IEEE/APEC'93, pp. 841-846, 1993.

[81] Gruzs T. M., "A Survey of Neutral Currents in Three-Phase Computer Power Systems," IEEE Transactions on Industry Applications, vol. 26, no. 4, July/August 1990.

[82] Ryan M. J., Brumsickle W. E. and Lorenz R., "Control Topology Options for Single-Phase UPS Inverters," IEEE Transactions on Industry Applications, vol. 33, no. 2, pp. 493-501, March/April 1997.

[83] Kaura, V. and Blasko V. "Operation of a Phase Locked Loop System under Distorted Utility Conditions," IEEE Transactions on Industry Applications, vol. 33, no. 1, pp. 58-63, Jan./Feb., 1997.

[84] Leonard W., "Control of Electrical Drives," Springer – Verlag Berlin Heidelberg New York Tokyo, 1985.

[85] CyberResearch, Inc. PC30 Series – User's Manual/EDR Software/Developers Kit and Manual, Fifth edition, march 31, USA, 1996.

[86] CyberResearch, Inc. PC30F & PC30G Series – User's Manual, Fifth edition, march 31, USA, 1996.

[87] ICP DAS - A-626/628 – User's Manual.

[88] Dong Ho Electric CO., LTD., Newmax – Sealed Rechargeable Battery (Manual Técnico – Série 6V e 12V).

[89] Micrometals – Iron Power Cores, "Power Converters & Line Filter Applications," Issue I, February, 1998.

Apêndice A

Projeto dos Ganhos dos Controladores PI

A – Características de projeto do controlador *PI*

O controlador *PI* foi escolhido para ser utilizado no projeto dos controladores de corrente e tensão dos filtros ativos série e paralelo apresentados no capítulo 5, em função de sua fácil implementação, bem como pela obtenção de erros muito pequenos em regime permanente, conseguidos pela presença do integrador. Em altas freqüências, as características do sistema são melhoradas pela presença do ganho proporcional, pelo fato deste elevar a curva de ganho e consequentemente aumentar a freqüência de cruzamento ω_c, aumentando-se, consequentemente, a banda passante do sistema.

A função de transferência do controlador *PI* é mostrada pela equação (*a.1*), onde observa-se a presença de um zero em $\omega_{zc} = -k_i/k_p$ e um pólo na origem $\omega_{pc} = 0$.

$$G_c(s) = k_p + \frac{k_i}{s} = \frac{k_i + k_p s}{s} \qquad (a.1)$$

A função principal do controlador *PI* também está voltada para elevar os ganhos em malha aberta do sistema em baixas freqüências, o que implica a diminuição do erro estático. Portanto, com a introdução de um pólo na origem o ganho em baixas freqüências tende a tornar-se bastante elevado.

Os parâmetros adotados para o projeto do controlador *PI* são:

a) margem de fase do sistema compensado (ϕ_d);

b) freqüência de cruzamento do sistema compensado (ω_c).

A margem de fase está relacionada com a estabilidade, bem como com o amortecimento do sistema. Quanto menor a margem de fase menos amortecido será o sistema e este apresentará *overshoot* e oscilações. Geralmente em sistemas chaveados, procura-se manter a margem de fase entre 45° e 90° [70].

Já a freqüência de cruzamento ω_c está relacionada como o tempo de resposta do sistema, ou seja, quanto maior ω_c, menor será o tempo de resposta. Por outro lado, freqüências de corte muito elevadas, ao se aproximarem da freqüência de chaveamento ω_s, não permitem que o sistema possa ser tratado como um sistema contínuo. Além disso, os *ripples* de alta freqüência introduzidos pelo chaveamento nas variáveis controladas interferem no controle.

A.1 – Determinação dos ganhos k_p e k_i

Tendo como dados de projeto os parâmetros ϕ_d e ω_c, e considerando a função de transferência do sistema $G(s) = G_m(s).G_p(s)$, onde $G_m(s)$ e $G_p(s)$ são as funções de transferências do modulador e da planta, respectivamente, pode-se escrever o módulo e a fase de $G(s)$ na freqüência de cruzamento desejada, como sendo:

$$M_{g_{db}} = |G(s)|_{\omega=\omega_c} \qquad (a.2)$$

$$\phi_g = \angle G(s)|_{\omega=\omega_c} \qquad (a.3)$$

Definindo o módulo do controlador *PI* $G_c(s)$ como M_c e conhecendo M_g através de (*a.2*), tem-se que o módulo de $G_c(s)$ para a freqüência de cruzamento escolhida será:

$$|G_c(s)|_{\omega=\omega_c} = M_c = -M_g = \frac{\sqrt{(k_p.\omega_c)^2 + k_i^2}}{\omega_c} \qquad (a.4)$$

Reescrevendo (*a.4*) tem-se:

$$k_p = \frac{\sqrt{M_c^2.\omega_c^2 - k_i^2}}{\omega_c} \qquad (a.5)$$

Sabendo-se que a fase do controlador *PI* na freqüência de cruzamento é dada por (*a.6*) e através de (*a.1*) e (*a.5*), os ganhos k_i e k_p podem ser escritos por (*a.7*) e (*a.8*), respectivamente.

$$\phi_c = \angle G_c(s)|_{\omega=\omega_c} \qquad (a.6)$$

$$k_i = -k_p.\omega_c.\tan\phi_c \qquad (a.7)$$

$$k_p = M_c.\tan\phi_c \qquad (a.8)$$

A fase ϕ_c, a qual o controlador *PI* deve possuir na freqüência de cruzamento desejada ω_c, de modo que a sistema tenha a margem de fase desejada ϕ_d é dada por:

$$\phi_c = \phi_d - (\phi_g + 180^o) \qquad (a.9)$$

Desse modo, através de (*a.2*), (*a.3*), (*a.7*), (*a.8*) e (*a.9*) é possível determinar os ganhos k_i e k_p do controlador, de maneira que a função de transferência do sistema compensado em malha aberta $G_c(s).G(s)$ possua a margem de fase ϕ_d e a freqüência de cruzamento ω_c especificadas no projeto.

Como indicativo para o projeto, escolheu-se uma freqüência de cruzamento entre um quarto e um décimo da freqüência de chaveamento e uma margem de fase entre 30° e 60°.

Apêndice B

Sistema PLL (Phase Locked Loop) Trifásico

B – Circuito *PLL* Trifásico

A estrutura *PLL* implementada neste trabalho foi utilizada em [44] e está mostrada na Fig. B1. O objetivo do estudo desta estrutura *PLL* está voltado para a obtenção de um modelo que permita o projeto do controlador *PI*. Neste trabalho, a estrutura *PLL* é implementada via *software*.

As grandezas de entrada do *PLL* são as tensões de fase amostradas da rede elétrica v_{sa}, v_{sb} e v_{sc}. O princípio de operação do *PLL* é o de anular a componente *cc* p'_{cc} da potência instantânea trifásica de entrada p' mostrada na Fig. B1. O controle do *PLL* deve ter uma dinâmica que ajuste a saída do controlador *PI* a uma freqüência angular de referência ω^* idêntica à freqüência angular da rede elétrica ω. Integrando ω^*, obtém-se o ângulo de referência θ^* ($\theta^* = \omega^* . t$). Portanto, o ângulo θ^* é usado no cálculo das grandezas de realimentação do sistema i'_{sa} e i'_{sc}, que devem ser ortogonais às respectivas tensões fase neutro v_{sa} e v_{sc}, de tal forma que a componente *cc* de p' seja anulada.

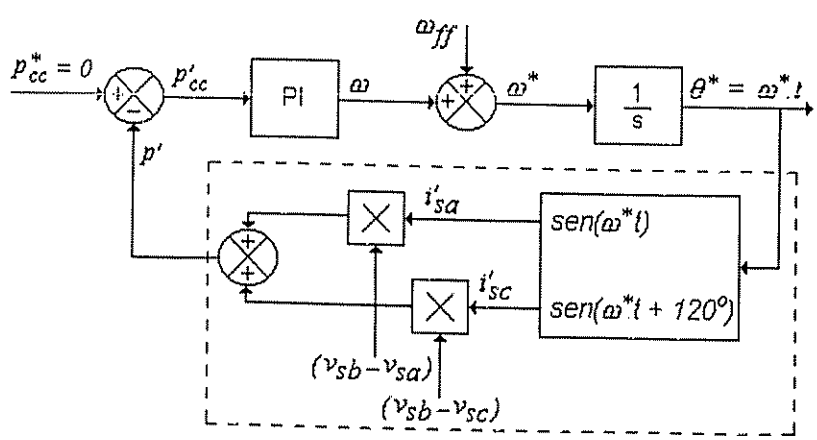


Fig. B1 – Diagrama do circuito *PLL* trifásico.

B.1 – Modelo do sistema *PLL* trifásico

A potência instantânea de entrada do *SEI* é dada por:

$$p = v_{sa}i_{sa} + v_{sb}i_{sb} + v_{sc}i_{sc} = p_{cc} + p_{ca}. \qquad (b.1)$$

Assumindo que a soma das correntes de entrada i_{sa}, i_{sb} e i_{sc} é igual a zero, a equação (*b.1*) pode ser escrita por:

$$p = (v_{sa} - v_{sb})i_{sa} + (v_{sc} - v_{sb})i_{sc} = V_{ab}i_{sa} + V_{cb}i_{sc} \qquad (b.2)$$

Onde V_{ab} e V_{cb} são as tensões de linha de entrada ou seja:

$$\left.\begin{aligned} V_{ab} &= \sqrt{3}V_m \operatorname{sen}(\theta + 30^o) \\ V_{cb} &= \sqrt{3}V_m \operatorname{sen}(\theta + 90^o) \end{aligned}\right\} \qquad (b.3)$$

Considerando o esquema da Fig. B1, a potência instantânea p' é dada por (*b.4*), onde as grandezas V'_{ab}, V'_{cb}, i'_{sa} e i'_{sc} são definidas por (*b.5*).

$$p' = V'_{ab}i'_{sa} + V'_{cb}i'_{sc} \qquad (b.4)$$

$$\left.\begin{aligned} V'_{ab} &= k_1 \operatorname{sen}(\theta + 30^o) \\ V'_{cb} &= k_1 \operatorname{sen}(\theta + 90^o) \\ i'_{sa} &= k_2 \operatorname{sen}(\theta^*) \\ i'_{sc} &= k_2 \operatorname{sen}(\theta^* + 120^o) \end{aligned}\right\} \qquad (b.5)$$

Para anular a componente *cc* de p', o *PLL* ajustará a saída do elemento de integração como:

$$\theta^* = \theta' + 90^o \qquad (b.6)$$

O erro entre o ângulo θ da rede e o ângulo θ' do *PLL* é dado por (*b.7*). Desse modo, substituindo as equações (*b.5*), (*b.6*) e (*b.7*) em (*b.4*), encontra-se a nova potência p' apresentada pela equação (*b.8*). Como a constante k varia em função das variações das amplitudes das correntes e tensões de entrada, é assumido, no modelo do *PLL*, que a mesma será igual a um.

$$\Delta\theta = \theta - \theta' \qquad (b.7)$$

$$p' = k.\operatorname{sen}(\Delta\theta) \qquad (b.8)$$

A partir da equação (*b.8*), o modelo simplificado do sistema *PLL* poder ser mostrado através da Fig. B2, onde para pequenos valores de $\Delta\theta$, o termo $\operatorname{sen}(\Delta\theta)$ comporta-se linearmente, isto é $\operatorname{sen}(\Delta\theta) \approx \Delta\theta$ [83].

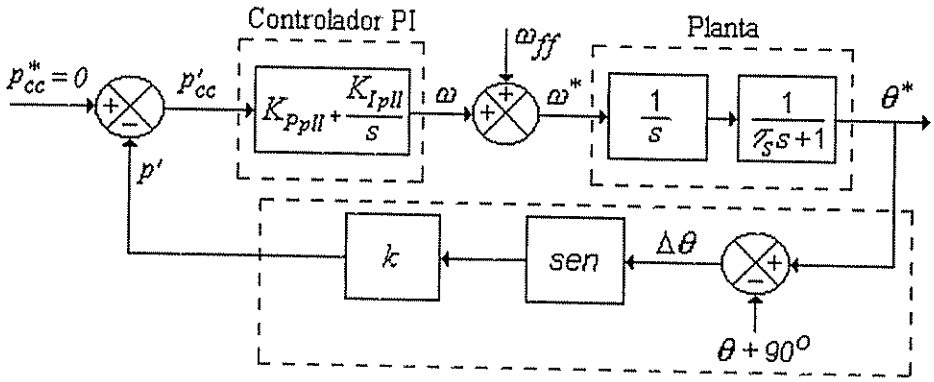


Fig. B2 – Modelo de controle do sistema *PLL* trifásico.

A função de transferência de malha aberta $G_{oL}(s)$ considerando um tempo de atraso no caminho direto do modelo do *PLL* em função do tempo de amostragem T_s, é dada por (*b.9*).

$$G_{oL}(s)=\left(\frac{sK_{Ppll}+K_{Ipll}}{s}\right)\left(\frac{1}{s}\right)\left(\frac{1}{s\tau_s+1}\right)=\frac{sK_{Ppll}+K_{Ipll}}{s^3\tau_s+s^2} \qquad (b.9)$$

Na função de transferência do tipo da equação (*b.9*) a qual possui uma dupla integração, é adotado um procedimento de projeto utilizando o método "*symmetrical optimum*", para a determinação dos ganhos do controlador *PI*. Este método consiste na escolha da freqüência de cruzamento ω_c no meio geométrico das duas freqüências de corte de $G_{oL}(s)$, de forma que as curvas de magnitude e fase de $G_{oL}(s)$ devam ser simétricas com respeito a ω_c. Assim, o objetivo é obter a máxima margem de fase o qual irá resultar em um amortecimento ótimo do sistema [84].

Dessa forma, usando o método "*symmetrical optimum*" e através da expressão (*b.9*), as equações (*b.10*), (*b.11*) são encontradas, onde δ é um fator de normalização. Assim, por meio de (*b.9*), (*b.10*) e (*b.11*) o ganho proporcional do controlador *PI*, K_{Ppll}, é dado por (*b.12*).

$$\left.\frac{1}{\delta}\omega_c=\frac{K_{Ipll}}{K_{Ppll}},\quad \delta\omega_c=\frac{1}{\tau_s},\quad \tau_s=\frac{T_s}{2\pi}\right\} \qquad (b.10)$$

$$\left.\begin{aligned}&|G_{oL}(j\omega_c)|=1\\ &G_{oL}(j\omega_c)_{dB}=20\log|G_{oL}(j\omega_c)|_{s=j\omega_c}=0\end{aligned}\right\} \qquad (b.11)$$

$$K_{Ppll}=\frac{\omega_c}{k} \qquad (b.12)$$

A função de transferência de malha fechada $G_{cL}(s)$ é obtida por (*b.13*) e seus pólos são encontrados através de (*b.14*). Portanto, a relação entre o fator de amortecimento ς e o fator de normalização δ é dado por (*b.15*).

$$G_{cL}(s) = \frac{\omega_c^2 \delta (s + \omega_c / \delta)}{(s + \omega_c)(s^2 + \omega_c(\delta - 1)s + \omega_c^2)} \tag{b.13}$$

$$\left. s_1 = -\omega_c, \quad s_{2,3} = \omega_c \left[-\left(\frac{\delta - 1}{2}\right) \pm j\sqrt{1 - \left(\frac{\delta - 1}{2}\right)^2} \right] \right\} \tag{b.14}$$

$$\delta = 2\varsigma + 1 \tag{b.15}$$

Consequentemente, pela escolha adequada do fator de amortecimento ς e através das equações (*b.10*), (*b.12*) e (*b.15*), é possível selecionar os ganhos apropriados do controlador *PI*.

Na Tabela B1 são mostrados os parâmetros e os ganhos do controlador *PI* usados nas simulações e nos ensaios experimentais. Nas Figs. B3, B4 e B5 são apresentados os resultados experimentais e de simulação do modelo do sistema *PLL* trifásico mostrado na Fig. B2. As Figs. B3 e B4 mostram a potência instantânea p' e a freqüência do *PLL* ω^*, respectivamente. Na Fig. B5 a tensão distorcida de entrada v_{sa}, juntamente como o sinal de tensão do *PLL* v_{pll} são apresentados.

Tabela B1

PARÂMETROS E GANHOS DO CONTROLADOR *PI*

Fator δ	35
Tempo de Amostragem (T_s)	200μs
Freqüência de Cruzamento (ω_c)	898 *rad/s*
Ganho Proporcional (K_{Ppll})	898 $\frac{rad}{W.s}$
Ganho Integral (K_{Ipll})	23021 $\frac{rad}{W.s^2}$

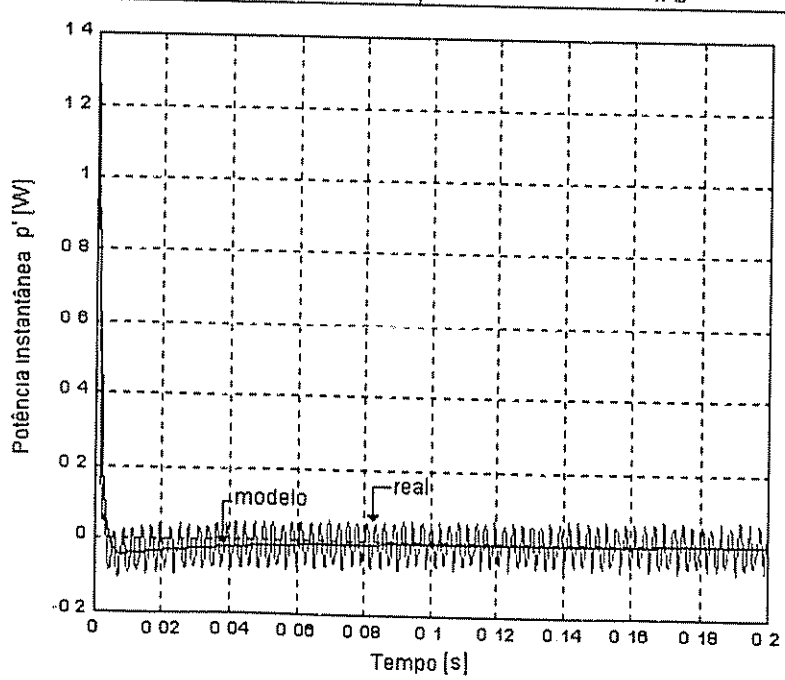


Fig. B.3 – Potência instantânea p'.

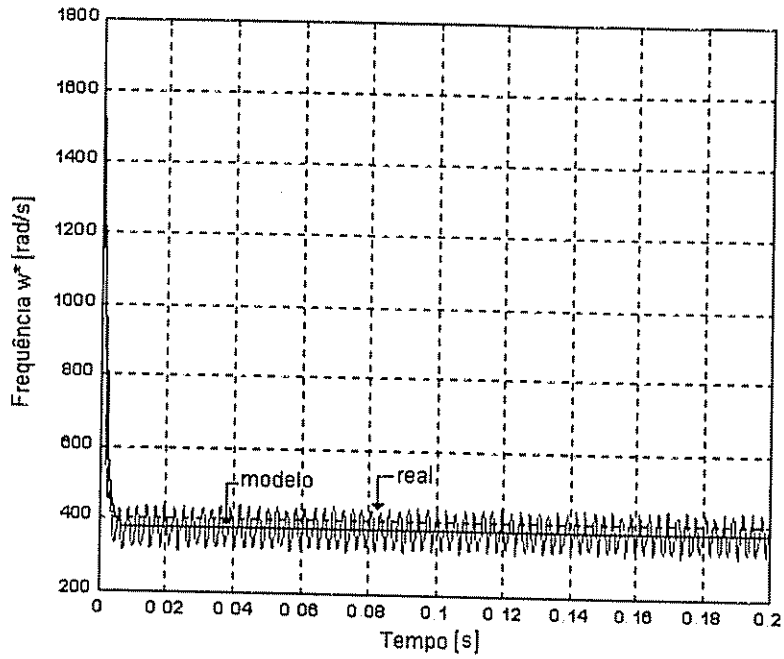


Fig. B.4 – Freqüência angular do *PLL* ω^*.

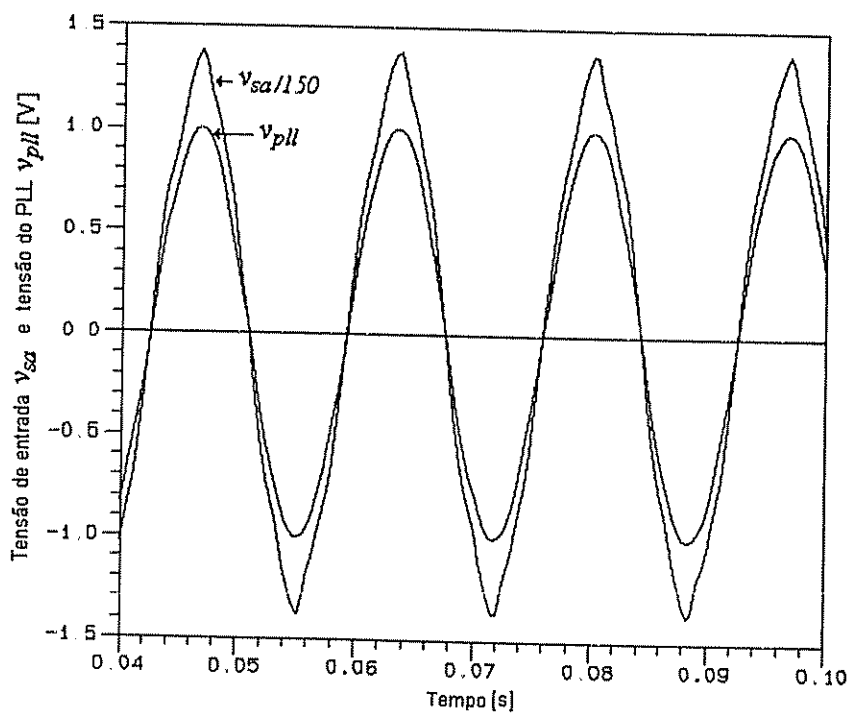


Fig. B.5 – Tensão amostrada de entrada da fase *a* v_{sa} e tensão do *PLL* v_{pll}.

Apêndice C

Circuitos de Controle do SEI

Na Fig. C1, estão mostrados os circuitos de controle de tensão e corrente do filtro ativo paralelo (*FAP*) trifásico implementado no *Sistema 2*. No esquema apresentado ainda estão inseridos o circuito gerador de onda triangular e o modulador *PWM*.

O circuito de controle de corrente juntamente com o modulador *PWM* do filtro ativo série (*FAS*) trifásico está mostrado na Fig. C2.

A Fig. C3 mostra os circuitos de interface entre a placa analógica e o microcomputador. Também estão inseridos neste esquema a interface do microcomputador com os *drives* de comando dos conversores *PWM* série e paralelo.

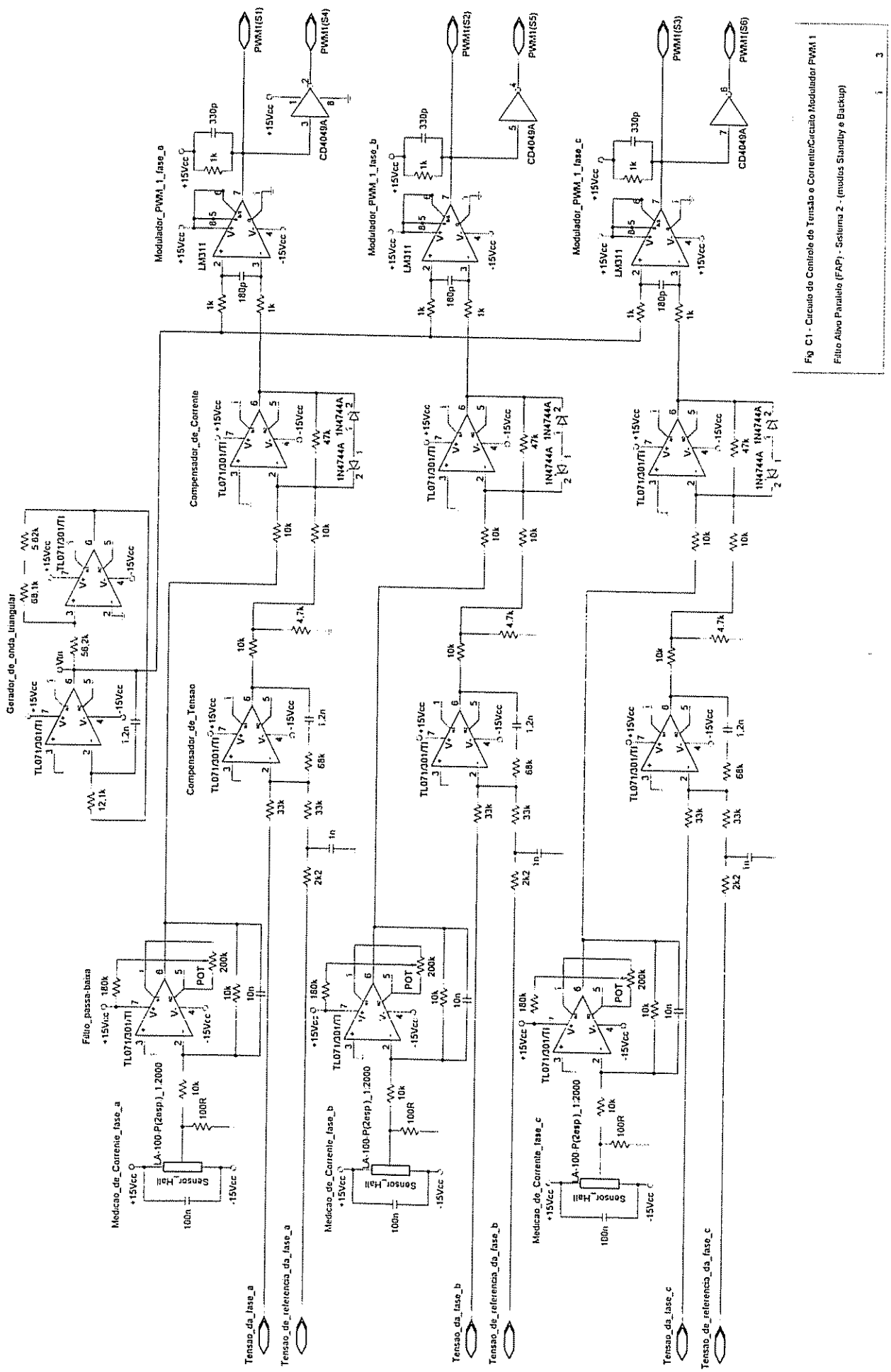


Fig C1 - Circuito de Controle de Tensão e Corrente/Circuito Modulador PWM 1
Filtro Ativo Paralelo (FAP) - Sistema 2 - (modos Standby e Backup)
Modulador_PWM_1_fase_a
Modulador_PWM_1_fase_b
Modulador_PWM_1_fase_c
Compensador_de_Corrente
Compensador_de_Tensao
Gerador_de_onda_triangular
Filtro_passa-baixa
Medicao_de_Corrente_fase_a
Medicao_de_Corrente_fase_b
Medicao_de_Corrente_fase_c
Tensao_da_fase_a
Tensao_de_referencia_da_fase_a
Tensao_da_fase_b
Tensao_de_referencia_da_fase_b
Tensao_da_fase_c
Tensao_de_referencia_da_fase_c
PWM1(S1)
PWM1(S4)
PWM1(S2)
PWM1(S5)
PWM1(S3)
PWM1(S6)
CD4049A
LM311
TL071/301/TI
1N4744A
Sensor_Hall
LA-100-P(2esp)_1:2000
POT

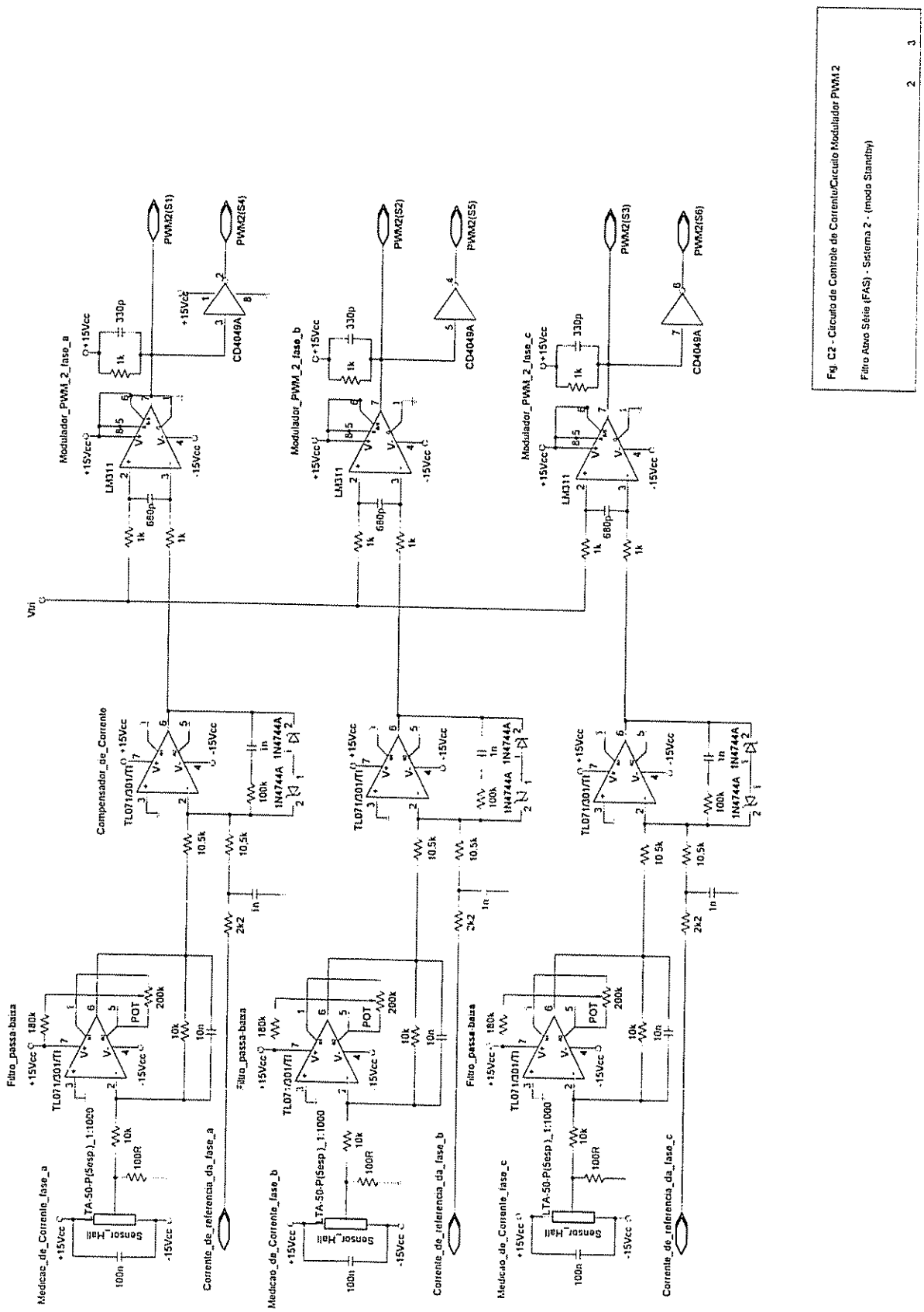


Fig. C2 - Circuito de Controle da Corrente/Circuito Modulador PWM 2

Filtro Ativo Série (FAS) - Sistema 2 - (modo Standby)

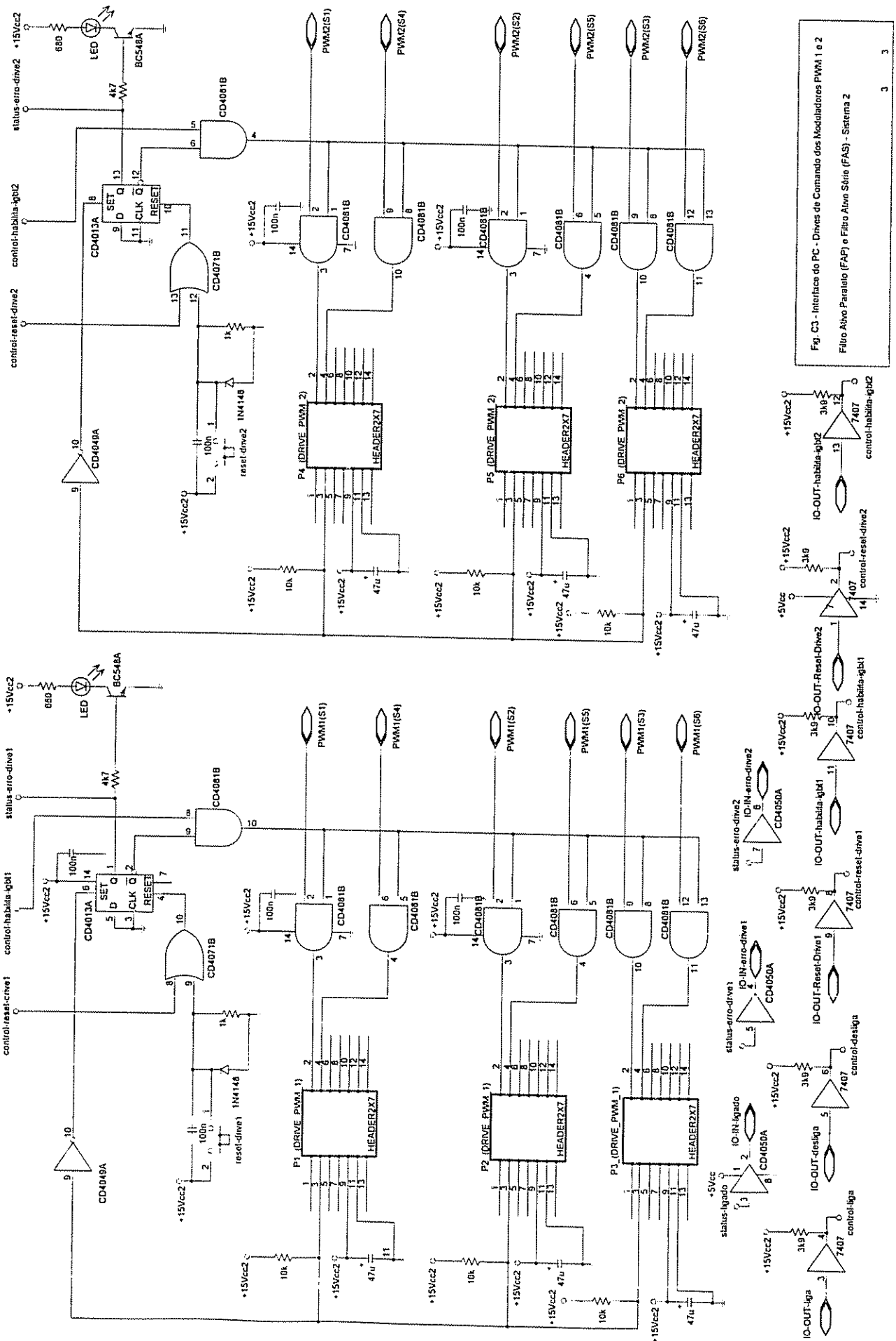


Fig. C3 - Interface do PC - Drives de Comando dos Moduladores PWM 1 e 2
Filtro Ativo Paralelo (FAP) e Filtro Ativo Série (FAS) - Sistema 2
status-erro-drive1
control-habilita-igbt1
control-reset-drive1
status-erro-drive2
control-habilita-igbt2
control-reset-drive2
status-ligado
control-liga
control-desliga
CD4081B
CD4071B
CD4013A
CD4049A
CD4050A
7407
HEADER2X7
P1 (DRIVE_PWM_1)
P2 (DRIVE_PWM_1)
P3 (DRIVE_PWM_1)
P4 (DRIVE_PWM_2)
P5 (DRIVE_PWM_2)
P6 (DRIVE_PWM_2)
PWM1(S1)
PWM1(S4)
PWM1(S2)
PWM1(S5)
PWM1(S3)
PWM1(S6)
PWM2(S1)
PWM2(S4)
PWM2(S2)
PWM2(S5)
PWM2(S3)
PWM2(S6)
IO-IN-erro-drive1
IO-IN-ligado
IO-IN-erro-drive2
IO-OUT-Reset-Drive1
IO-OUT-Reset-Drive2
IO-OUT-habilita-igbt1
IO-OUT-habilita-igbt2
IO-OUT-desliga
IO-OUT-liga
reset-drive1
reset-drive2
1N4148
BC548A
LED
+15Vcc2
+5Vcc

Apêndice D

Software de Controle do SEI

```
// TESE DE DOUTORADO - SERGIO AUGUSTO OLIVEIRA DA SILVA (1998-2001)/CPDEE/UFMG
// PROGRAMA DE CONTROLE DOS CONVERSORES PARALELO e SERIE - Sistema 2

#define RAIZ23 0.8164965
#define RAIZ32 0.8660254
#define RAIZ12 0.7071067
#define DOISPI 6.2831853
#define UMPI 3.1415927
#define PIs2 1.5707963
#define Ncurvas 9
#define Npontos 3000
#define ESC 27

#define END_Base   0x2c0

#define END_TH0  END_Base + 0x0
#define END_TL0  END_Base + 0x1
#define END_TH1  END_Base + 0x2
#define END_TL1  END_Base + 0x3
#define END_TH2  END_Base + 0x4
#define END_TL2  END_Base + 0x5
#define END_TH3  END_Base + 0x6
#define END_TL3  END_Base + 0x7
#define END_TH4  END_Base + 0x8
#define END_TL4  END_Base + 0x9
#define END_TH5  END_Base + 0xA
#define END_TL5  END_Base + 0xB
#define END_TH6  END_Base + 0xC
#define END_TL6  END_Base + 0xD
#define END_output END_Base + 0x11
#define END_input  END_Base + 0x10

#include "c:\users\sergio\progs_c\f_ativo\enderecon.h"
#include <stdio.h>
#include <dos.h>
#include <math.h>
#include <process.h>
#include <conio.h>

//Palavras de controle do controlador de DMA2
#define CANALDMA1       5        //Canal primário para acesso ao DMA
#define CANALDMA2       6        //Canal secundário para acesso ao DMA
#define COMMAND         0x00     //0100 0000
bit 0   bit 1
#define SET_MASCDMA1    0x06     //0000 0110 bit 2 seta a máscara, bit 0 e 1 indica o canal
0       0       canal 4
#define SET_MASCDMA2    0x05     //0000 0101 bit 2 seta a máscara, bit 0 e 1 indica o canal
0       1       canal 5
#define CLR_MASCDMA1    0x02     //0000 0010
1       0       canal 6
#define CLR_MASCDMA2    0x01     //0000 0001
1       1       canal 7
#define MODODMA1        0x16     //0001 0110  modo demanda, incremento de endereço, auto-
inicialização, operação de escrita, canal 6
#define MODODMA2        0x15     //0001 0101  modo demanda, incremento de endereço, auto-
inicialização, operação de escrita, canal 5
```

```
//Palavras de controle da placa PC-30GS16
#define TOTALdeCANAIS 12

#define ADMDE_INI    0x9e                //1001 1110   DMA habilitado, reset bit de erro, channel
list no modo replace
#define ADMDE        0x9d                //1001 1101   DMA habilitado, limpa bit de erro, channel
list no modo ignored/trigger bloco/Fifo enable
#define ADMDE_CHL    0x9f                //1001 1111   DMA habilitado, limpa bit de erro, modo ADD no
chanel list
#define ADCCR_INI    0x02                //0000 0010   DMA desabilitado, interrupção desabilitada,
strobe por software
#define ADCCR        0x08                //0000 1000   DMA desabilitado, interrupção habilitada,
strobe por clock
#define TMRCTR       0x34                // 0011 0100  modo 2, ambos bytes, binario
#define BLKCNT       257-TOTALdeCANAIS   // Palavra de controle que indica quantas conversores serão
feitas em um bloco

#define DIVIDER     20          //freqclk=2Mhz
#define PRESCALER   20          //fs=5kHz
#define Freq_PWM    10000       //freqüência PWM 10kHz

//Definições das máscaras de interrupções
#define EOI         0x20            //indica fim da execução da interrupção
#define ENB_IRQ_C1  0xfb            //Seta a máscara do controlador mestre
#define ENB_IRQ_C2  0xfb            //Seta a máscara do controlador mestre
#define DSB_IRQ_C1  0x04            //reset a máscara do controlador mestre
#define DSB_IRQ_C2  0x04            //reset a máscara do controlador mestre

//Ganhos dos sistema de condicionamento de sinais
#define GANHO_Vb   123.93   // sensor de tensão do barramento DC
#define GANHO_Vb2   63.96   // sensor de tensão do barramento DC superior
#define GANHO_Ib     4.00   // sensor de corrente do bus DC (1)

#define GANHO_Vfa   47.60    // sensor de tensão da fase a  (127Vrms)
#define GANHO_Vfb   47.60    // sensor de tensão da fase b  (127Vrms)
#define GANHO_Vfc   47.60    // sensor de tensão da fase c  (127Vrms)
#define GANHO_Vap   48.50    // sensor de tensão da fase c  (127Vrms)

#define GANHO_Ifa   10.0    // sensor de corrente da fase a
#define GANHO_Ifb   10.0    // sensor de corrente da fase b
#define GANHO_Ifc   10.0    // sensor de corrente da fase c

// valores nominais de tensão
#define Vo  204  //amplitude da tensão nominal da fase a, b e c da rede (127Vrms)

// relação de transformação do transformador serie
#define Ka  4.0    // relação de transformação

// constantes dos filtros da corrente de carga para o cálculo da fundamental
// constantes para o filtro de 2a ordem:fc=12Hz, Ts=200us, amortecimento=0.707
#define Asd   0.05624606712993e-3
#define Bsd   0.11249213425985e-3
#define Csd   0.05624606712993e-3
#define Dsd   -1.97867851370969
#define Esd   0.97890349797821

//constantes dos filtros da corrente de carga para o cálculo da fundamental
//constantes para o filtro de 2a ordem:fc=6Hz, Ts=200us, amortecimento=0.707
#define Avsd   0.14136671712462e-4
#define Bvsd   0.28273343424924e-4
#define Cvsd   0.14136671712462e-4
#define Dvsd   -1.98933882480910
#define Evsd   0.98939537149595

// malha de tensão no barramento DC (fc=1.2Hz e mf=70)
#define KPcc  0.4027 //ganho proporcional da malha do barramento cc
#define KIcc  1.1053 //ganho integral da malha do barramento cc

// malha de tensão do nível CC do FAP
#define KPac   2.0   //ganho proporcional da malha do nível dc de tensão do FAP
#define KIac   10.0  //ganho integral da malha do nível dc de tensão do FAP

// malha PLL
#define KP   333.33  //ganho proporcional da malha PLL
#define KI  7407.40  //ganho integral da malha PLL
#define WR  377.0    //freqüência central do VCO PLL  (60Hz)
```

```
//protótipos das funções
void Clear_PC30(void);
void Inicializa_PC30(void);
void interrupt Aquisição(void);
void Inicializa_Int(void);
void Inicializa_DMA(void);
void Disable_DMA(void);
void Restaura_PC30(void);
void Restaura_Int(void);

//Variáveis globais
volatile unsigned int dado[TOTALdeCANAIS]={0,0,0,0,0,0,0,0,0,0,0,0};
void interrupt (*interrupcao_antiga)();
int j,kk=1;
unsigned int k,start,dc,ac,trans,trans1,ligou,desligou,liberou;

float Fa=2.*Ka;
float Vap,Vbp,Vcp,Vapf,Vbpf,Vcpf,Vxa,Vxb,Vxc;
float Vac_ra=0.24,Vac_rb=0.46,Vac_rc=-0.56;
float Vax,Vbx,Vcx,Vpll1,Vpll2,x1,x2,y1;
float Vsin,Vsin120,Vsin240,Vmp=0.96,Va=172.4,kxa=0.,kxb=0.,kxc=0.;
float ILa,ILb,ILc,Iconst=1;
float Ide,Iqe,Ie0;
float Ids,Iqs,Idsf;
float Idef,Iqef;
float Irefa,Irefb,Irefc;
float Ids_1=0.,Ids_2=0.;
float Idsx_1=0.,Idsx_2=0.;
float Ecc,Icc,Vcc,Vcc2,Vccf,Idcc,Vcc_r=570.;
float int_cc=0.;
float Eac_a,Eac_b,Eac_c;
float inta_ac=0.,intb_ac=0.,intc_ac=0.;
float t,w,delta,w1,delta1,Ts;
float int_w=0.;
float Varms=0.;
float Vqs_1n=0.,Vqs_2n=0.;
float Vqsx_1n=0.,Vqsx_2n=0.;
float Vqsn,Vqsfn;
float v1x_2=0.,v1x_1=0.;
float v1_2=0.,v1_1=0.;
float yf,Li=-1.0,Ls=1.0,tr=0.,tf=0.3;
float y1x_2=0.,y1x_1=0.;
float y1_2=0.,y1_1=0.;
float y1xa_2=0.,y1xa_1=0.;
float y1a_2=0.,y1a_1=0.;
float y1xb_2=0.,y1xb_1=0.;
float y1b_2=0.,y1b_1=0.;
float y1xc_2=0.,y1xc_1=0.;
float y1c_2=0.,y1c_1=0.;
float huge tempo[Npontos];
//float huge VVpll1[Npontos],VVpll2[Npontos];
//float huge VVsin[Npontos];
//float huge VVsin120[Npontos];
//float huge VVsin240[Npontos];
//float huge WW[Npontos];
float huge VVcc[Npontos];
//float huge VVcc2[Npontos];
float huge VVccf[Npontos];
//float huge VVax[Npontos];
//float huge VVbx[Npontos];
//float huge VVcx[Npontos];
float huge IIrefa[Npontos];
float huge IIrefb[Npontos];
float huge IIrefc[Npontos];
float huge IILa[Npontos];
float huge IILb[Npontos];
float huge IILc[Npontos];
//float huge IIde[Npontos],IIqe[Npontos];
//float huge IIds[Npontos],IIqs[Npontos];
//float huge IIe0[Npontos];
//float huge IIdsf[Npontos];
//float huge VVqsn[Npontos];
//float huge VVqsfn[Npontos];
//float huge VVarms[Npontos];
//float huge Vyf[Npontos];
//float huge Vy1[Npontos];
float huge VVap[Npontos];
```

```
//float huge VVapf[Npontos];
//float huge VVbp[Npontos];
//float huge VVbpf[Npontos];
//float huge VVcp[Npontos];
//float huge VVcpf[Npontos];
//float huge Vintb_ac[Npontos];
//float huge Vkxa[Npontos];
//float huge VVxa[Npontos];
//float huge Vkxb[Npontos];
//float huge VVxb[Npontos];
//float huge Vkxc[Npontos];
//float huge VVxc[Npontos];
//float huge IIdcc[Npontos];
//float huge IIcc[Npontos];

//_____________________________ Subrotinas _____________________________

void Inicializa_DMA(void)
{
 unsigned int pagina;
 long int endereco_fisico, offset;
 unsigned int tamanho;

// Determina quais são os parâmetros de pagina e offset da área de memória
//  na qual serão inseridos os dados
 endereco_fisico=FP_SEG(dado);
 endereco_fisico= endereco_fisico << 4;
 offset=FP_OFF(dado);
 endereco_fisico=endereco_fisico+offset;
 pagina = (int)(endereco_fisico >> 16);
 offset = (endereco_fisico >> 1); //A0 não interessa, offset contado em palavras

 tamanho=TOTALdeCANAIS-1;

 outportb(END_MASCARA, SET_MASCDMA1); //coloca a máscara para o canal primário
 outportb(END_MASCARA, SET_MASCDMA2); //coloca a máscara para o canal secundário


//Programa o controlador de DMA2 - Canal primário
// outportb(END_COMMAND,COMMAND);     //
 outportb(END_PAGDMA1,pagina);       //escreve a pagina de memória
 outportb(END_MODO,MODODMA1);        //Seta o modo de operação do canal primário
 outportb(END_FF,0x00);              //Limpa o bit de LSB/MSB
 outportb(END_MEMDMA1,offset);       //escreve o byte lsb no registrador de endereço de memória
 outportb(END_MEMDMA1,offset >> 8);  //escreve o byte msb no registrador de endereço de memória
 outportb(END_FF,0x00);              //Limpa o bit de LSB/MSB
 outportb(END_SIZEDMA1,tamanho);     //escreve o byte lsb do tamanho de memória a ser alocado
 outportb(END_SIZEDMA1,tamanho >> 8);//escreve o byte msb do tamanho de memória a ser alocado

//Programa o controlador de DMA2 - Canal secundário
// outportb(END_COMMAND,COMMAND);     //
 outportb(END_PAGDMA2,pagina);       //escreve a pagina de memória
 outportb(END_MODO,MODODMA2);        //Seta o modo de operação do canal secundário
 outportb(END_FF,0x00);              //Limpa o bit de LSB/MSB
 outportb(END_MEMDMA2,offset);       //escreve o byte lsb no registrador de endereço de memória
 outportb(END_MEMDMA2,offset >> 8);  //escreve o byte msb no registrador de endereço de memória
 outportb(END_FF,0x00);              //Limpa o bit de LSB/MSB
 outportb(END_SIZEDMA2,tamanho);     //escreve o byte lsb do tamanho de memória a ser alocado
 outportb(END_SIZEDMA2,tamanho >> 8);//escreve o byte msb do tamanho de memória a ser alocado

 outportb(END_MASCARA,CLR_MASCDMA1);   //Retira a máscara do canal primário
 outportb(END_MASCARA,CLR_MASCDMA2);   //Retira a máscara do canal secundário
 printf("\nControladores DMA programados! ");
}

//_____________________________________________________________________
void Disable_DMA(void)
{
 outportb(END_MASCARA, SET_MASCDMA1); //coloca a máscara para o canal primário
 outportb(END_MASCARA, SET_MASCDMA2); //coloca a máscara para o canal secundário
}

//_____________________________________________________________________
void Clear_PC30(void) //Limpa o sistema AD
{
 char lsb;
 int i;
```

```
 outportb(END_ADMDE,0x92);
 outportb(END_ADCCR,0x03);
 outportb(END_ADCCR,0x02);
 do{
    lsb=inportb(END_ADDSR);
    lsb=lsb&0x40;
   }while ( (!lsb)  &  (!kbhit()) ) ;
 for (i=0;i<16;i++)  inport(END_ADDATL);     //Esvazia FIFO
}

//_____________________________________________________________________
void Inicializa_PC30(void)
{
 char lsb, msb, comando;
 unsigned int contagem,i;
 char canal[TOTALdeCANAIS]={0,1,2,3,4,5,6,7,8,9,10,11};//lista dos canais usados

  //Configura opções da placa PC30FAS16(4DAS)
 outportb(END_ADCCFG,0x08);//single ended, intr on enf of DMA ,DAC invertido
 outportb(END_DACCFG,0xff);//todos os canais em -10 a +10v
 outportb(END_CLKSRC,0x69);//clk 2MHZ, clk e trigger interno,clk habilitado pelo OUT divider, ECLK
is out

 //Prepara o 8254 interno da placa para a freqüência de amostragem
 outportb(END_TMRCTR,TMRCTR);        //Programa contador 0 (prescaler)
 outportb(END_TMRCTR,TMRCTR | 0x40);//Programa contador 1 (divider)
 contagem = PRESCALER;               // palavra de contagem do timer 0(prescaler)
 msb = contagem >> 8;
 lsb = contagem & 0xff;
 outportb(END_PRESCALER,lsb);        //envia contagem do timer 0 (prescaler)
 outportb(END_PRESCALER,msb);
 contagem = DIVIDER;                 // palavra de contagem do timer 1 (divider)
 msb = contagem >> 8;
 lsb = contagem & 0xff;
 outportb(END_DIVIDER,lsb);          //envia contagem do timer 1 (divider)
 outportb(END_DIVIDER,msb);

 //Prepara a placa com o channel list
 outportb(END_BLKCNT,(char)BLKCNT);  //Indica para a placa quantos canais serão convertidos em um
bloco
 outportb(END_ADMDE,ADMDE_INI);              //Prepara para apagar o chanel list
 // canal[0] e' o primeiro canal da lista
 outportb(END_ADCCR,ADCCR_INI | (canal[0] << 4));//Palavra de comando contendo o primeiro canal a
ser lido
 outportb(END_ADMDE, ADMDE_CHL);              //Prepara para acrescentar canais na lista

 for (i=1;i<TOTALdeCANAIS;i++)
 {
     comando=ADCCR_INI | ((canal[i]) << 4);
     outportb(END_ADCCR,comando);         //Acrescenta os canais ao channel list
 }
 outportb(END_ADMDE,ADMDE);               //Fecha o channel list
 lsb=inportb(END_ADCCR) >> 4;
 printf("\nPlaca programada para aquisição de dados por DMA (modo bloco)");
 printf("\nLista de Canais: ");
 for(i=0;i<TOTALdeCANAIS;i++) printf("  %d",canal[i]);

 outportb(END_ADCCR,ADCCR);            //Programa a placa para gerar interrupção
}

//_____________________________________________________________________

void Restaura_PC30(void)
{
  outportb(END_ADCCR,0x02);              //Strobe por software, DMA desabilitado
  outportb(END_ADMDE,0x90);              //DMA desabilitado
}

//_____________________________________________________________________

void Inicializa_Int(void)
{
  int mascara;       // máscara de interrupção

  interrupcao_antiga = getvect(INT_IRQ10);        // Salva vetor antigo
  setvect(INT_IRQ10,Aquisicao);
//Prepara controlador mestre
```

```
  mascara = inportb(END_MASC1); // Lê máscara antiga
  mascara = mascara & ENB_IRQ_C1; //habilita IRQ2 no controlador mestre
  mascara = mascara | 0x01; //desabilita interrupção de relógio
  outportb(END_MASC1,mascara);

//Prepara controlador escravo
  mascara = inportb(END_MASC2); // Lê máscara antiga
  mascara = mascara & ENB_IRQ_C2; //habilita IRQ10 no controlador escravo
  outportb(END_MASC2,mascara);
  printf("\nVetor de interrupção carregado-IRQ10 habilitada-IRQ0 Desabilitada");
}

//_____________________________________________________________________

void Restaura_Int(void)
{
  int mascara;      /* mascara de interrupcao */

//Prepara controlador mestre
  mascara = inportb(END_MASC1);      // Lê máscara antiga
//  mascara = mascara | DSB_IRQ_C1; //desabilita IRQ2 no controlador mestre
//  melhor deixa-la no estado anterior MUDAR ISTO!
  mascara = mascara & 0xfe;          //habilita interrupção de relógio
  outportb(END_MASC1,mascara);

//Prepara controlador escravo
  mascara = inportb(END_MASC2);      // Lê máscara antiga
  mascara = mascara | DSB_IRQ_C2;    //desabilita IRQ10 no controlador escravo
  outportb(END_MASC2,mascara);

  setvect(INT_IRQ10,interrupcao_antiga);
}

// ****************____INICIO da rotina de interrupção ____***************

void interrupt Aquisicao(void)
{

int Dado_DA0,Dado_DA1,Dado_DA2,Dado_DA3,Dado_DA4,Dado_DA5,Dado_DA6,msb;
unsigned int byte_c;

outportb(END_ADCCR,ADCCR);//reset bit DMA enable (necessário para operar no modo "SWOP ON TC")

//_____________________inicio do algoritmo de controle_____________________
//_____________________Leitura e filtragem dos sinais de entrada_____________
//Lista de canais  0       1       2       3       4       5       6       7
//                ILa     ILb     ILc     Icc     Vcc     Van     Vbn     Vcn
//               dado[0] dado[1] dado[2] dado[3] dado[4] dado[5] dado[6] dado[7]
//Lista de canais   8         9         10         11
//                 Vap       Vbp       Vcp        Vcc2
//                dado[8]   dado[9]   dado[10]   dado[11]

// Leitura das correntes de carga
ILa=(((float)(dado[0]&0x0fff)-2048.)*(5./2048.)*GANHO_Ifa*-1.0+0.05);
ILb=(((float)(dado[1]&0x0fff)-2048.)*(5./2048.)*GANHO_Ifb*-1.0+0.05);
ILc=(((float)(dado[2]&0x0fff)-2048.)*(5./2048.)*GANHO_Ifc*-1.0+0.05);

// Leitura da corrente e tensão das baterias
Icc=((float)(dado[3]&0x0fff)-2048.)*(5./2048.)*GANHO_Ib;
Vcc=((float)(dado[4]&0x0fff)-2048.)*(5./2048.)*GANHO_Vb;

// Leitura das tensões de fase
Vax=((float)(dado[5]&0x0fff)-2048.)*(5./2048.)*GANHO_Vfa;
Vbx=((float)(dado[6]&0x0fff)-2048.)*(5./2048.)*GANHO_Vfb;
Vcx=((float)(dado[7]&0x0fff)-2048.)*(5./2048.)*GANHO_Vfc;

// Leitura das tensões de saída FAP
Vap=((float)(dado[8]&0x0fff)-2048.)*(5./2048.)*GANHO_Vap;
Vbp=((float)(dado[9]&0x0fff)-2048.)*(5./2048.)*GANHO_Vap;
Vcp=((float)(dado[10]&0x0fff)-2048.)*(5./2048.)*GANHO_Vap;

// Leitura da corrente e tensão das baterias
Vcc2=((float)(dado[11]&0x0fff)-2048.)*(5./2048.)*GANHO_Vb2;

//  ____________ Geração das referências de tensão e corrente_____________

// Cálculo das referências de tensão Va, Vb, Vc e dos vetores unitários do Vpll
```

```
delta=delta+w*Ts;
delta1=delta1+w1*Ts;
if(delta >= DOISPI) delta=delta-DOISPI;
if(delta1 >= DOISPI) delta1=delta1-DOISPI;
Vpll1=sin(delta1);            // calcula a realimentação 1 do PLL (ia=sin(wt))
Vpll2=sin(delta1+ DOISPI/3.0);//calcula a realimentação 2 do PLL(ia=sin(wt+120))

Vsin=sin(delta - DOISPI/4.0);// calcula a senoide em fase com a tensão Vfa
Vsin120=sin(delta - DOISPI/4.0 - DOISPI/3.0);//calcula a senoide em fase com Vfb
Vsin240=sin(delta - DOISPI/4.0 + DOISPI/3.0);//calcula a senoide em fase com Vfc

// ______ Cálculo das correntes do eixo estacionário bifásico (ida) _______
Ide=RAIZ23*(ILa-0.5*ILb-0.5*ILc);
Iqe=RAIZ23*(+RAIZ32*ILb-RAIZ32*ILc); // sinal invertido)
Ie0=RAIZ23*RAIZ12*(ILa+ILb+ILc);

// ______ Cálculo das correntes do eixo síncrono bifásico (ida) _________
Ids= Ide*cos(delta) + Iqe*sin(delta);  // matriz invertida
Iqs=-Ide*sin(delta) + Iqe*cos(delta);

// Filtragem da corrente no eixo síncrono direto (extração da fundamental)
Idsf = Asd*Ids  +  Bsd*Idsx_1  +  Csd*Idsx_2  -  Dsd*Ids_1  -  Esd*Ids_2;

Idsx_2=Idsx_1;
Idsx_1=Ids;
Ids_2=Ids_1;
Ids_1=Idsf;

// Filtragem da Tensão do Barramento DC (12Hz)
Vccf=Asd*Vcc + Bsd*v1x_1 + Csd*v1x_2 - Dsd*v1_1 - Esd*v1_2;

v1x_2=v1x_1;
v1x_1=Vcc;
v1_2=v1_1;
v1_1=Vccf;

// ____________ Regulador de tensão no barramento cc _____________
if (dc==1) {
           Ecc= Vcc_r - Vccf;
           int_cc= int_cc + KIcc*Ecc*Ts;
           Idcc= int_cc + KPcc*Ecc;
           Idsf=-Idsf+Idcc;
           }
           else {
                Idsf=-Idsf;
                }

//impõe faixa de atracamento do controle dc
if(int_cc > (0.05*Vcc_r))   int_cc=0.05*Vcc_r;
if(int_cc < (-0.05*Vcc_r))  int_cc=-0.05*Vcc_r;

// ____ Cálculo das correntes do eixo estacionario bifásico (volta) ____
Idef=Idsf*cos(delta) - Iqs*sin(delta)*0.;   //matriz invertida
Iqef=Idsf*sin(delta) + Iqs*cos(delta)*0.;

// Cálculo das referências de corrente do eixo estacionario trifásico (volta)
Irefa=Iconst*RAIZ23*(Idef + RAIZ12*Ie0*0.);
Irefb=Iconst*RAIZ23*(-0.5*Idef + RAIZ32*Iqef + RAIZ12*Ie0*0.);
Irefc=Iconst*RAIZ23*(-0.5*Idef - RAIZ32*Iqef + RAIZ12*Ie0*0.);

// Filtragem da tensão AC da Fase A [6 Hz]/Cálculo do valor rms
Vqsn=Vbx*Vbx;
Vqsfn=Avsd*Vqsn + Bvsd*Vqsx_1n + Cvsd*Vqsx_2n - Dvsd*Vqs_1n - Evsd*Vqs_2n;
Vqsx_2n=Vqsx_1n;
Vqsx_1n=Vqsn;
Vqs_2n=Vqs_1n;
Vqs_1n=Vqsfn;

if (Vqsfn > 0){
              Varms=sqrt(Vqsfn);
              }

// Filtragem da Potência Y1 [12Hz] (condição para a volta da Chave-Estática)
yf=Asd*y1 + Bsd*y1x_1 + Csd*y1x_2 - Dsd*y1_1 - Esd*y1_2;
y1x_2=y1x_1;
y1x_1=y1;
```

```
y1_2=y1_1;
y1_1=yf;

//Filtragem da tensão do FAP [6Hz] fases a, b e c (compensação da componente DC)
Vapf=Avsd*Vap + Bvsd*y1xa_1 + Cvsd*y1xa_2 - Dvsd*y1a_1 - Evsd*y1a_2;
y1xa_2=y1xa_1;
y1xa_1=Vap;
y1a_2=y1a_1;
y1a_1=Vapf;

Vbpf=Avsd*Vbp + Bvsd*y1xb_1 + Cvsd*y1xb_2 - Dvsd*y1b_1 - Evsd*y1b_2; //fc=6Hz
y1xb_2=y1xb_1;
y1xb_1=Vbp;
y1b_2=y1b_1;
y1b_1=Vbpf;

Vcpf=Avsd*Vcp + Bvsd*y1xc_1 + Cvsd*y1xc_2 - Dvsd*y1c_1 - Evsd*y1c_2;
y1xc_2=y1xc_1;
y1xc_1=Vcp;
y1c_2=y1c_1;
y1c_1=Vcpf;

// Regulador do valor médio das Tensões da Fases do FAP (fases a, b, c)
if (ac==1) {
          Eac_a= -Vac_ra + Vapf;
          inta_ac= inta_ac + KIac*Eac_a*Ts;
          kxa = inta_ac + KPac*Eac_a;

          Eac_b= -Vac_rb + Vbpf;
          intb_ac= intb_ac + KIac*Eac_b*Ts;
          kxb = intb_ac + KPac*Eac_b;

          Eac_c= -Vac_rc + Vcpf;
          intc_ac= intc_ac + KIac*Eac_c*Ts;
          kxc = intc_ac + KPac*Eac_c;
          }

//Vxa=(-Vsin*Va+kxa)/46.40;
Vxa=(-Vsin*Va+kxa);
Vxb=(-Vsin120*Va+kxb)/46.40;
Vxc=(-Vsin240*Va+kxc)/46.40;

if(kxa > (10.00))     kxa= 10.00;  //nível DC máximo na tensão de saida (fase a)
if(kxa < (-10.00))    kxa=-10.00;  //nível DC mínimo na tensão de saida (fase a)
if(kxb > (10.00))     kxb= 10.00;
if(kxb < (-10.00))    kxb=-10.00;
if(kxc > (10.00))     kxc= 10.00;
if(kxc < (-10.00))    kxc=-10.00;

//_____________ Envia saida dos controladores para DA's_____________________
Dado_DA0=(int)((Irefa)/Fa/(5.0/2048.0)+0x800);
msb=Dado_DA0 >> 8;
outportb(END_TH0,msb);
outportb(END_TL0,Dado_DA0);

Dado_DA1=(int)((Irefb)/Fa/(5.0/2048.0)+0x800);
msb=Dado_DA1 >> 8;
outportb(END_TH1,msb);
outportb(END_TL1,Dado_DA1);

Dado_DA2=(int)((Irefc)/Fa/(5.0/2048.0)+0x800);
msb=Dado_DA2 >> 8;
outportb(END_TH2,msb);
outportb(END_TL2,Dado_DA2);

Dado_DA3=(int)((-Vsin*Va+kxa)/47.60/(5.0/2048.0)+0x800);
msb=Dado_DA3 >> 8;
outportb(END_TH3,msb);
outportb(END_TL3,Dado_DA3);

Dado_DA4=(int)((-Vsin120*Va+kxb)/47.60/(5.0/2048.0)+0x800);
msb=Dado_DA4 >> 8;
outportb(END_TH4,msb);
outportb(END_TL4,Dado_DA4);

Dado_DA5=(int)((-Vsin240*Va+kxc)/47.60/(5.0/2048.0)+0x800);
msb=Dado_DA5 >> 8;
```

```
outportb(END_TH5,msb);
outportb(END_TL5,Dado_DA5);

//_____________________ Cálculo da potência instantânea y1 _____________________
x1=((Vax/Vo-Vbx/Vo))*Vpll1;
x2=((Vcx/Vo-Vbx/Vo))*Vpll2;
y1=x1+x2;

//_____________________ Cálculo da freqüência através do PLL_____________________
if (trans1==0){
   if(start==1){
                int_w=int_w+KI*y1*Ts;
                w1=WR+int_w+KP*y1; //este valor não tem efeito se online=1
                w=w1;
   }
                if(int_w >  (0.5*WR))   int_w=0.5*WR;//impoe faixa de atracamento
                if(int_w <  (-0.5*WR))   int_w=-0.5*WR;
}
else {
     w = WR;
     w1= WR;
}

//Rotina para a transição dos modos de operação do SEI
if (trans==1){
            if ((t>0.02)&&(ligou==0)) {
                byte_c = 0x08;
                outportb(END_output,byte_c); //Operação do FAS e Soft-Start
                ligou=1;
                Iconst=0;
             }

if ((yf>Li) && (yf<Ls)){ // Calcula o DELTA T para um limite superior
     if (tr<tf){         // e inferior para a potência 'p'
               tr=tr+Ts; // Calcula DELTA T para a transição
               }
                       }
                       else{
                           tr=0;
                       }

             if(tr>0.30){  // Define DELTA T para assegurar o sincronismo
                      if ((t>0.31)&&(desligou==0)) {
                      byte_c = 0x68;
                      outportb(END_output,byte_c);//Operação do FAS e Soft-Start
                      desligou=1;
                      liberou=1;        //libera o intervalo onde w=WR
                      Iconst=1;
                      }
             }
}

//_____________________________ armazenamento de dados_____________________
if(j<Npontos) {
                if(kk==1){
                       VVcc[j]=Vcc;
                       VVccf[j]=Vccf;
                       VVap[j]=Vap;
                       IIrefa[j]=Irefa;
                       IIrefb[j]=Irefb;
                       IIrefc[j]=Irefc;
                       IILa[j]=ILa;
                       IILb[j]=ILb;
                       IILc[j]=ILc;
//                       VVpll1[j]=Vpll1;
//                       VVpll2[j]=Vpll2;
//                       VVcc2[j]=Vcc2;
//                       VVsin[j]=Vsin;
//                       VVsin120[j]=Vsin120;
//                       VVsin240[j]=Vsin240;
//                       WW[j]=w;
//                       VVax[j]=Vax;
//                       VVbx[j]=Vbx;
//                       VVcx[j]=Vcx;
//                       IIde[j]=Ide;
//                       IIqe[j]=Iqe;
//                       IIe0[j]=Ie0;
```

```
//                      IIds[j]=Ids;
//                      IIqs[j]=Iqs;
//                      IIdsf[j]=Idsf;
//                      VVarms[j]=Varms;
//                      VVqsfn[j]=Vqsfn;
//                      VVqsn[j]=Vqsn;
//                      Vy1[j]=y1;
//                      Vyf[j]=yf;
//                      VVapf[j]=Vapf;
//                      VVbp[j]=Vbp;
//                      VVbpf[j]=Vbpf;
//                      VVcp[j]=Vcp;
//                      VVcpf[j]=Vcpf;
//                      Vkxb[j]=kxb;
//                      VVxb[j]=Vxb;
//                      Vkxa[j]=kxa;
//                      VVxa[j]=Vxa;
//                      Vkxc[j]=kxc;
//                      VVxc[j]=Vxc;
//                      IIdcc[j]=Idcc;
//                      IIcc[j]=Icc;
//                      Vintb_ac[j]=intb_ac;
                      tempo[j]=t;
                      j=j+1;
                      kk=0;
                      }
                t=t+Ts;
                kk=kk+1;
                    }

//_____________________fim do algoritmo de controle_____________________
 k=k+1;

 outportb(END_EOI1,EOI); //Avisa ao controlador de interrupção mestre que a interrupção foi feita
 outportb(END_EOI2,EOI); //Avisa ao controlador de interrupção escravo que a interrupção foi feita

 }
// _____________ FIM da rotina de interrupção_____________________

//_____________________ Programa Principal _____________________

void main()
{
//variáveis auxiliares
unsigned char opcao,flag;
int fim,grava,i,chave1,chave4;
unsigned int byte_A,byte_B,result,result1,result2;

// Definição das variaveis para manipulação do arquivo de saida
int cabecalho[Npontos*2];
char name[80],escape=0;
FILE *arqsaida;

_setcursortype(_NOCURSOR); //   (turns off the cursor)

//inicializações
w=WR;            // inicia w com freqüência central do VCO
Ts=0.2e-3;       // Período de amostragem fs=5kHz
grava=1;
chave1=1;
chave4=1;
byte_B=0x00;
fim=0;
k=0;
j=Npontos;
dc=0;      //não entra automaticamente com o controle de tensão no barramento DC
ac=0;      //não entra automaticamente com o controle do nível DC do FAP
start=1;   //garante o inicio de funcionamento com o PLL
flag=0;    //dados não gravados
trans=0;
trans1=0;

clrscr();
printf("    Inicializando o sistema!    ");
Clear_PC30();
Inicializa_DMA();
Inicializa_Int();
```

```
Inicializa_PC30();

delay(2000);

clrscr();
printf("  FILTRO ATIVO SERIE E PARALELO / AUTOR: SERGIO A. OLIVEIRA SILVA \n");
printf("  Versão 9.1 (softnb9a.c) (Trans./Contr.do BUS DC e Nível DC do FAP)");
printf("\n\n");
printf("  <+>  Operação ON-LINE do FAP (DRV1)    <*>  Operação ON-LINE do FAS (DRV2) \n");
printf("  <&>  Operação ON-LINE Simultânea do FAP e FAS \n");
printf("  <9>  Incrementa    <8>  Decrementa Tensão de Referência do BUS DC \n");
printf("  <2>  Incrementa    <1>  Decrementa Tensão de Referência AC do FAP \n");
printf("  <b>  Ativa    <n>  Desativa Controle de Tensão do Barramento DC    \n");
printf("  <a>  Ativa    <m>  Desativa Controle do Nível DC do FAP            \n");
printf("  <0>  Grava Evento //  <qualquer tecla>  Reseta integrador do PLL\n");
printf("  <ESC> Sair do programa ***  <t> TRANSICAO S_by-B_up e B_up-S_by\n ");

// Imprime Status inicial

if (start==1){
            gotoxy(1,17);
            printf("\Sistema em Operação com PLL!");
            }

if (dc==0){
          gotoxy(1,18);
          printf("\Controle de Tensão no Barramento DC Desabilitado!");
          }
          else{
          gotoxy(1,18);
          printf("\Controle de Tensão no Barramento DC Habilitado!");
          }

if (ac==0){
          gotoxy(1,19);
          printf("\Controle de Tensão CC do FAP Desabilitado!");
          gotoxy(25,22);
          printf("kxa: %5.2f  ",kxa);
          gotoxy(25,23);
          printf("kxb: %5.2f  ",kxb);
          gotoxy(25,24);
          printf("kxc: %5.2f  ",kxc);
          }

 byte_A=inportb(END_input);
 result=byte_A & 0x01;
 if(result) {
                     gotoxy(1,14);
                     printf("Placa Ligada!   " );
            }
            else   {
                  gotoxy(1,14);
                  printf("Placa Desligada!" );
                 }
gotoxy(20,14);
outportb (END_output,byte_B);
printf("Gate Driver 1 (DRV1): OFF/Inicializ.   ");
gotoxy(20,15);
printf("Gate Driver 2 (DRV2): OFF/Inicializ.   ");

if(chave1==1){
            gotoxy(25,21);
            printf("Va: %5.1f    ",Va);
            }

if(chave4==1){
            gotoxy(25,25);
            printf("Vcc_r: %5.1f    ",Vcc_r);
            }
            gotoxy(40,20);
            printf("<+g><-f> Vac_ra: %5.2f    ",Vac_ra);
            gotoxy(40,21);
            printf("<+j><-h> Vac_rb: %5.2f    ",Vac_rb);
            gotoxy(40,22);
            printf("<+v><-c> Vac_rc: %5.2f    ",Vac_rc);

do
```

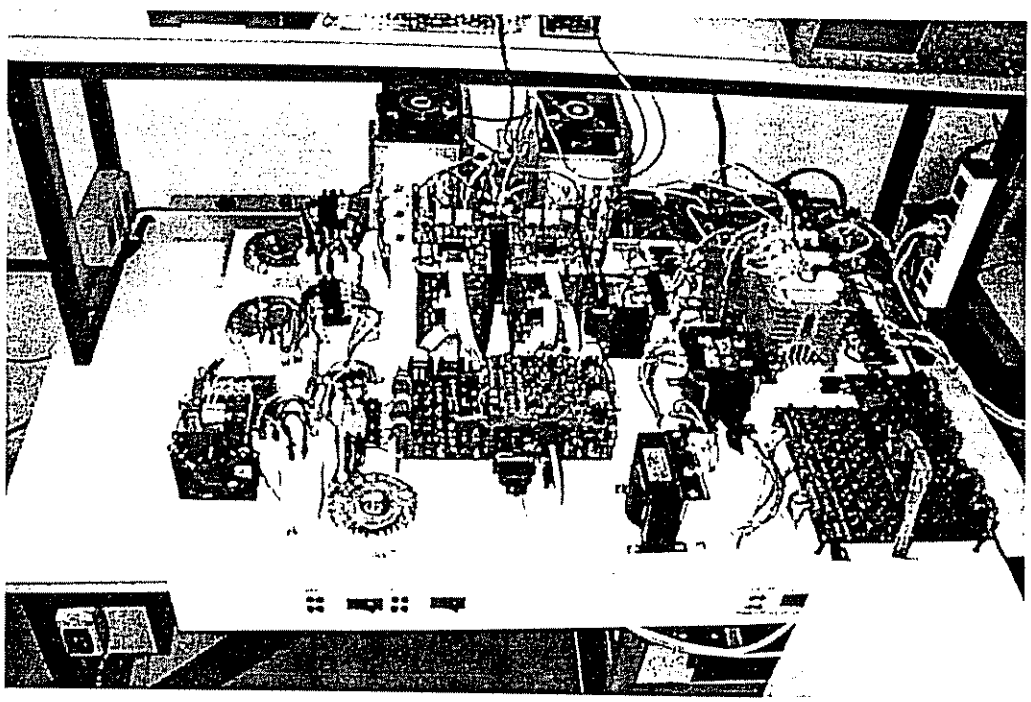
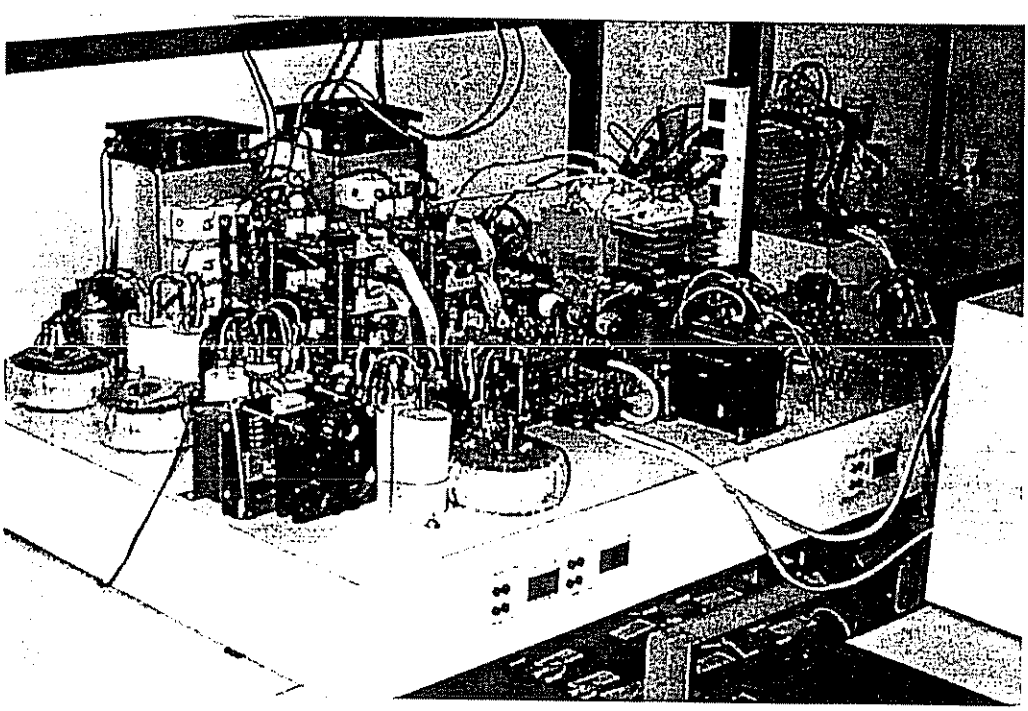
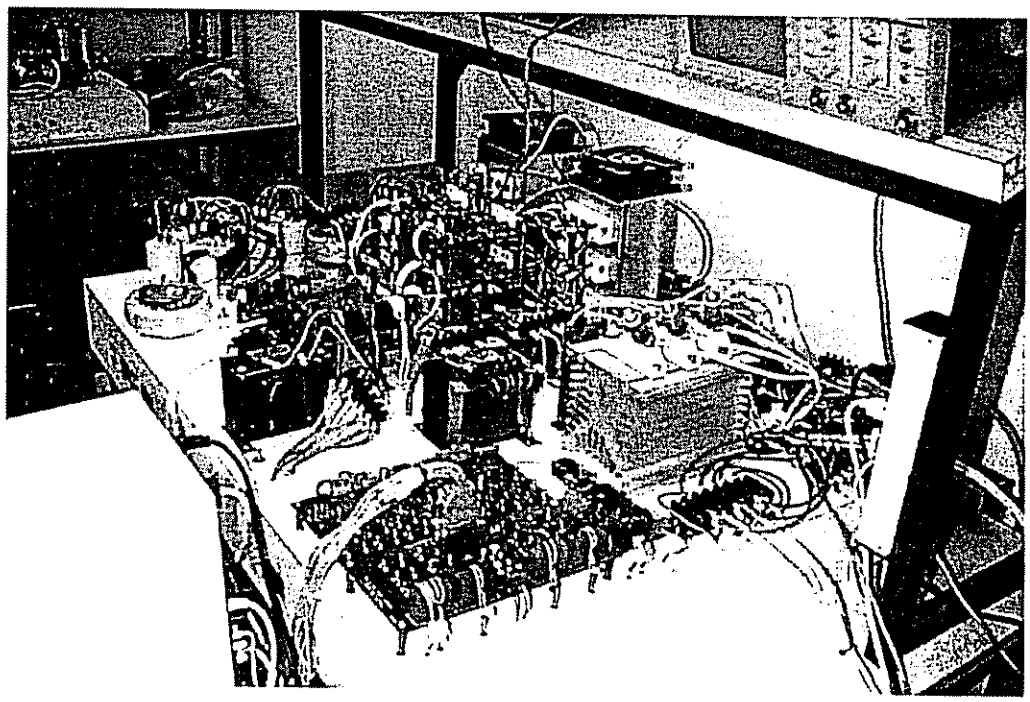
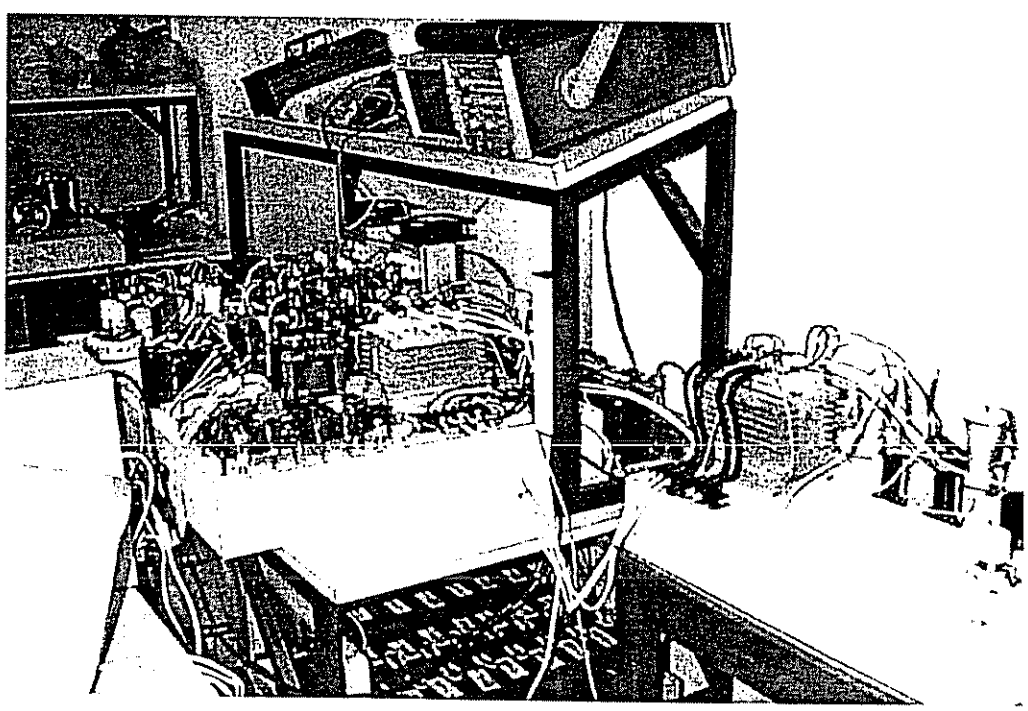
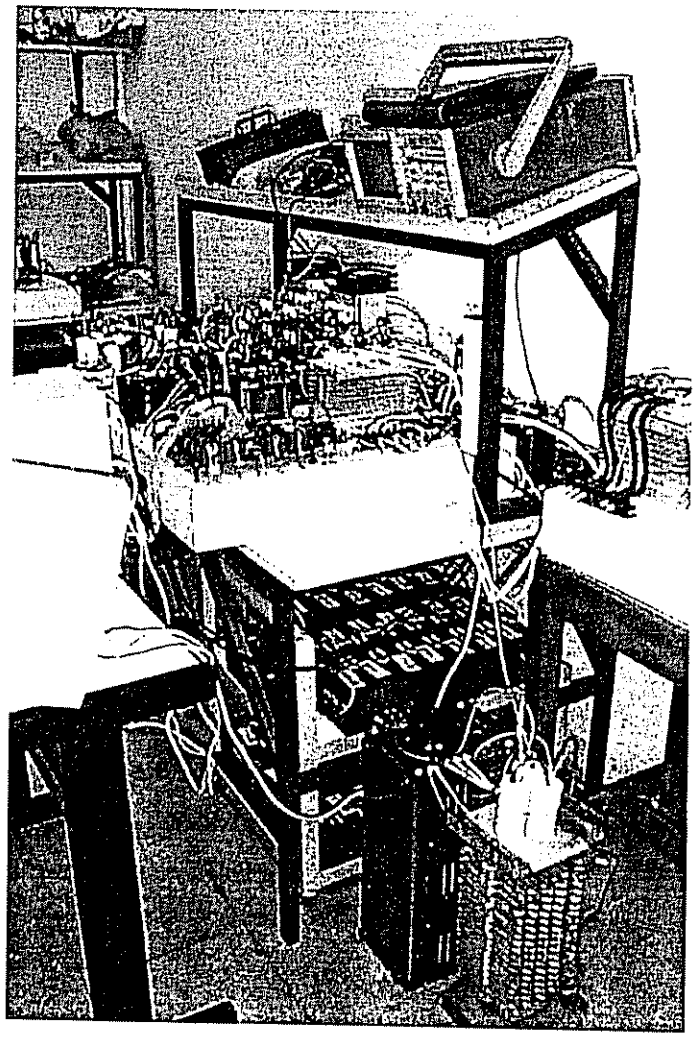
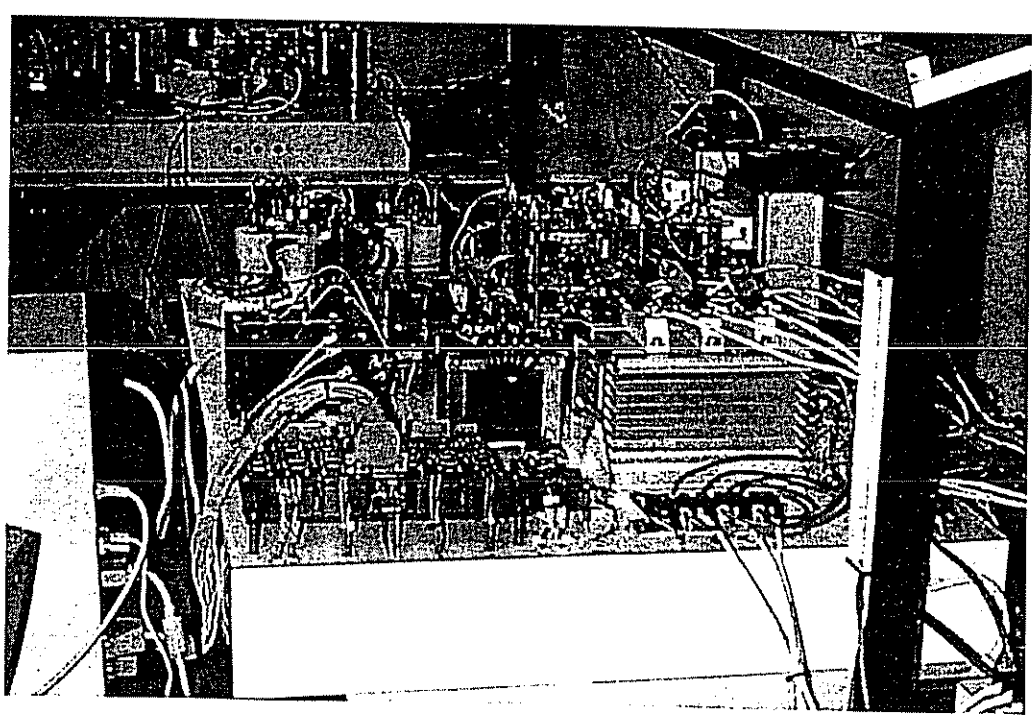
```
{
  if(kbhit())
   {
    opcao=getch();
    switch (opcao)
        {

        case '+': {
                byte_A= inportb(END_input);
                result=byte_A & 0x01;
                if(result)
                        {
                        byte_B = byte_B | 0x48;
                        outportb(END_output,byte_B);//Operação do Soft-Start
                        gotoxy(25,14);
                        printf("Gate Driver 1: OFF e SW-STATIC: ON");
                        gotoxy(1,25);
                        printf("                        ");
                        ac=1;
                        kxa=0;
                        kxb=0;
                        kxc=0;
                        }
                else  {
                       gotoxy(1,25);
                       printf("Placa Desligada! ");
                      }
                      break;
                      }
        case '*': {
                byte_A= inportb(END_input);
                result=byte_A & 0x01;
                if(result)
                        {
                        byte_B = byte_B | 0x20;
                        outportb(END_output,byte_B); //Operação do FAS
                        gotoxy(25,15);
                        printf("Gate Driver 2: ON                ");
                        gotoxy(1,25);
                        printf("                        ");
                        }
                else  {
                       gotoxy(1,25);
                       printf("Placa Desligada! ");
                       }
                      break;
                      }
         case '&': {
                byte_A= inportb(END_input);
                result=byte_A & 0x01;
                if(result)
                        {                       //Operação do FAS e Soft-Start
                        byte_B = byte_B | 0x68;
                        outportb(END_output,byte_B);
                        gotoxy(25,14);
                        printf("Gate Driver 1: OFF e SW-STATIC: ON ");
                        gotoxy(1,25);
                        printf("                        ");
                        gotoxy(25,15);
                        printf("Gate Driver 2: ON                ");
                        gotoxy(1,25);
                        printf("                        ");
                        ac=1;
                        kxa=0;
                        kxb=0;
                        kxc=0;
                        dc=1;
                        }
                else  {
                       gotoxy(1,25);
                       printf("Placa Desligada! ");
                       }
                      break;
                      }
         case 't': {//Realiza a transição da modo Standby-Backup e vice versa
                   flag=1;    //grava evento
                   trans=1;
```

```
            grava=0;
            j=0;
            t=0;
            ligou=0;
            desligou=0;
            liberou=0;
            break;
            }
case 'b': {
            dc=1;     //inicia operação de controle do barramento DC
            gotoxy(1,18);
            printf("\Controle de Tensão no Barramento DC Habilitado!  ");
            break;
            }
case 'a': {
            ac=1;     //inicia operação de controle do nível DC do FAP
            gotoxy(1,19);
            printf("\Controle de Tensão DC do FAP Habilitado!    ");
            break;
            }
case 'n': {
            dc=0; //desabilita o controle de tensão do barramento dc
            gotoxy(1,18);
            printf("\Controle de Tensão no Barramento DC Desabilitado!");
            break;
            }
case 'm': {
             ac=0; /desabilita operação de controle do nível DC do FAP
             kxa=0;
             kxb=0;
             kxc=0;
             gotoxy(1,19);
             printf("\Controle de Tensão DC do FAP Desabilitado!   ");
             break;
             }
case '0': {
            flag=1;     //grava evento
            grava=0;
            j=0;
            t=0;
            break;
            }
case '2': {
            Vmp=Vmp+0.02;    //Incrementa a referência de tensão do FAP
            chave1=0;
            if(Vmp>1.0) Vmp=1.0;
            Va=Vmp*179.6;
            gotoxy(25,21);
            printf("Va: %5.1f    ",Va);
            break;
            }
case '1': {
            Vmp=Vmp-0.02;    //Decrementa a referência de tensão do FAP
            chave1=0;
            if(Vmp<0.0) Vmp=0.0;
            Va=Vmp*179.6;
            gotoxy(25,21);
            printf("Va: %5.1f    ",Va);
            break;
            }
case '9': {
            Vcc_r=Vcc_r+5.0; //Incrementa a referência de tensão DC
            chave4=0;
            if(Vcc_r>630.0) Vcc_r=630.0;
            gotoxy(25,25);
            printf("Vcc_r: %5.1f    ",Vcc_r);
            break;
            }
case '8': {
            Vcc_r=Vcc_r-5.0; //Incrementa a referência de tensão DC
            chave4=0;
            if(Vcc_r<505.0) Vcc_r=505.0;
            gotoxy(25,25);
            printf("Vcc_r: %5.1f    ",Vcc_r);
            break;
            }
```

```
            case 'g': {
                      Vac_ra=Vac_ra+0.02;
                      if(Vac_ra>10.0) Vac_ra=10.;
                      gotoxy(40,20);
                      printf("<+g><-f> Vac_ra: %5.2f  ",Vac_ra);
                      break;
                      }
            case 'f': {
                      Vac_ra=Vac_ra-0.02;
                      if(Vac_ra<-10.0) Vac_ra=-10.;
                      gotoxy(40,20);
                      printf("<+g><-f> Vac_ra: %5.2f  ",Vac_ra);
                      break;
                      }
            case 'j': {
                      Vac_rb=Vac_rb+0.02;
                      if(Vac_rb>10.0) Vac_rb=10.;
                      gotoxy(40,21);
                      printf("<+j><-h> Vac_rb: %5.2f  ",Vac_rb);
                      break;
                      }
            case 'h': {
                      Vac_rb=Vac_rb-0.02;
                      if(Vac_rb<-10.0) Vac_rb=-10.;
                      gotoxy(40,21);
                      printf("<+j><-h> Vac_rb: %5.2f  ",Vac_rb);
                      break;
                      }
            case 'v': {
                      Vac_rc=Vac_rc+0.02;
                      if(Vac_rc>10.0) Vac_rc=10.;
                      gotoxy(40,22);
                      printf("<+v><-c> Vac_rc: %5.2f  ",Vac_rc);
                      break;
                      }
            case 'c': {
                      Vac_rc=Vac_rc-0.02;
                      if(Vac_rc<-10.0) Vac_rc=-10.;
                      gotoxy(40,22);
                      printf("<+v><-c> Vac_rc: %5.2f  ",Vac_rc);
                      break;
                      }

            case ESC: fim=1;            //seta flag para sair

           default:  {
                 byte_B=0x00;
                 outportb (END_output,byte_B); // Desabilita Gate Drivers
                 gotoxy(20,14);
                 printf("Gate Driver 1 (DRV1): OFF/default       ");
                 gotoxy(20,15);
                 printf("Gate Driver 2 (DRV2): OFF/default       ");
                 int_w=0;                      //reseta integrador do PLL
                 int_cc=0;                     //reseta integraddo BUS DC
                 inta_ac=0;                    //reseta integrador "a" DC do FAP
                 intb_ac=0;                    //reseta integrador "b" DC do FAP
                 intc_ac=0;                    //reseta integrador "c" DC do FAP
                 ac=0;                         //sai do PI de controle DC do FAP
                 dc=0;
                 kxa=0;                        //reseta kxa
                 kxb=0;                        //reseta kxb
                 kxc=0;                        //reseta kxc
                 trans=0;
                 trans1=0;
                 }
           }
      }

//Entrada do DRIVE_1 1ms após a entrada do SOFT_START analógico
  gotoxy(60,13);
  printf("%u     ",k);

  byte_A=inportb(END_input);
  result=byte_A & 0x01;      // Testa se a placa esta ou não ligada
    if(result) {
               gotoxy(1,14);
               printf("Placa Ligada!     ");
```

```
                gotoxy(1,25);
                printf("                          ");
                }
    else   {
           gotoxy(1,14);
           printf("Placa Desligada!   ");
           byte_B = 0x00;
           outportb(END_output,byte_B);
           gotoxy(20,14);
           outportb (END_output,byte_B);
           printf("Gate Driver 1 (DRV1): OFF/Desab.        ");
           gotoxy(20,15);
           printf("Gate Driver 2 (DRV2): OFF/Desab.        ");
           ac=0;
           }
  result1=byte_A & 0x02;    // Testa se o drive 1 esta ou não com erro
  if(result1){
             gotoxy(60,15);
                     printf("ERRO no DRIVE 1   ");
            }

            else {
             gotoxy(60,15);
                     printf("DRIVE 1 'OK'!      ");
            }

  result2=byte_A & 0x04;    // Testa se o drive 2 esta ou não com erro
  if(result2){
             gotoxy(60,16);
                     printf("ERRO no DRIVE 2   ");
            }
            else {
             gotoxy(60,16);
                     printf("DRIVE 2 'OK'!      ");
            }
  if((abs(Vax) > 10)&&(grava == 0)) {
                                       grava=1;
                                    }
  if((flag==1)&&(j<Npontos))
            {
             gotoxy(1,21);
             printf("Evento Gravado! ");
            }
if (ac==0){
          gotoxy(1,19);
          printf("\Controle de Tensão CC do FAP Desabilitado!");
          gotoxy(25,22);
          printf("kxa: %5.2f  ",kxa);
          gotoxy(25,23);
          printf("kxb: %5.2f  ",kxb);
          gotoxy(25,24);
          printf("kxc: %5.2f  ",kxc);
          }
          else{
          gotoxy(1,19);
          printf("\Controle de Tensão CC do FAP Habilitado!     ");
          gotoxy(25,22);
          printf("kxa: %5.2f  ",kxa);
          gotoxy(25,23);
          printf("kxb: %5.2f  ",kxb);
          gotoxy(25,24);
          printf("kxc: %5.2f  ",kxc);
          }
}while(fim==0);

Disable_DMA();                  //Ativa Máscaras dos canais DMA
Restaura_PC30();                //Desabilita DMA e Requisição de interrupção
Restaura_Int();                 //Restaura vetor de interrupção
//.................................................................
// Grava resultados se flag != 0;
clrscr();
_setcursortype(_NORMALCURSOR); //   (turns on the cursor)

if(flag!=0)
  {
   do
     {
```

```
      printf("\n\n Arquivo de saida  ");
      printf("\n Formato: 'path\\nome'.DES");
      printf("\n 'path\\nome': ");
      scanf("%s",name);
      i=0;
       do
            {
            i=i+1;
            }while((name[i]!=0)||(i==80));
      name[i]='.';
      name[i+1]='D';
      name[i+2]='E';
      name[i+3]='S';
      name[i+4]=0;
      printf("\n Arquivo de Saida: %s ",name);
      if((arqsaida=fopen(name,"wb"))==NULL)
              {
               printf("\n Erro na abertura do arquivo");
              printf("\n Qualquer tecla para continuar ESC para sair!");
               escape=getch();
               if (escape==ESC) exit(1);
               }
   }while(arqsaida==NULL);
     cabecalho[0]=0;
     cabecalho[1]=Ncurvas;
     cabecalho[2]=Npontos;
     fwrite(cabecalho,sizeof(cabecalho),1,arqsaida);
     fwrite(tempo,sizeof(tempo),1,arqsaida);
     fwrite(VVcc,sizeof(VVcc),1,arqsaida);
     fwrite(VVccf,sizeof(VVccf),1,arqsaida);
     fwrite(VVap,sizeof(VVap),1,arqsaida);
     fwrite(IIrefa,sizeof(IIrefa),1,arqsaida);
     fwrite(IIrefb,sizeof(IIrefb),1,arqsaida);
     fwrite(IIrefc,sizeof(IIrefc),1,arqsaida);
     fwrite(IILa,sizeof(IILa),1,arqsaida);
     fwrite(IILb,sizeof(IILb),1,arqsaida);
     fwrite(IILc,sizeof(IILc),1,arqsaida);
//   fwrite(VVpll1,sizeof(VVpll1),1,arqsaida);
//   fwrite(VVpll2,sizeof(VVpll2),1,arqsaida);
//   fwrite(VVcc2,sizeof(VVcc2),1,arqsaida);
//   fwrite(Vy1,sizeof(Vy1),1,arqsaida);
//   fwrite(Vyf,sizeof(Vyf),1,arqsaida);
//   fwrite(VVsin,sizeof(VVsin),1,arqsaida);
//   fwrite(VVsin120,sizeof(VVsin120),1,arqsaida);
//   fwrite(VVsin240,sizeof(VVsin240),1,arqsaida);
//   fwrite(WW,sizeof(WW),1,arqsaida);
//   fwrite(VVax,sizeof(VVax),1,arqsaida);
//   fwrite(VVbx,sizeof(VVbx),1,arqsaida);
//   fwrite(VVcx,sizeof(VVcx),1,arqsaida);
//   fwrite(VVapf,sizeof(VVapf),1,arqsaida);
//   fwrite(VVbp,sizeof(VVbp),1,arqsaida);
//   fwrite(VVbpf,sizeof(VVbpf),1,arqsaida);
//   fwrite(VVcp,sizeof(VVcp),1,arqsaida);
//   fwrite(VVcpf,sizeof(VVcpf),1,arqsaida);
//   fwrite(IIde,sizeof(IIde),1,arqsaida);
//   fwrite(IIqe,sizeof(IIqe),1,arqsaida);
//   fwrite(IIe0,sizeof(IIe0),1,arqsaida);
//   fwrite(IIds,sizeof(IIds),1,arqsaida);
//   fwrite(IIqs,sizeof(IIqs),1,arqsaida);
//   fwrite(IIdsf,sizeof(IIdsf),1,arqsaida);
//   fwrite(VVqsfn,sizeof(VVqsfn),1,arqsaida);
//   fwrite(VVqsn,sizeof(VVqsn),1,arqsaida);
//   fwrite(VVarms,sizeof(VVarms),1,arqsaida);
//   fwrite(Vkxa,sizeof(Vkxa),1,arqsaida);
//   fwrite(VVxa,sizeof(VVxa),1,arqsaida);
//   fwrite(Vkxb,sizeof(Vkxb),1,arqsaida);
//   fwrite(VVxb,sizeof(VVxb),1,arqsaida);
//   fwrite(Vkxc,sizeof(Vkxc),1,arqsaida);
//   fwrite(VVxc,sizeof(VVxc),1,arqsaida);
//   fwrite(Vintb_ac,sizeof(intb_ac),1,arqsaida);
//   fwrite(IIdcc,sizeof(IIdcc),1,arqsaida);
//   fwrite(IIcc,sizeof(IIcc),1,arqsaida);
     fclose(arqsaida);
  }
  printf("\n\nPrograma Encerrado!");
}
```

Apêndice E

Fotografias do Protótipo do SEI Implementado